

As modificações propostas por HAVA et al., 1992, reduziram a frequência de chaveamento e as perdas associadas no transistor do chopper. Entretanto, a tensão de bloqueio dos componentes semicondutores continuou sendo de $2 \times VCC$, existe um controle complicado para manter esta tensão $2 \times VCC$ no capacitor de C-Dump, cuja capacidade de armazenamento de energia não foi alterada.

Este artigo propõe modificações na topologia C-Dump convencional para eliminar as limitações mencionadas anteriormente e tornar o conversor eficiente e de baixo custo. São propostos dois conversores eficientes e de baixo custo.

Considere Fig. 3.11 onde o capacitor C-Dump está inicialmente carregado com a tensão $+VCC$. O funcionamento será explicado considerando a fase L1 do MRC. Durante a etapa de desmagnetização, quando o transistor Q1 for desligado, o enrolamento L1 será submetido a uma tensão de $-VCC$, garantindo uma desmagnetização rápida. O caminho para a corrente de desmagnetização passa pelo diodo D1, capacitor C-Dump e diodo D4. Ao final deste processo de desmagnetização a tensão no capacitor terá atingido um valor de $+(VCC + \Delta V)$, o que é significativamente menor do que a tensão existente no conversor C-Dump convencional, reduzindo a tensão de bloqueio dos componentes semicondutores. A descarga do capacitor C-Dump é feita sobre a fonte de tensão VCC através da chave Q4, indutor L4 e diodo D5. A corrente de descarga é limitada pelo indutor L4 e como a tensão a ser descarregada é de apenas ΔV o indutor será menor do que aquele existente em um conversor C-Dump convencional. Se o valor do capacitor de C-Dump for suficientemente alto, nem será necessário descarregar o capacitor através da chave Q4, pois esta descarga será realizada quando a fase consecutiva entrar em operação.

Durante a etapa em que a corrente na fase L1 estiver sendo controlada é conveniente operar no modo "soft-chopping" e o transistor Q4 deve ser fechado. Ao desligar Q1 a corrente circula pelo enrolamento L1, diodo D1 e transistor Q4. A operação no modo "soft-chopping" diminui as perdas por chaveamento, aumentando a eficiência da topologia.

Considere o arranjo da Fig. 3.12 no qual foi eliminado completamente o indutor de descarga (L_4 na Fig. 3.11). O uso deste indutor se torna dispensável na medida que se previne a descarga do capacitor "C-Dump" na fonte de alimentação. Isto pode ser conseguido adicionando-se um diodo de bloqueio em série com a fonte de alimentação como foi feito na Fig. 3.12. A energia da desmagnetização de uma fase é utilizada diretamente na fase consecutiva e não chega a ser devolvida para a fonte de alimentação. Este circuito possui uma queda de tensão adicional em série com o enrolamento mas, para aplicações onde a tensão VCC é elevada, tal queda de tensão torna-se irrelevante.

3.8 Topologia "full-bridge" proposta por (CLOTHIER, MECROW, 1997)

Este tipo de conversor eletrônico de potência não apresenta nenhuma similaridade com os arranjos do tipo "C-Dump". A razão de sua citação nesta tese é que se trata de uma das raras referências na literatura técnica sobre conversores para MRCs que também utiliza uma ponte completa de transistores ("full-bridge"). A intenção dos autores (CLOTHIER, MECROW, 1997) era: *"mostrar que é possível, através de pequenas modificações, operar um MRC com correntes unipolares, utilizando uma ponte de transistores trifásica convencional"*.

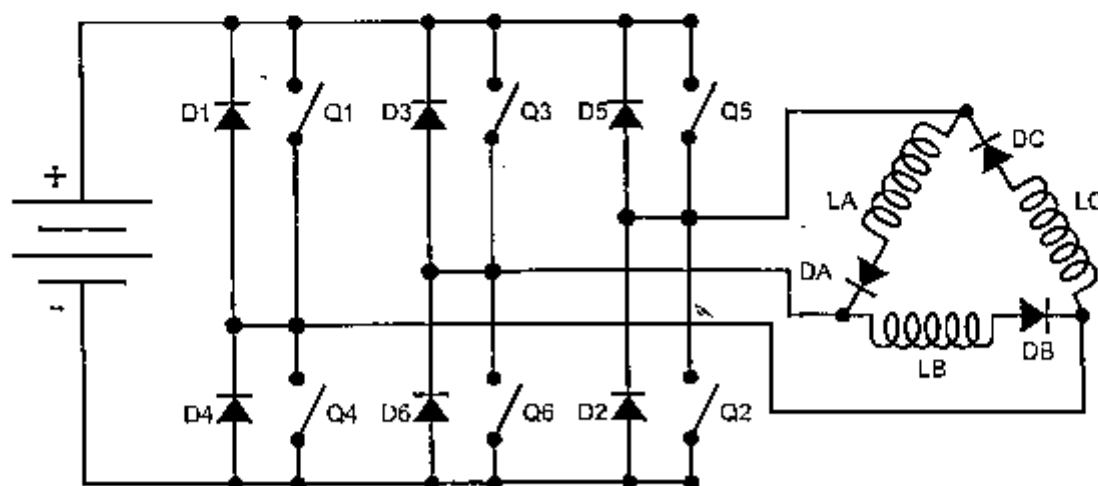


Fig. 3.13 Topologia "Full-bridge" proposta por (CLOTHIER, MECROW, 1997).

Os autores apresentam as seguintes vantagens:

- o número de componentes semicondutores é exatamente o mesmo de uma topologia assimétrica convencional;
- a redução no número de conexões do MRC (3 ao invés de 6, quando comparado com a topologia assimétrica convencional);
- a possibilidade de utilizar módulos de transistores trifásicos completos, que são fabricados em larga escala com baixo custo, e que já incorporam internamente os diodos de retorno.

As desvantagens apresentadas são:

- torna-se necessário o uso da ligação triângulo no motor;
- torna-se necessário a incorporação de um diodo em série com cada fase do motor, constituindo o que os autores chamam de "*ligação delta modificada*";
- o arranjo com ponte completa não possui proteção implícita contra curto-circuitos do barramento de alimentação ("*implicit shoot-through protection*").

No trabalho mencionado, os autores apresentam resultados experimentais comparando a performance de um mesmo MRC usando as duas topologias: a topologia assimétrica convencional e a topologia "full-bridge" proposta. A conclusão dos autores é que existe uma pequena perda (da ordem de 10%) ao utilizar o arranjo proposto.

Torna-se claro que a forma de utilização da topologia "full-bridge" proposta nesta tese é completamente distinta do trabalho de (CLOTHIER, MECROW, 1997).

4. Topologias de conversores propostas

4.1 Topologia "2+1 C-Dump"

A topologia "2+1 C-Dump" proposta é apresentada na Fig. 4.1 onde estão indicadas as convenções e símbolos para as diversas correntes e tensões.

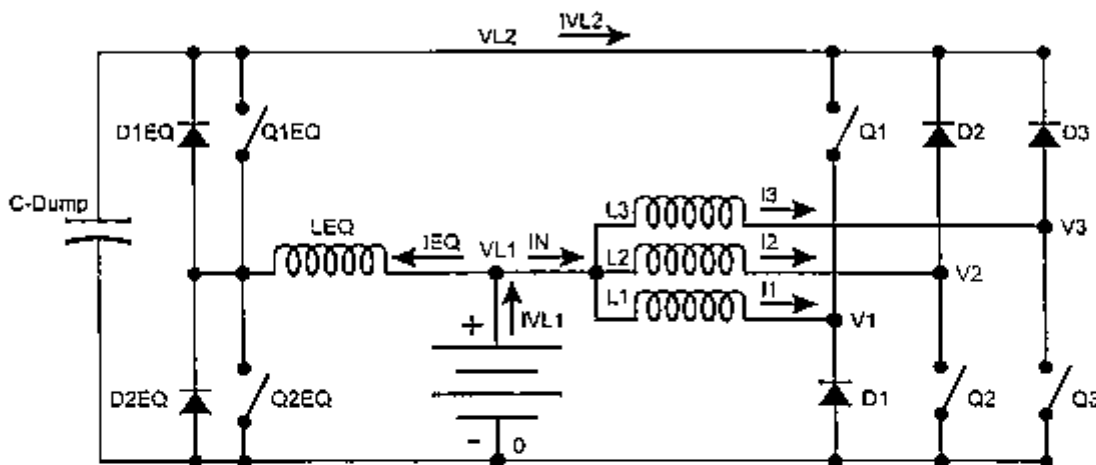


Fig. 4.1 Topologia "2+1 C-Dump" proposta. Nesta figura estão indicadas as convenções e símbolos para as diversas correntes e tensões.

A topologia "2+1 C-Dump" pode ser analisada através dos dois sub-circuitos apresentados nas Figs. 4.2 e 4.3.

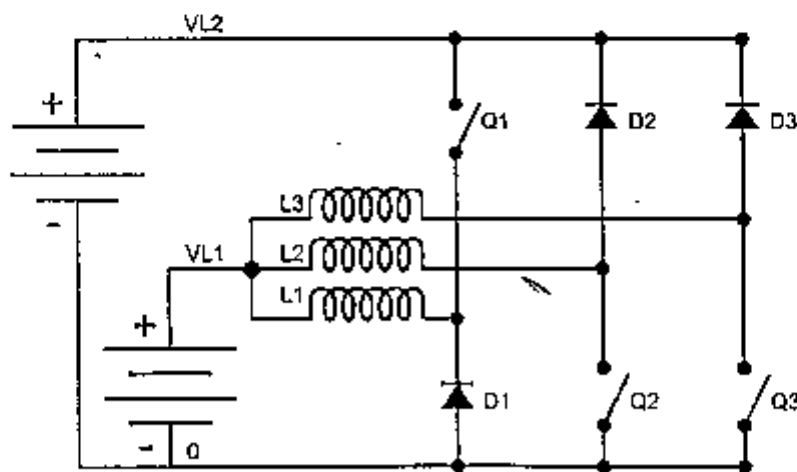


Fig. 4.2 Sub-circuito #1 utilizado para analisar a topologia "2+1 C-Dump" proposta.

O sub-circuito #1 merece os seguintes comentários:

- existem duas fontes de alimentação (VL1 e VL2) sendo que a fonte VL2 foi indicada em cinza na Fig. 4.2, pois se trata de uma idealização;
- a tensão da fonte VL2 é o dobro da tensão VL1, o que torna esta topologia similar à topologia "split-supply" descrita no Capítulo 3;
- a topologia convencional de um conversor "C-Dump" foi alterada pois, ao invés dos 3 transistores forçarem a passagem de corrente no sentido positivo (saindo do potencial VL1 em direção ao potencial "0"), tem-se um dos transistores (Q1 na Fig. 4.2) injetando corrente no sentido negativo (saindo do potencial VL2 em direção ao potencial VL1). Em função desta alteração adotou-se o nome de "2+1 C-Dump" indicando que 2 transistores forçam a passagem de corrente positiva, enquanto o terceiro transistor força a passagem de corrente negativa.
- existem apenas 4 ligações com o motor, o que já ocorria com as topologias "C-Dump" convencionais.
- a tensão de bloqueio dos transistores e diodos é idêntica à de uma topologia "C-Dump" convencional (igual à $2 \times VL1$).
- a corrente no enrolamento L1 possui um sentido contrário ao sentido das correntes nos enrolamentos L2 e L3. Tal fato não afeta o mecanismo de produção de conjugado do MRC pelas razões explicadas no Capítulo 2.
- o conversor "2+1 C-Dump" utiliza a mesma filosofia de controle de um conversor "C-Dump" convencional. Em baixas velocidades adota-se alguma técnica de modulação em largura de pulsos ("Pulse Width Modulation" - PWM) ou, eventualmente, adota-se um controlador de corrente por histerese. Em altas velocidades a fase é comandada na forma de "pulso único".

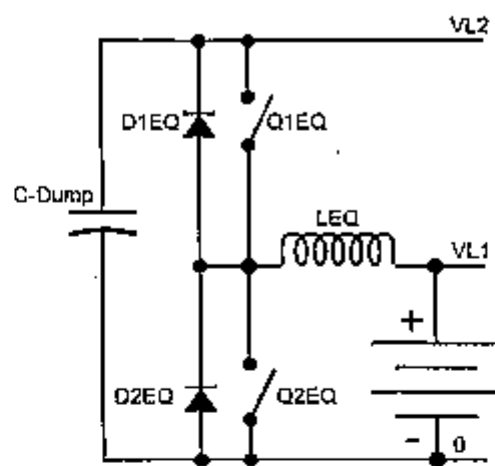


Fig. 4.3 Sub-circuito #2 utilizado para analisar a topologia "2+1 C-Dump" proposta.

O sub-circuito #2 merece os seguintes comentários:

- trata-se de conversor "buck-boost" (MOHAN et al., 1995), utilizando a fonte de alimentação VL1 para produzir a tensão VL2. Nesta tese foi chamado de "perna de equalização" pois é controlado de modo a fazer com que a tensão VL2 sempre seja o dobro da tensão VL1, independentemente do fluxo de energia;
- durante uma fração do tempo a fonte VL2 atua como receptor, atuando como um "C-Dump" para as fases L2 e L3 do motor;
- durante o restante do tempo a fonte VL2 se comporta como um gerador, fornecendo corrente para alimentar a fase L1 do motor. Neste intervalo a fonte VL1 atua como "C-Dump" para a fase L1 do motor;
- em condições típicas o fluxo de energia médio da fonte VL2 é positivo (ou seja, ela se comporta como um gerador), pois alimenta apenas a fase L1 do motor;
- o sub-circuito #2 precisa de um controle específico que mantenha a tensão VL2 constante. Entretanto, mesmo num conversor "C-Dump" convencional isto já era necessário (BASS et al., 1985);
- é necessário um procedimento de inicialização e desligamento da perna de

equalização;

- quando o conversor "2+1 C-Dump" estiver inibido a perna de equalização consome um valor muito pequeno de energia.

4.2 Topologia "Full-bridge C-Dump"

A topologia "Full-bridge C-Dump" proposta é apresentada na Fig. 4.4 onde estão indicadas as convenções e símbolos para as diversas correntes e tensões. Esta topologia é uma generalização da topologia "2+1 C-Dump" por razões que serão explicadas adiante.

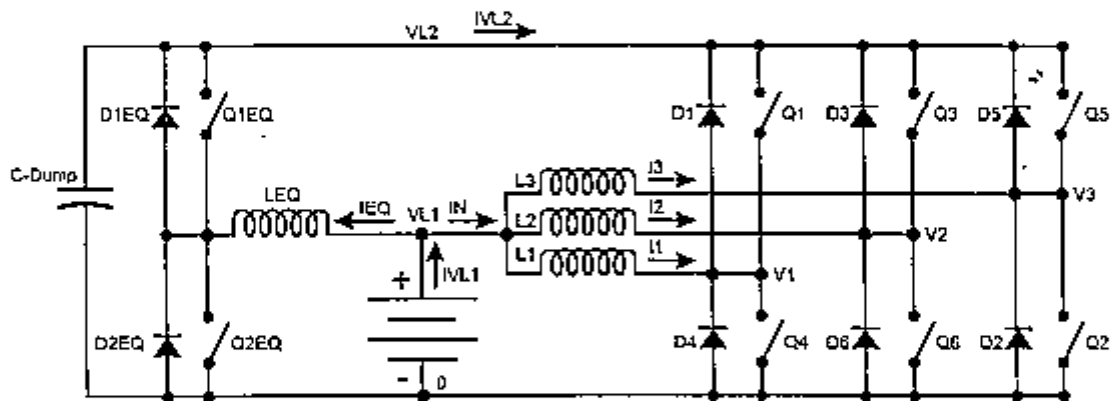


Fig. 4.4 Topologia "Full bridge C-Dump" proposta, incluindo a perna de equalização. Nesta figura estão indicadas as convenções e símbolos para as diversas correntes e tensões.

A topologia "Full bridge C-Dump" também pode ser analisada através de dois sub-circuitos.

O sub-circuito #2 que se refere à "perna de equalização" é idêntico (do ponto de vista topológico) ao apresentado na Fig. 4.3. As eventuais alterações serão relacionados ao dimensionamento dos componentes desta "perna de equalização" e derivam da estratégia utilizada para o comando dos transistores do "Full bridge".

O sub-circuito #1 que se refere ao "Full bridge C-Dump" é apresentado na Fig. 4.5.

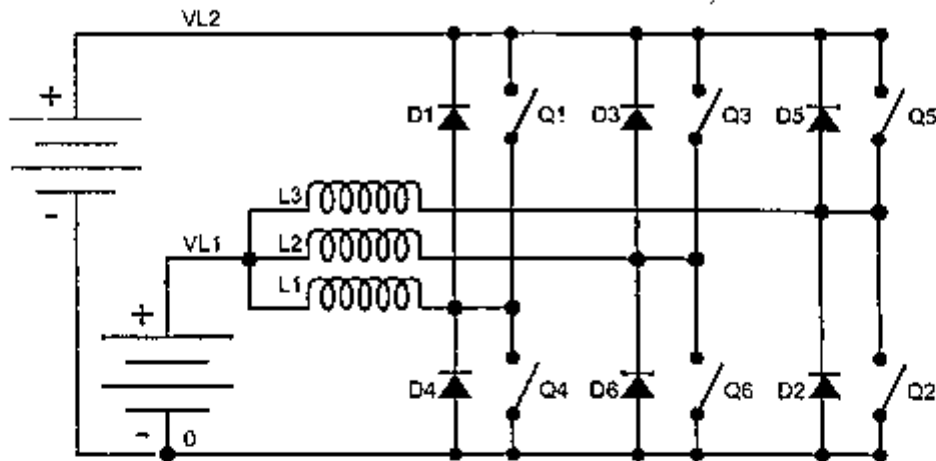


Fig. 4.5 Sub-circuito #1 utilizado para analisar a topologia "Full bridge C-Dump" proposta.

O sub-circuito #1 apresentado na Fig. 4.5 pode ser decomposto em 8 configurações que podem ser ativadas pelo circuito de controle. Estas configurações estão relacionadas com o estado ON/OFF dos transistores Q1 ... Q6. Pode-se considerar as seguintes configurações derivadas da Fig. 4.5:

- "3+0 C-Dump" com perna de equalização (o "C-Dump" tradicional) (Fig. 4.6 onde os 3 transistores dos ramos inferiores forçam a passagem de corrente na fase no sentido positivo);
- "2+1 C-Dump" com perna de equalização (Fig. 4.7 onde existem 2 transistores que forçam a passagem de corrente no sentido positivo, enquanto o terceiro força a passagem de corrente na fase no sentido negativo);
- "1+2 C-Dump" com perna de equalização (Fig. 4.8 onde existe 1 transistor que força a passagem de corrente no sentido positivo, enquanto os 2 transistores restantes forçam a passagem de corrente na fase no sentido negativo);
- "0+3 C-Dump" com perna de equalização (Fig. 4.9 onde os 3 transistores dos ramos superiores forçam a passagem de corrente na fase no sentido negativo).

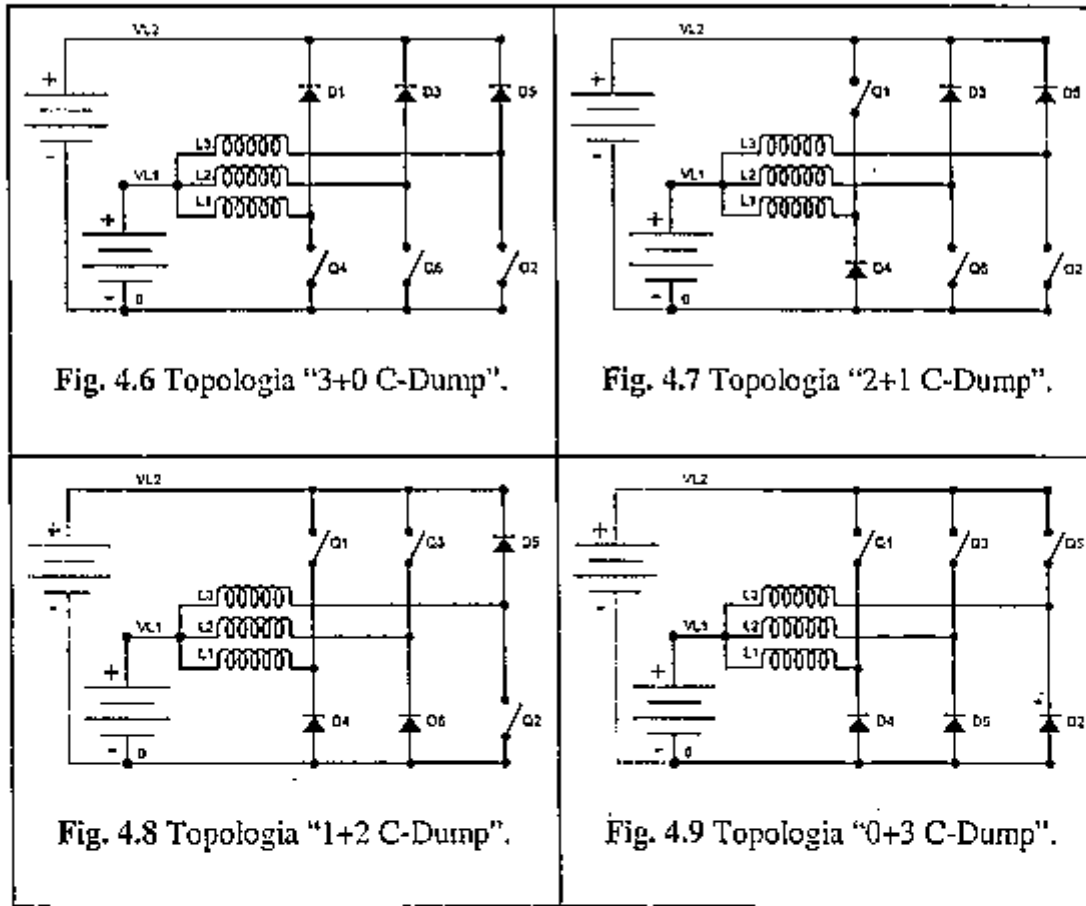


Fig. 4.6 Topologia "3+0 C-Dump".

Fig. 4.7 Topologia "2+1 C-Dump".

Fig. 4.8 Topologia "1+2 C-Dump".

Fig. 4.9 Topologia "0+3 C-Dump".

Quando se consideram as variações envolvendo as fases (por exemplo, trocando-se as fases L1 e L2 na Fig. 4.7 que se referem à topologia "2+1 C-Dump") chega-se a um total de 8 combinações possíveis. Existe um aspecto específico de controle que deriva deste número de combinações e que pode ser apresentado a partir da pergunta: "*Qual das 8 possibilidades deve ser escolhida?*".

A melhor resposta é que a escolha deve ser feita dinamicamente. Ou seja, ao invés de se adotar uma única configuração (tal como foi feito no caso do "2+1 C-Dump") as várias configurações topológicas se revezãm ao longo do tempo. A decisão deve ser tomada sempre no instante imediatamente anterior ao início da condução em uma dada fase.

Por exemplo, considere que deverá ser iniciada a condução no enrolamento L1. Pode-se tomar a decisão de comandar o transistor Q4 ou o transistor Q1. No primeiro caso, a corrente que circula pelo enrolamento será positiva, fluindo do potencial VL1

para o potencial "0". No segundo caso, a corrente que circula pelo enrolamento será negativa, fluindo do potencial VL2 para o potencial VL1. A escolha entre Q4 e Q1 é uma decisão sobre fluxo de energia: "qual das fontes deve ser carregada ou descarregada em um dado instante".

Ao efetuar a decisão dinamicamente, é possível encontrar uma estratégia de comando dos transistores (Q1...Q6) que minimiza a potência que a perna de equalização deve gerenciar. Em uma situação-limite seria possível eliminar a "perna de equalização" da topologia "Full bridge C-Dump", produzindo a topologia mostrada na Fig. 4.10.

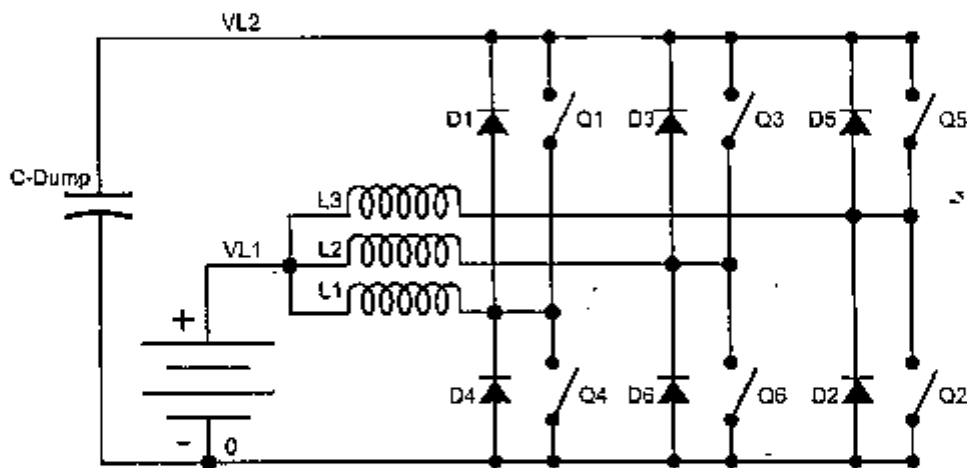


Fig. 4.10 Topologia "Full bridge C-Dump" sem perna de equalização.

Uma consequência imediata é que a tensão do capacitor C-Dump, que possui valor finito, flutua ao longo do tempo. O valor desta flutuação depende do valor do capacitor, das características do MRC e do seu regime de trabalho. Não existe nenhuma garantia de que a tensão VL2 seja exatamente o dobro de VL1. Quando se opera o conversor através de um controlador de histerese, controlando-se as correntes nas fases do motor, esta flutuação em VL2 não tem impacto significativo, pois o controlador de histerese se adapta instantaneamente a estas variações. Entretanto, quando se opera no modo pulso único, será inevitável que apareçam desbalanceamentos entre as correntes nas fases do MRC.

Um problema que possui solução relativamente simples é o processo de carga

inicial do capacitor "C-Dump" que admite duas respostas:

- começar a operar normalmente, utilizando os transistores Q2, Q4 e Q6 que estão conectados nos ramos inferiores do conversor "full-bridge". O capacitor "C-Dump" irá se carregar progressivamente. Tal mecanismo é exatamente o que era feito na topologia "C-Dump" original apesar deste fato não ser mencionado de forma explícita no artigo original (BASS et al., 1985). Uma consequência desta estratégia é que as primeiras desmagnetizações serão mais demoradas, uma vez que o capacitor "C-Dump" ainda não está carregado com a tensão $V_{L2} \approx 2 \times V_{L1}$;
- escolher uma única fase do motor (por exemplo, a fase L1) e ficar chaveando permanentemente o transistor Q4. Esta ação fará com que toda a energia da desmagnetização desta fase seja direcionada para o capacitor C-Dump através do diodo D1. Uma vez que a tensão V_{L2} tenha atingido um valor próximo de $2 \times V_{L1}$ as fases consecutivas passam a ser chaveadas seqüencialmente.

Uma dos argumentos a favor das topologias "Full-bridge" apresentadas (com ou sem perna de equalização) é a possibilidade de utilizar módulos de transistores trifásicos completos, fabricados em larga escala com baixo custo, e que já incorporam internamente os diodos de retorno. Tal argumento já havia sido usado por (CLOTHIER, MECROW, 1997) mas, nas topologias propostas nesta tese, não há necessidade de nenhuma modificação nas ligações internas do MRC.

4.3 Estudo de caso

Como já foi mencionado, uma das motivações para o estudo de topologias para o conversor eletrônico de potência foi o desenvolvimento de um sistema de tração elétrica de baixo custo para uma cadeira de rodas. Neste tipo de aplicação, onde podem ser usados dois motores controlados independentemente, considerou-se a hipótese de combinar uma topologia "2+1 C-Dump" com uma topologia "1+2 C-Dump" na forma indicada pela Fig. 4.11.

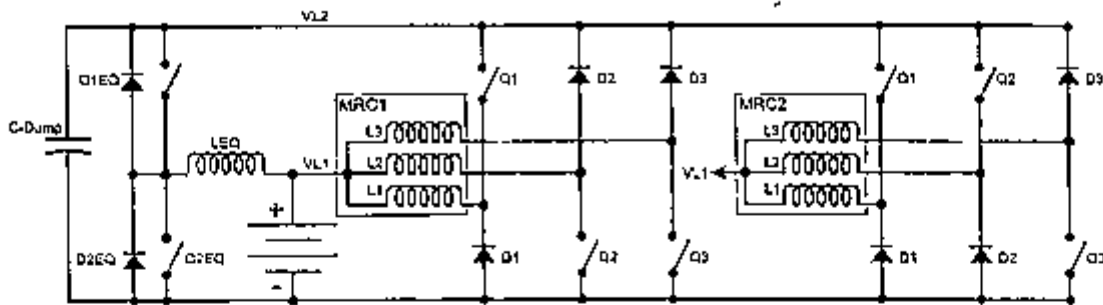


Fig. 4.11 Topologia que foi cogitada para ser utilizada em uma cadeira de rodas, combinando um conversor “2+1 C-Dump” com um conversor “1+2 C-Dump”.

O atrativo deste arranjo é que se os dois motores operassem de forma equilibrada (o que dificilmente ocorre em uma cadeira de rodas real), a perna de equalização seria pouco solicitada. Na implementação final, por razões de modularidade, os dois motores utilizaram o mesmo arranjo “2+1 C-Dump”. Detalhes desta aplicação foram abordados por (PAULA et al., 2002) e a Fig. 4.12 apresenta o protótipo desenvolvido. utilizaram o mesmo arranjo “2+1 C-Dump”. Detalhes desta aplicação foram abordados por (PAULA et al., 2002) e a Fig. 4.12 apresenta o protótipo desenvolvido.

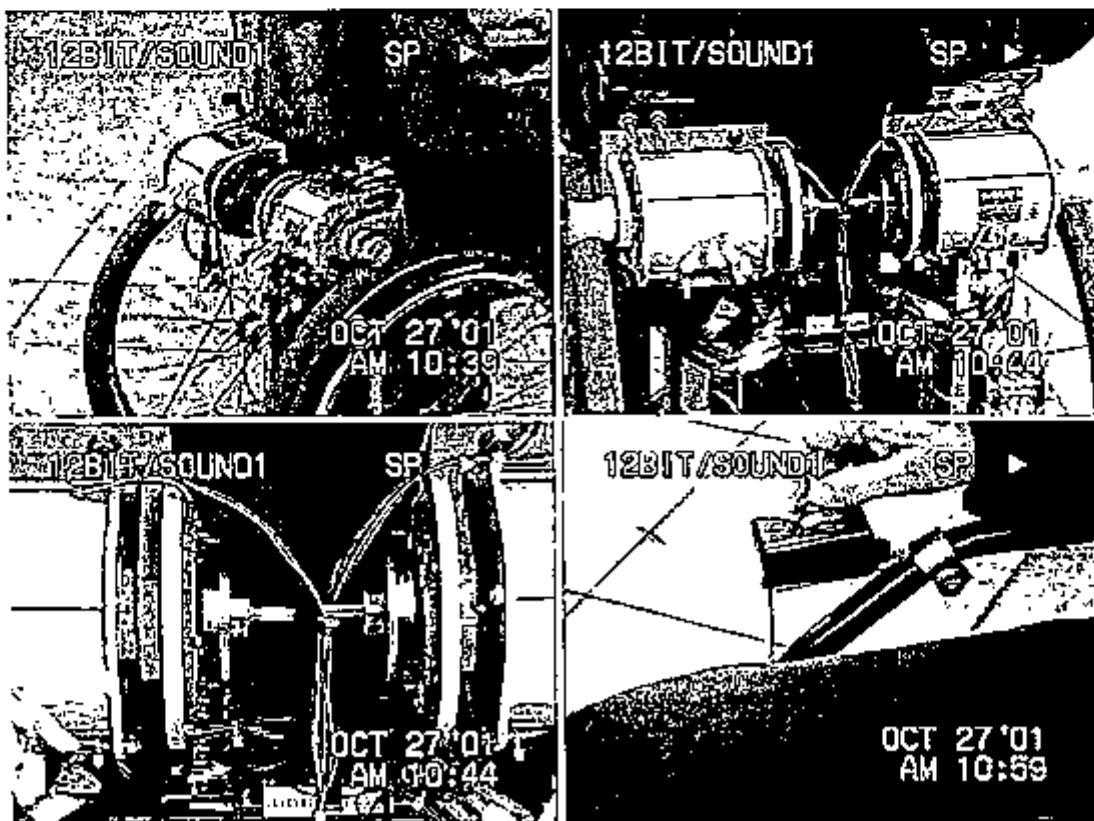


Fig. 4.12 Protótipo desenvolvido para acionamento de cadeira de rodas.

5. Dados do motor de relutância chaveado utilizados nesta tese

Este capítulo apresenta as principais características do MRC que será utilizado nos ensaios e nas simulações dos próximos capítulos.

5.1 Dados construtivos e características gerais

Em 2000 foram construídos 3 protótipos idênticos de um MRC destinados a um acionamento de cadeira de rodas. Os dados construtivos são apresentados na tabela abaixo onde os símbolos se referem à Fig. 5.1.

- Dados construtivos	
Número de fases	3
Número de pólos do estator	6
Número de pólos do rotor	4
Arco polar do estator	32 [graus]
Arco polar do rotor	34 [graus]
Profundidade da ranhura do estator - d_s	15.75 [mm]
Entreferro	0.25 [mm]
Raio externo do estator - r_3	52 [mm]
Raio interno do estator - r_2	42 [mm]
Raio externo do rotor - r_1	26 [mm]
Raio do eixo - r_{ch}	7.5 [mm]
Largura da coroa do estator - y_s	10 [mm]
Largura da coroa do rotor - y_r	10.5 [mm]
Número de espiras por fase	160 espiras, considerando-se que os condutores bifilares estão ligados em paralelo
Número de espiras por pólo	80 espiras, considerando-se que os condutores bifilares estão ligados em paralelo
Bobina exploratória	10 espiras por pólo (25 AWG)
Bitola do condutor	2 x 21 AWG para as fases
Fator de enchimento da ranhura	0.60
Classe de isolamento	H
Resistência da fase	0.6828 (Ω a 20°C)
Indutâncias máxima / mínima	50.69 / 3.34 mH
Material ferromagnético	Chapas de Fe-Si E170C3 da Acesita

Características de desempenho	
Velocidade angular	300 rpm = 31.42 rd/s
Frequência de alimentação do estator	20 Hz @ 300 rpm
Torque médio	1.5 N.m (para velocidades abaixo de 300 rpm)
Potência	47 W
Tensão nominal	12 V
Corrente de fase	9.2 A (pico) / 4.1 A (eficaz)

A Fig. 5.1 apresenta um corte transversal do motor.

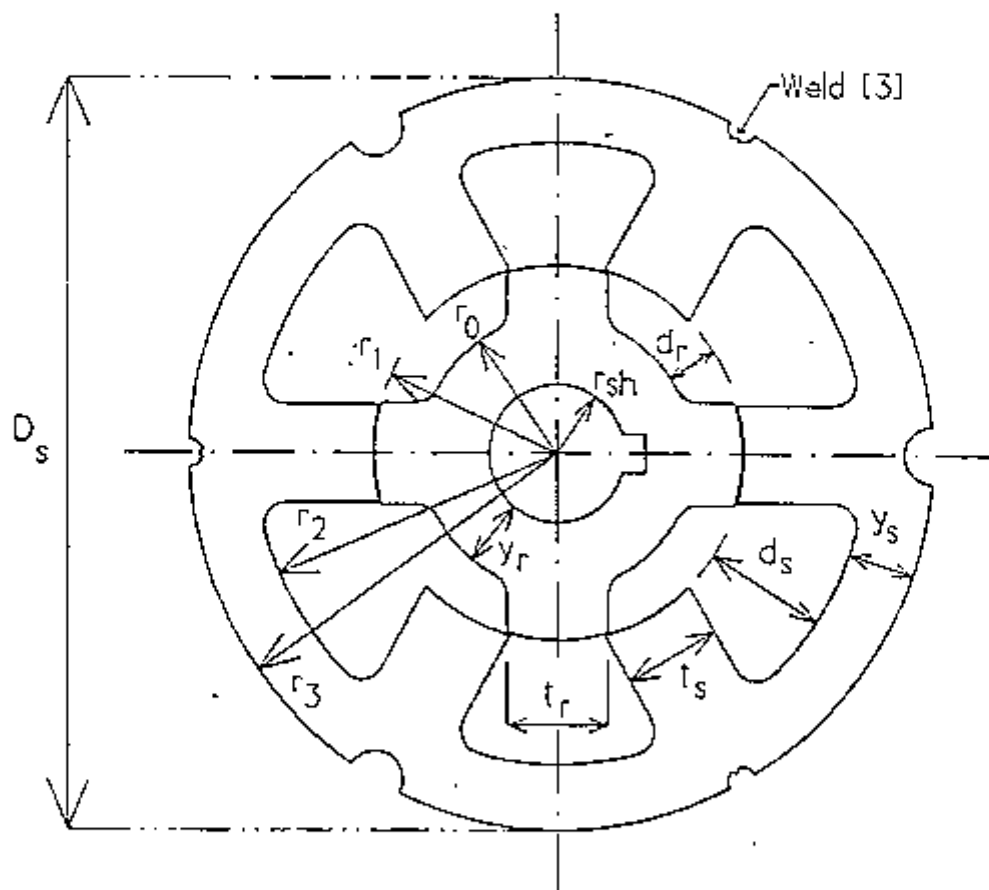


Fig. 5.1 Seção transversal do MRC utilizado nesta tese.

5.2 Medidas de indutância e conjugado

Um dos principais elementos necessários para caracterizar o MRC é a indutância $L(\theta, i)$, que pode ser obtida tanto experimentalmente como através de métodos

analíticos. A maior parte dos resultados apresentados a seguir foi obtida através de análises utilizando o software de elementos finitos FLUX2D.

A convenção que foi adotada para indicar a posição do rotor foi:

- ângulo geométrico de 0° corresponde ao alinhamento da saliência rotórica com o pólo do estator (eixo direto);
- ângulo geométrico de 45° corresponde a um deslocamento magnético de 90° (tendo em vista que o rotor possui 4 pólos (eixo quadratura).

O fluxo concatenado $\lambda(\theta, i)$ está mostrado na Fig. 5.2.

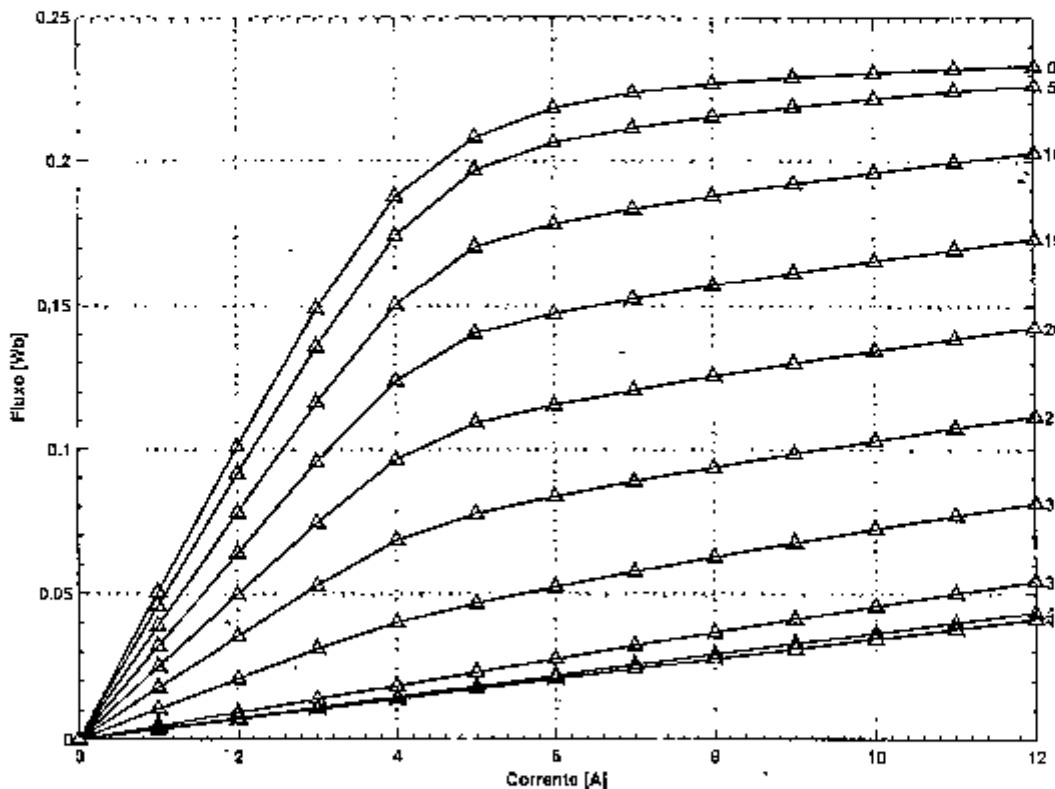


Fig. 5.2 Fluxo concatenado em função da corrente, para várias posições do rotor (em graus geométricos). Os triângulos correspondem aos valores obtidos pelo método dos elementos finitos.

Nota-se na Fig. 5.2 que a relação entre fluxo e corrente só é linear para baixas correntes. A partir dos dados apresentados na Fig. 5.2 é possível calcular a indutância $L(\theta, i)$ através da Eq. 2.3, resultando as curvas apresentadas nas Figs. 5.3 e 5.4.

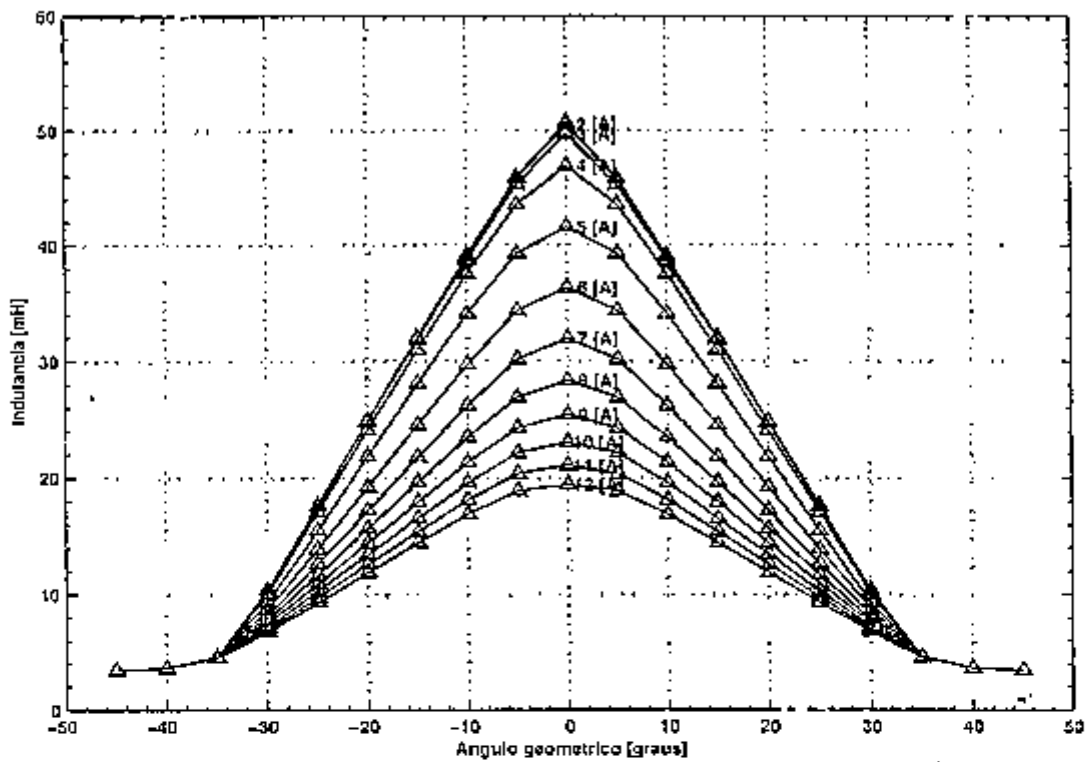


Fig. 5.3 Indutância em função da posição do rotor, para vários níveis de corrente.

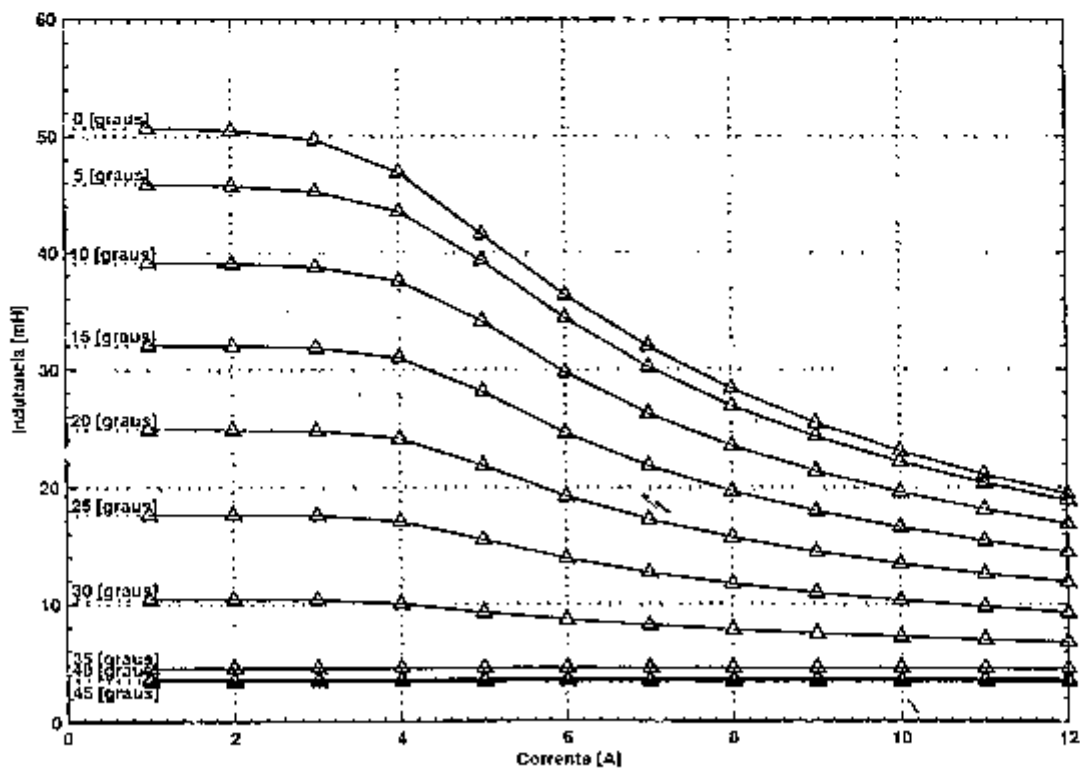


Fig. 5.4 Indutância em função da corrente, para várias posições do rotor (em graus geométricos).

Os valores de indutância $L(\theta, i)$ também podem ser apresentados em um gráfico tridimensional, tal como é feito na Fig. 5.5.

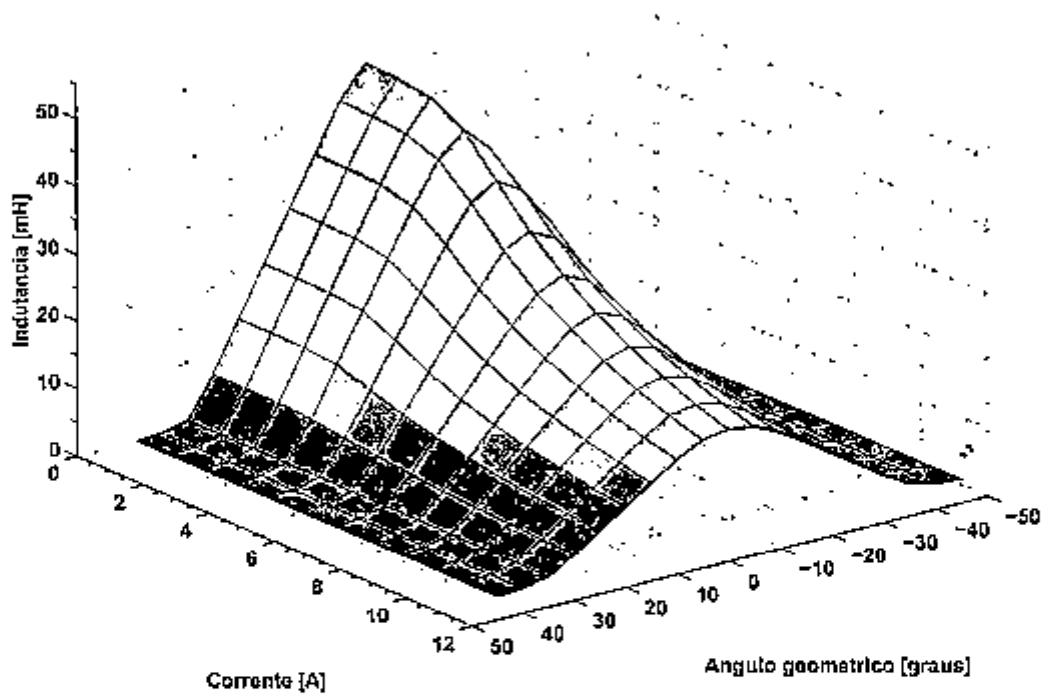


Fig. 5.5 Indutância em função da corrente e da posição do rotor.

Um outro resultado que é possível a partir dos cálculos através do método dos elementos finitos é o valor de $dL(\theta, i)/d\theta$, necessário para o cálculo do conjugado através da Eq. 2.12. Este cálculo foi feito linearizando-se a curva $L(\theta, i)$ como mostra a Fig. 5.6 (para a corrente de 1 [A]). Tal procedimento foi repetido para cada um dos valores de corrente, resultando a curva $dL/d\theta$ apresentada na Fig. 5.7.

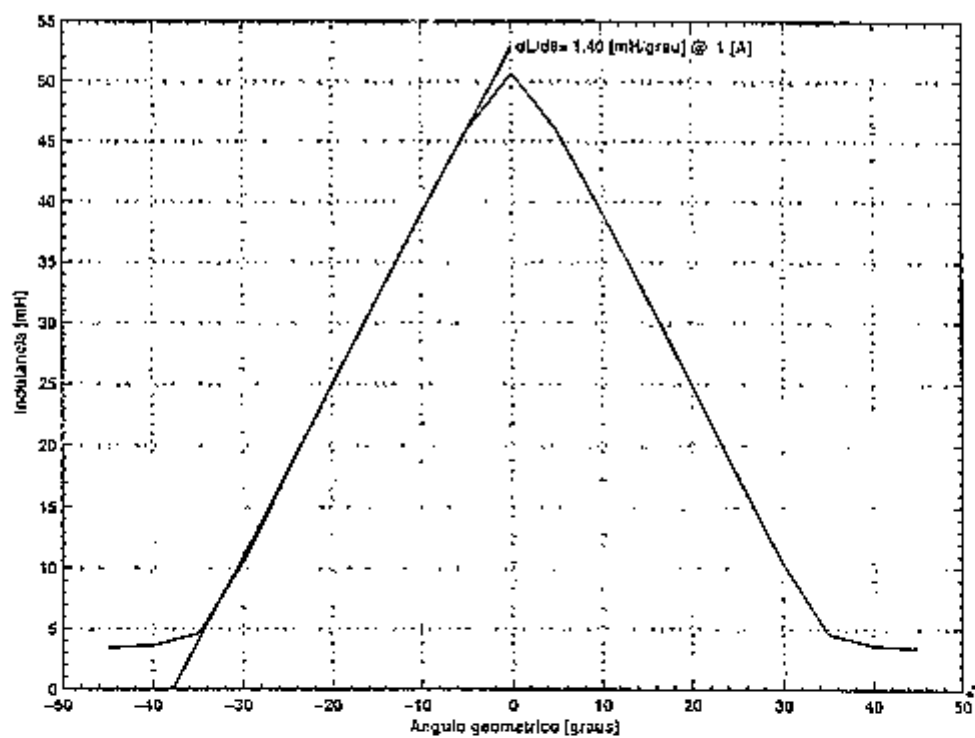


Fig. 5.6 Curva da indutância em relação ao ângulo (para a corrente de 1 [A]) mostrando a derivada da indutância em relação ao ângulo.

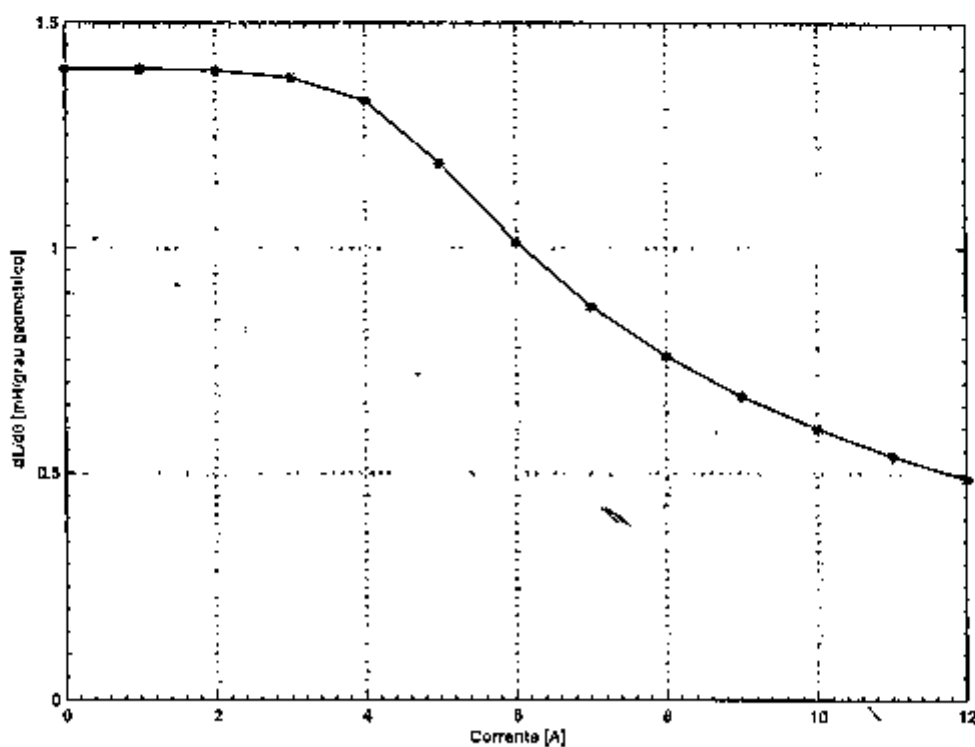


Fig. 5.7 Curva da derivada da indutância em relação ao ângulo geométrico, em função da corrente.

Foram feitas algumas medidas experimentais de indutância próprias e mútuas para tentar verificar os resultados obtidos pelo método dos elementos finitos. Estas medidas foram feitas aplicando-se uma tensão senoidal (60 [Hz]) em um dos enrolamentos e medindo-se a tensão induzida nos enrolamentos do MRC.

Medidas com 2 [A_{RMS}] na fase L1		
Ângulo [graus geométricos]	0°	45°
V1 [V_{RMS}]	39.56	4.00
V2 [V_{RMS}]	0.42	0.27
V3 [V_{RMS}]	0.38	0.20

Medidas com 4 [A_{RMS}] na fase L1		
Ângulo [graus geométricos]	0°	45°
V1 [V_{RMS}]	58.61	7.87
V2 [V_{RMS}]	0.75	0.46
V3 [V_{RMS}]	0.76	0.34

Medidas com 6 [A_{RMS}] na fase L1		
Ângulo [graus geométricos]	0°	45°
V1 [V_{RMS}]	65.04	11.82
V2 [V_{RMS}]	1.05	0.64
V3 [V_{RMS}]	1.08	0.47

Medidas com 8 [A_{RMS}] na fase L1		
Ângulo [graus geométricos]	0°	45°
V1 [V_{RMS}]	68.68	15.81
V2 [V_{RMS}]	1.32	0.81
V3 [V_{RMS}]	1.38	0.60

A partir das medidas realizadas resultaram os valores de indutâncias próprias e mútuas apresentadas abaixo. Tomou-se o cuidado de descontar a queda de tensão na resistência do enrolamento L1. Entretanto, existe um erro conceitual ao utilizar fasores para representar correntes não senoidais mas ainda assim é possível obter valores aproximados para as impedâncias e indutâncias.

Indutâncias próprias e mútuas (estimadas a partir dos valores experimentais)		
Ângulo [graus geométricos]	0°	45°
L1 [mH] @ 2 [A _{RMS}]	52.44	4.99
L1 [mH] @ 4 [A _{RMS}]	38.82	4.89
L1 [mH] @ 6 [A _{RMS}]	28.70	4.90
L1 [mH] @ 8 [A _{RMS}]	22.70	4.92
M [mH] (valor médio) @ 2 [A _{RMS}]	0.56	0.36
M [mH] (valor médio) @ 4 [A _{RMS}]	0.50	0.31
M [mH] (valor médio) @ 6 [A _{RMS}]	0.46	0.28
M [mH] (valor médio) @ 8 [A _{RMS}]	0.44	0.27

As medidas efetuadas mostram os valores das indutâncias mútuas sempre pequenos em relação às indutâncias próprias, validando o modelamento "por fase" do motor de relutância apresentado no Capítulo 2. Os gráficos que comparam os valores experimentais de indutâncias próprias com os valores obtidos pelos cálculos por elementos finitos estão apresentados nas Figs. 5.8 e 5.9 a seguir. Algumas das diferenças observadas entre os valores experimentais e os obtidos pelo método dos elementos finitos podem ser atribuídas a:

- imprecisões nas medidas experimentais (instrumentação inadequada, imprecisões no valor da resistência ôhmica, não linearidade do circuito magnético, etc);
- nos cálculos de indutância através do método dos elementos finitos não foi considerada a parcela correspondente à indutância da cabeceira de bobina. No método dos elementos finitos o entreferro adotado corresponde ao valor nominal de 0.25 [mm] enquanto que na máquina real tal entreferro é sujeito a imprecisões.

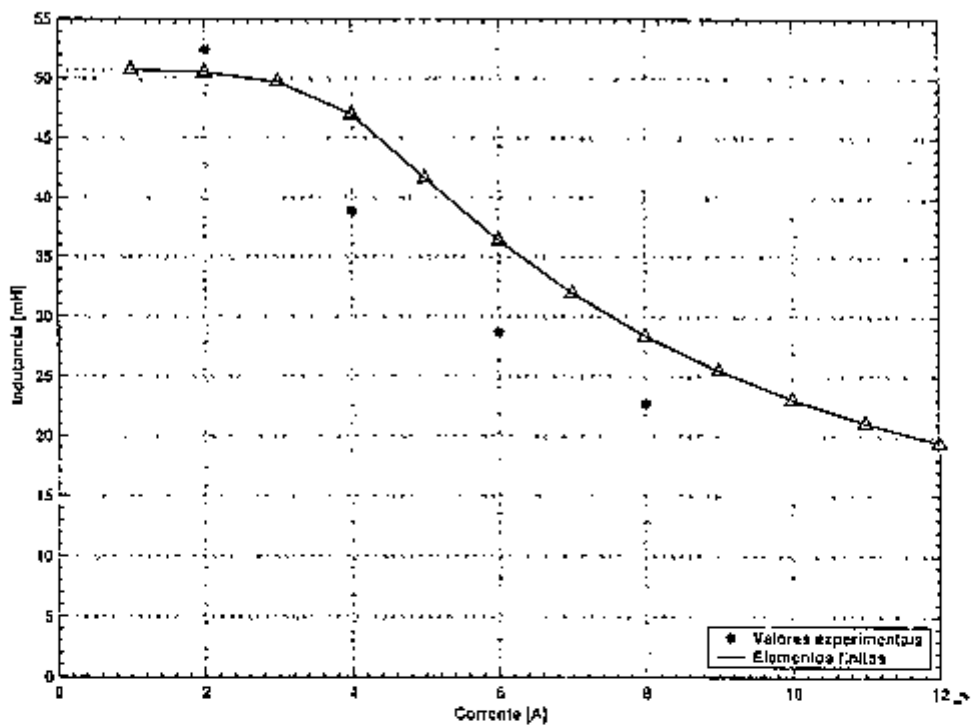


Fig. 5.8 Indutância própria em função da corrente, com o rotor alinhado com o eixo direto.

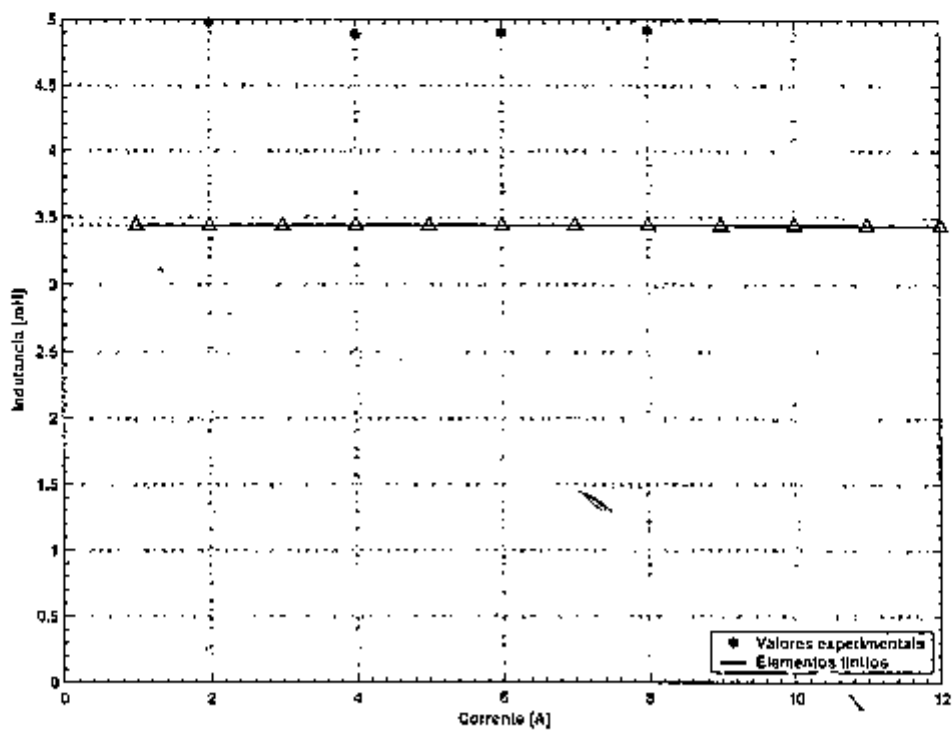


Fig. 5.9 Indutância própria em função da corrente, com o rotor deslocado de 45 graus geométricos em relação ao eixo direto.

As imprecisões observadas não comprometaram as simulações que serão apresentadas no Capítulo a seguir.

Outro resultado obtido através do método dos elementos finitos é o conjugado estático para cada posição do rotor em função do nível de corrente, apresentado na Fig. 5.10.

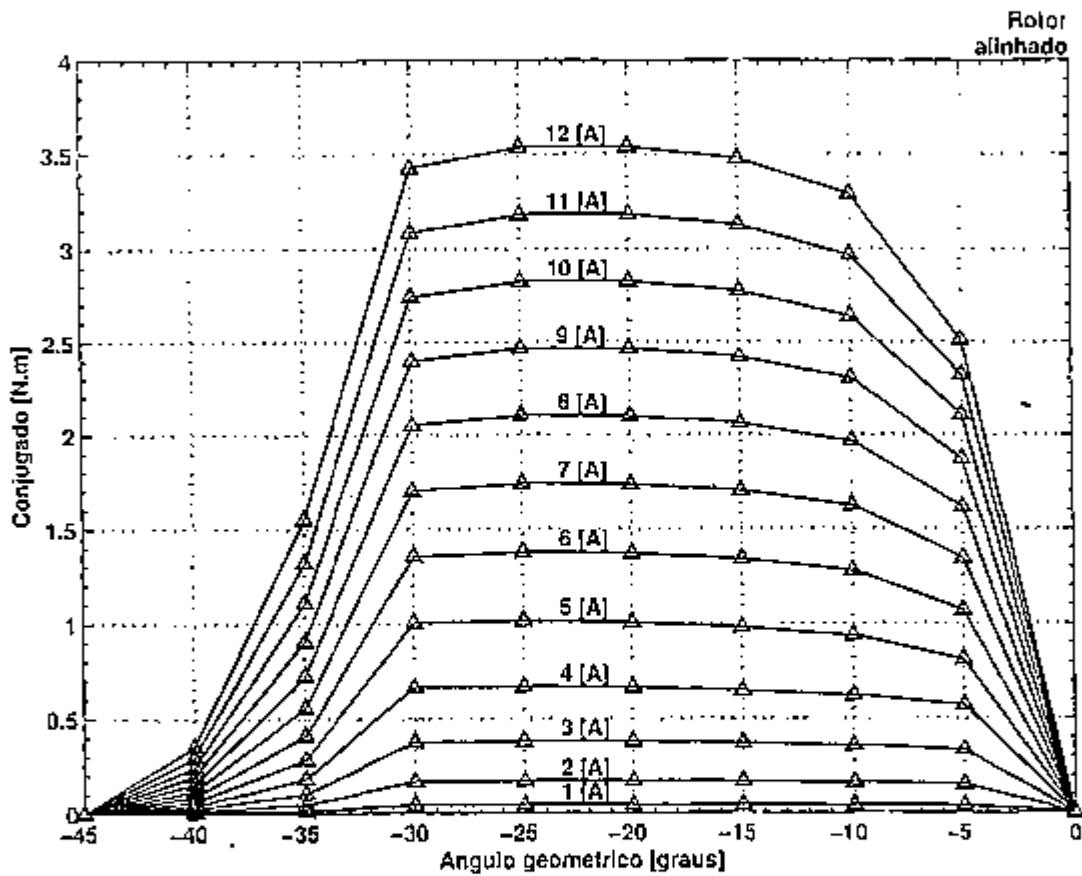


Fig. 5.10 Conjugado em função da posição do rotor, considerando vários níveis de corrente.

6. Simulações preliminares do MRC e resultados experimentais

Este capítulo apresenta o programa de simulação desenvolvido e também resultados experimentais para validar os resultados computacionais.

6.1 Principais características do programa de simulação

O programa de simulação foi desenvolvido utilizando o ambiente MATLAB/SIMULINK e as suas principais características estão listadas abaixo:

- um mesmo programa permite simular as topologias “C-Dump” convencional, “2+1 C-Dump” e “Full-bridge C-Dump”. Internamente ao programa de simulação, todas estas topologias são derivadas do “Full-bridge C-Dump” (Fig. 4.4).
- a simulação abrange não apenas a topologia do conversor eletrônico de potência mas também o controle do conversor.
- o controle dos conversores pode ser feito no modo “pulso único” ou utilizando um controlador de histerese.
- os ângulos θ_{ON} , θ_{OFF} são variáveis escolhidos pelo usuário.
- o programa permite simular tanto um MRC quanto um GRC.
- as 3 fases do motor são simuladas (ao contrário do que é feito no PC-SRD que é um programa para simulação de “Switched reluctance drives” largamente utilizado) (MILLER e McGILP, 1999). No caso do PC-SRD apenas uma fase é simulada e os resultados para as fases restantes são obtidos deslocando-se os resultados no tempo (MILLER, 2001). No caso presente não é possível adotar esta abordagem pois quando simulam-se as topologias “2+1 C-Dump” ou “Full-bridge C-Dump” o que ocorre em algumas fases não é simplesmente uma cópia das outras fases.
- adotou-se uma estrutura modular na implementação do programa, utilizando-se largamente os recursos do SIMULINK de criar sub-sistemas.
- a simulação é feita em três etapas claramente distintas: preparação, cálculos e pós-processamento. Nesta última etapa existe um menu de opções gráficas que permite

visualizar todas as variáveis relevantes do MRC e de seu conversor.

- adotou-se uma filosofia específica para o armazenamento dos dados calculados. Uma vez que o chaveamento dos transistores também é simulado torna-se necessário usar um passo de cálculo muito pequeno (adotou-se 1 [μs]). Como os intervalos a serem calculados atingem frequentemente frações de segundo torna-se necessário implementar um mecanismo muito seletivo para o armazenamento dos dados para evitar que o programa de simulação gere arquivos de saída imensos, de difícil manipulação. Um dos critérios para garantir esta seletividade é fazer com que só sejam armazenados os instantes em que houver alguma transição (por exemplo, algum transistor mudou de estado). Neste caso, armazenam-se os instantes imediatamente anterior e posterior à transição.
- quando se simula a topologia "Full-bridge C-Dump" é possível operar com ou sem perna de equalização (Figs. 4.4 e 4.10 respectivamente). Para que a perna de equalização possa ser eliminada torna-se necessário implementar um controle adicional que fica encarregado de tomar as decisões referentes ao revesamento entre transistores.
- as equações nas quais se baseia o programa de simulação estão todas apresentadas no Capítulo 2. Evidentemente, a forma de representação interna ao SIMULINK é distinta.
- foi levada em conta a saturação magnética. Neste caso, existe uma tabela de indutâncias $L(\theta, i)$ que corresponde precisamente às curvas apresentadas na Fig. 5.5.
- a saturação magnética também foi considerada no cálculo do conjugado eletromagnético (Eq. 2.12). Ou seja, o valor de $dL(\theta, i)/d\theta$ é variável, seguindo o que é apresentado na Fig. 5.7. Convém ressaltar que o cálculo desta derivada é feito por trechos e o diagrama apresentado na Fig. 6.1 exemplifica o raciocínio adotado. Também teria sido possível utilizar os dados $C(\theta, i)$ da Fig. 5.10 para o cálculo do conjugado.

- apesar de ser feito o cálculo do conjugado eletromagnético não se fez a simulação da dinâmica do acionamento. Ou seja, a Eq. 2.14 não é simulada.
- a queda de tensão nos semicondutores foi considerada de forma simplificada. Apesar dos diagramas indicarem um transistor idealizado mostrou-se necessário levar em conta a queda de tensão nos transistores pois as tensões de alimentação eram relativamente pequenas (da ordem de dezenas de Volts nos resultados experimentais). Sem considerar estas quedas de tensão os resultados simulados e experimentais divergiam significativamente. A simplificação adotada pode ser compreendida através do esquema elétrico da Fig. 6.2 onde existem três situações a serem consideradas:

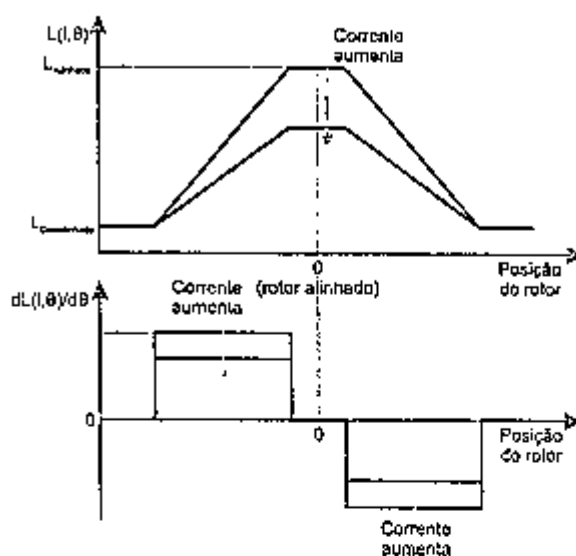


Fig. 6.1 Diagrama que ilustra o mecanismo adotado para levar em conta a saturação magnética no cálculo do conjugado.

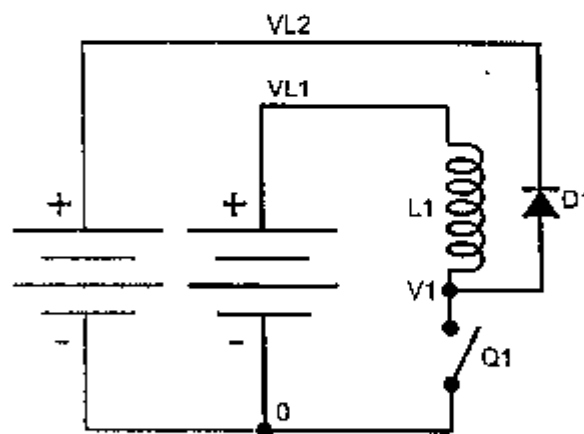


Fig. 6.2 Esquema elétrico utilizado para explicar o mecanismo utilizado para representar a queda de tensão nas chaves semicondutoras.

	V_I	Tensão sobre L_1
Transistor e diodo não conduzem	V_{L1}	0
Transistor em condução	V_D	$V_{L1} - V_D$
Diodo em condução	$V_{L2} + V_D$	$V_{L1} - V_{L2} - V_D$

Adotou-se o valor da queda de tensão V_D igual para a condução do transistor e diodo.

- a Fig. 4.1 apresenta a topologia “2+1 C-Dump” adotada, incluindo as convenções para as correntes e tensões;
- a Fig. 4.4 apresenta a topologia “Full-bridge C-Dump” adotada, incluindo as convenções para as correntes e tensões;
- outros autores (BRANCO, SOARES, 2001) também usaram o MATLAB/SIMULINK com o objetivo de simular um MRC 6/4 considerando modelos lineares e não-lineares. Outro objetivo daqueles autores era simular o comportamento dinâmico do MRC. Convém ressaltar que o programa desenvolvido nesta tese é completamente diferente do mencionado como será visto pelos resultados a serem apresentados.

6.2 Convenções adotadas na apresentação dos resultados gráficos

Uma vez que o objetivo é simular diferentes topologias utilizando o mesmo programa, adotou-se uma convenção que permitisse uma identificação clara da configuração simulada. Na parte superior de cada figura existem um conjunto de informações que serão descritas, tomando-se como base a Fig. 6.3.

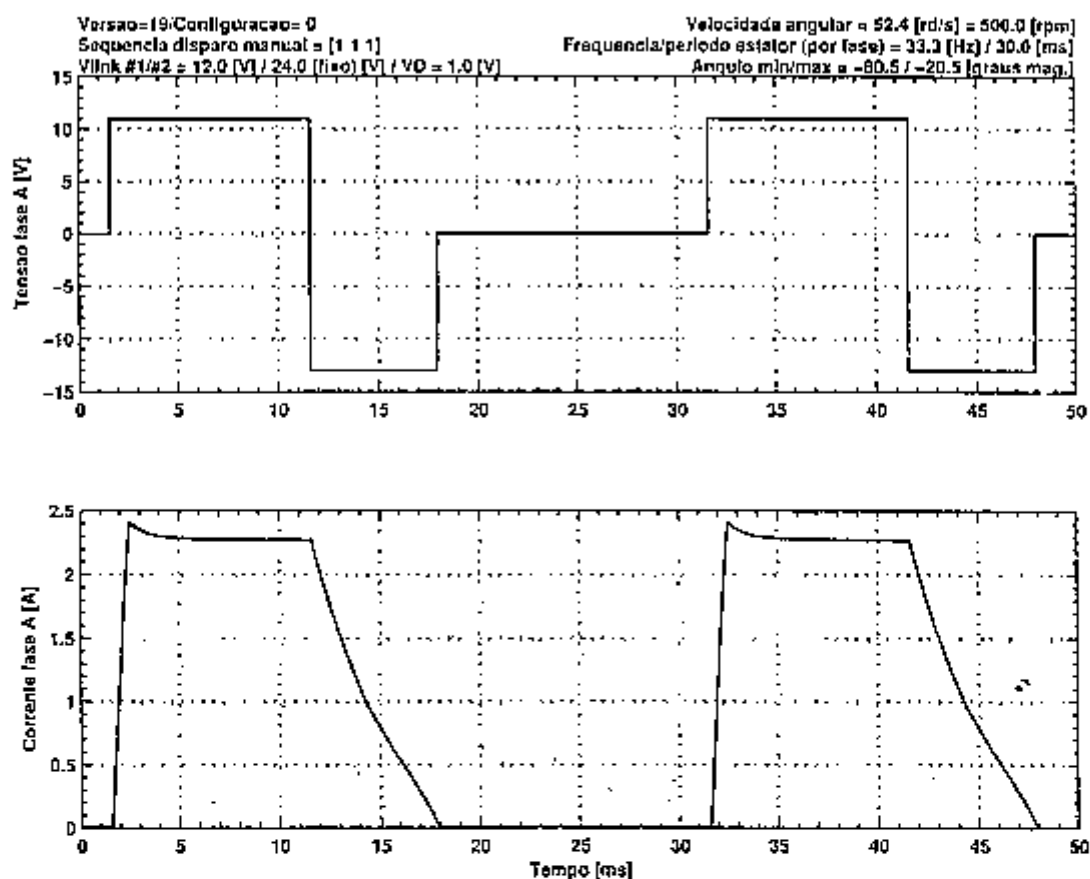


Fig. 6.3 Resultado gráfico mostrando a corrente e tensão na fase A do motor, com o objetivo de esclarecer as informações indicadas na parte superior da figura.

As informações na parte superior da Fig. 6.3 possuem o seguinte significado:

Versão 19/Configuração 0

Significa que está sendo utilizada a versão 19 do programa de simulação e que a configuração 0 está sendo simulada. Na configuração estão armazenados todos os parâmetros relevantes tais como tensões do "link", valores de resistência e indutância, ângulos θ_{ON} , θ_{OFF} .

Sequência disparo manual = [1 1 1]

Neste caso está sendo simulado um conversor "C-Dump" convencional, pois todas as três fases do motor estão com corrente positiva. Se estivesse sendo simulada a topologia "2+1 C-Dump com perna de equalização" a indicação seria "Sequência de disparo manual = [0 1 1]" indicando que a fase A do motor estaria conduzindo

corrente negativa. Ou seja, no vetor apresentado o valor 1 corresponde a corrente positiva enquanto que o valor 0 corresponde a corrente negativa. Se a simulação fosse da topologia "Full-bridge C-Dump sem perna de equalização" a indicação seria "Seqüência de disparo automática" indicando que a escolha do transistor a ser disparado seria feita automaticamente em função do valor da tensão VL2.

Vlink #1/#2 = 12.0 [V] /24.0 (fixo) [V] VD = 1 [V]

Está sendo utilizada uma tensão de alimentação VL1=12.0 [V] e uma tensão de alimentação VL2=24.0 [V] que é fixada (de forma "perfeita") pela perna de equalização. A indicação VD = 1 [V] refere-se ao valor da queda de tensão sobre as chaves semicondutoras. Pode-se verificar que a tensão na fase A será de 11 [V] quando o transistor conduz, 13 [V] quando o diodo conduz e 0 [V] quando não há passagem de corrente. Tais valores refletem o que foi descrito no item 6.1.

Quando utiliza-se a topologia "Full bridge C-Dump sem perna de equalização", a indicação será: **Vlink #1/Capacitor = 12.0 [V] /100 [mF] VD = 1 [V]**, o que significa que a tensão VL2 não é mais fixa, dependendo exclusivamente do fluxo de energia definido pela seqüência de disparo e pelo valor do capacitor que neste caso hipotético vale 100000 [µF].

Velocidade angular = 52.4 [rd/s] = 500 [rpm]

Trata-se da velocidade imposta ao motor, lembrando que não está sendo simulada a dinâmica do acionamento.

Frequência/período estator (por fase) = 33.3 [Hz] = 30 [ms]

Trata-se da frequência (fundamental) dos pulsos aplicados a uma fase do motor.

Ângulo min/max = -80.5 / -20.5 [graus mag.]

Trata-se dos ângulos θ_{ON} , θ_{OFF} adotados. Ângulos negativos correspondem à operação como motor (ou seja, a condução da corrente ocorre antes do alinhamento do rotor com o pólo do estator). Ângulos positivos correspondem à operação como

gerador, quando a condução de corrente ocorre após o alinhamento do rotor com o pólo do estator.

6.3 Características do conversor e bancada de ensaios

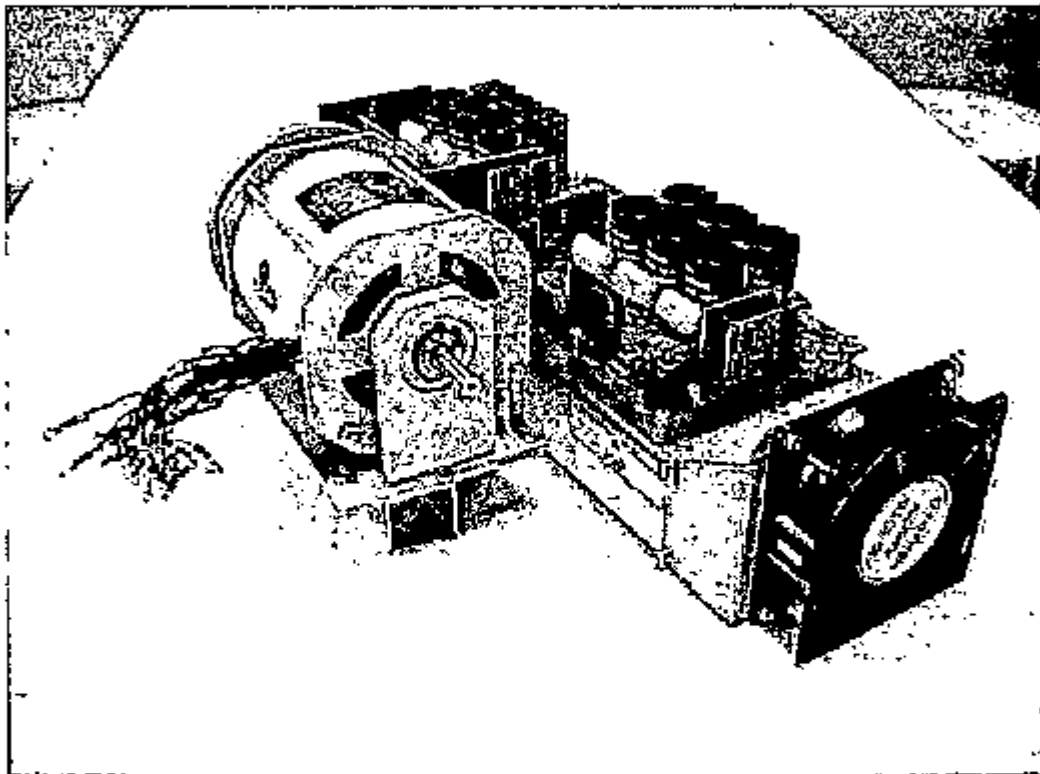


Fig. 6.4 Conversor e MRC utilizados.

O conversor utilizado é apresentado na Fig. 6.4 e permite acionar MRCs de até 10 [kW], sendo capaz de operar com tensões de 250 [V], sendo implementado com IGBTs. Não existe nenhuma razão técnica para que a potência do conversor seja significativamente superior à do motor, exceto pela disponibilidade.

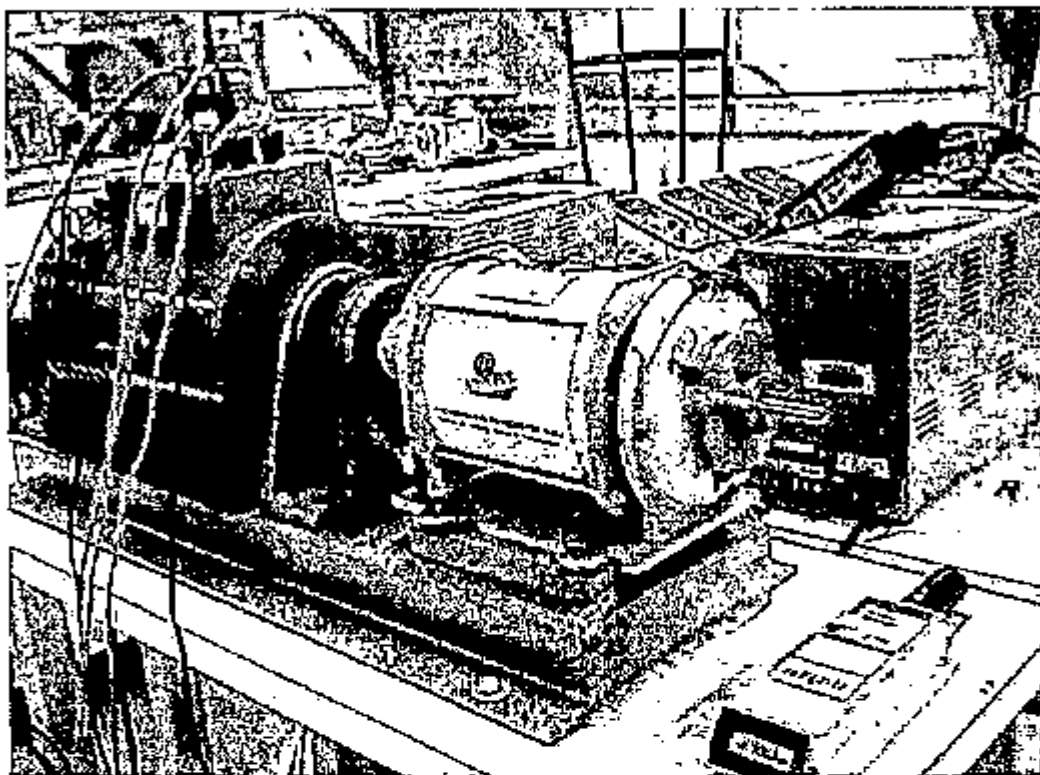


Fig. 6.5 MRC conectado a um gerador de corrente contínua que opera como carga mecânica.

O MRC possui duas pontas de eixo. Na primeira é conectado um gerador de corrente contínua que opera como carga mecânica, conforme mostra a Fig. 6.5.

Na segunda ponta de eixo está conectado o sensor óptico de posição conforme pode ser visto na Fig.6.6.

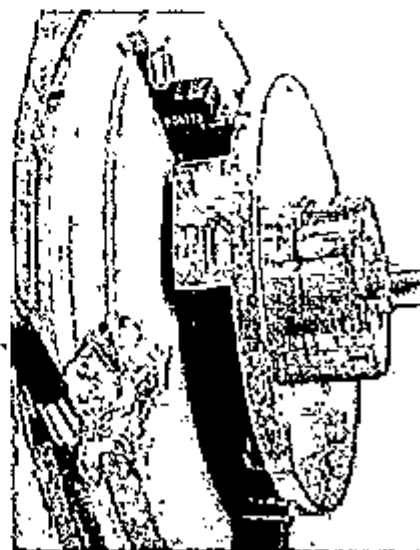


Fig. 6.6 Sensor óptico de posição.

O diagrama do sistema de controle implementado está delineado na Fig. 6.7.

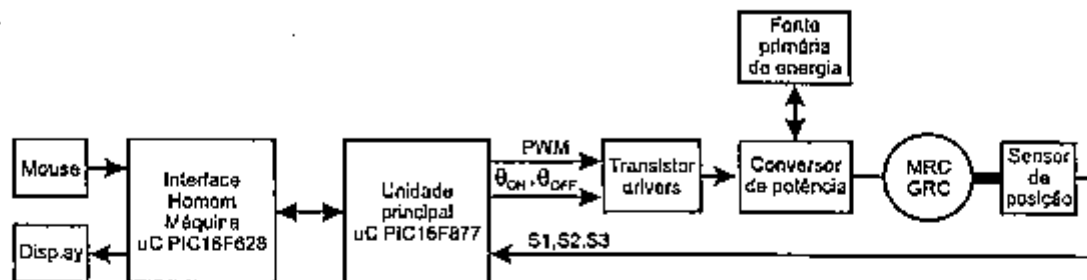


Fig. 6.7 Diagrama do sistema de controle implementado.

Não foi empregada nenhuma malha de controle (velocidade e/ou torque) nos moldes indicados pelas Figs. 1.2 e 1.3 tendo em vista que o objetivo central da tese é testar uma nova topologia para o conversor de potência. A sofisticação principal foi o mecanismo pelo qual foi possível obter um sinal de alta resolução angular a partir dos sinais lógicos S1, S2, S3 (que produzem 4 pulsos por voltá). Na medida que foi sintetizado este sinal de alta resolução angular tornou-se possível, de forma rápida e simples, ajustar os ângulos θ_{ON} , θ_{OFF} e os parâmetros do sinal PWM ("duty-cycle" e frequência de chaveamento). Esta funcionalidade foi obtida utilizando dois microcontroladores sendo que o primeiro é que efetivamente fica encarregado da lógica de disparo e temporização. O segundo atua como interface homem-máquina, interagindo com um mouse e um display.

6.4 Validação do programa de simulação

A topologia utilizada no arranjo experimental corresponde ao "2+1 C-Dump com perna de equalização" apresentada na Fig. 4.1.

Os registros experimentais foram obtidos através de um osciloscópio digital e foram convertidos para arquivos MATLAB de modo a permitir a comparação direta com os valores simulados. Na apresentação dos gráficos onde são sobrepostos os resultados de simulação e registros experimentais adotou-se a seguinte convenção:

O diagrama do sistema de controle implementado está delineado na Fig. 6.7.

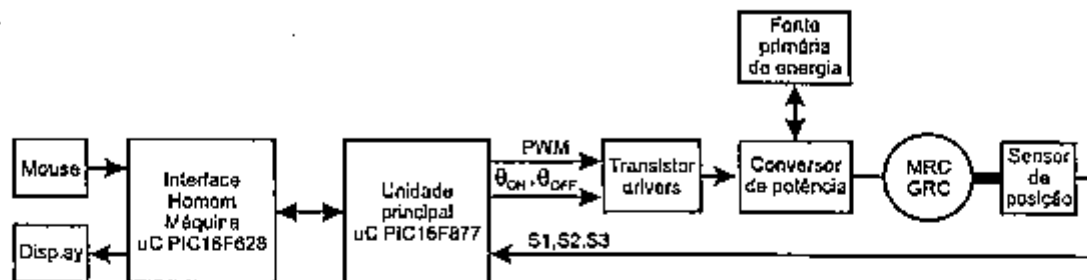


Fig. 6.7 Diagrama do sistema de controle implementado.

Não foi empregada nenhuma malha de controle (velocidade e/ou torque) nos moldes indicados pelas Figs. 1.2 e 1.3 tendo em vista que o objetivo central da tese é testar uma nova topologia para o conversor de potência. A sofisticação principal foi o mecanismo pelo qual foi possível obter um sinal de alta resolução angular a partir dos sinais lógicos S1, S2, S3 (que produzem 4 pulsos por voltá). Na medida que foi sintetizado este sinal de alta resolução angular tornou-se possível, de forma rápida e simples, ajustar os ângulos θ_{ON} , θ_{OFF} e os parâmetros do sinal PWM ("duty-cycle" e frequência de chaveamento). Esta funcionalidade foi obtida utilizando dois microcontroladores sendo que o primeiro é que efetivamente fica encarregado da lógica de disparo e temporização. O segundo atua como interface homem-máquina, interagindo com um mouse e um display.

6.4 Validação do programa de simulação

A topologia utilizada no arranjo experimental corresponde ao "2+1 C-Dump com perna de equalização" apresentada na Fig. 4.1.

Os registros experimentais foram obtidos através de um osciloscópio digital e foram convertidos para arquivos MATLAB de modo a permitir a comparação direta com os valores simulados. Na apresentação dos gráficos onde são sobrepostos os resultados de simulação e registros experimentais adotou-se a seguinte convenção:

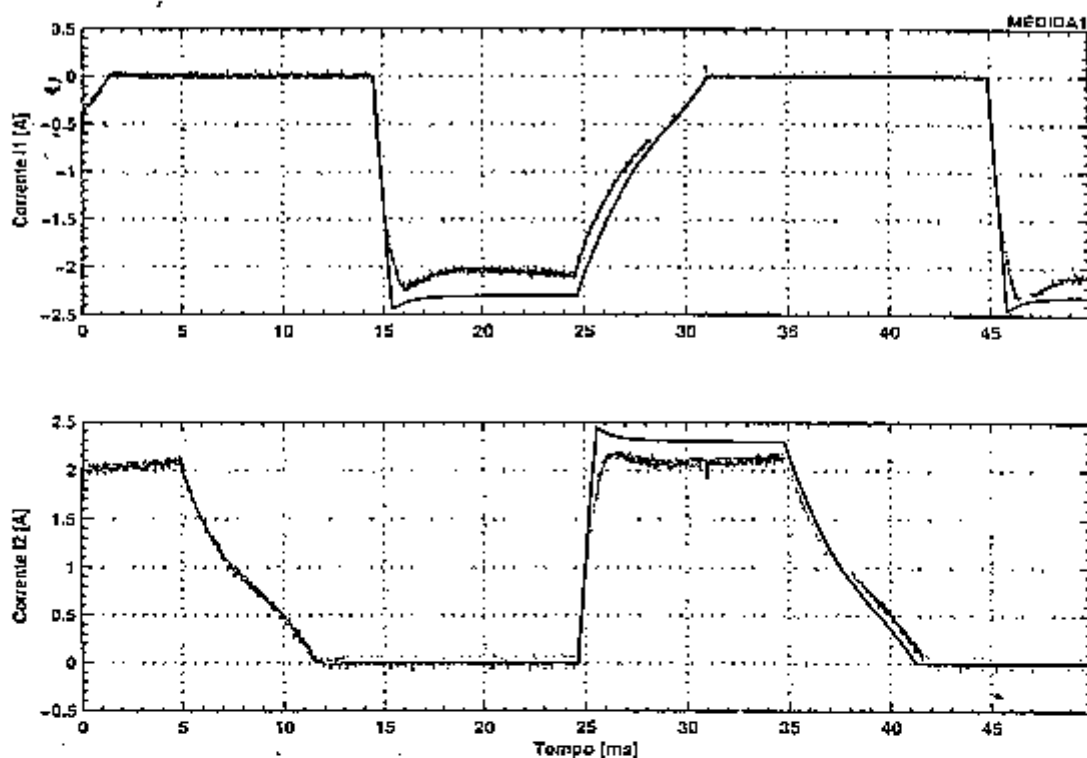


Fig. 6.8 Correntes I_1 e I_2 do MRC (simulação e registro experimental).
 Velocidade = 493.5 [rpm] / $\theta_{ON} = -80.5^\circ$ / $\theta_{OFF} = -10.5^\circ$.

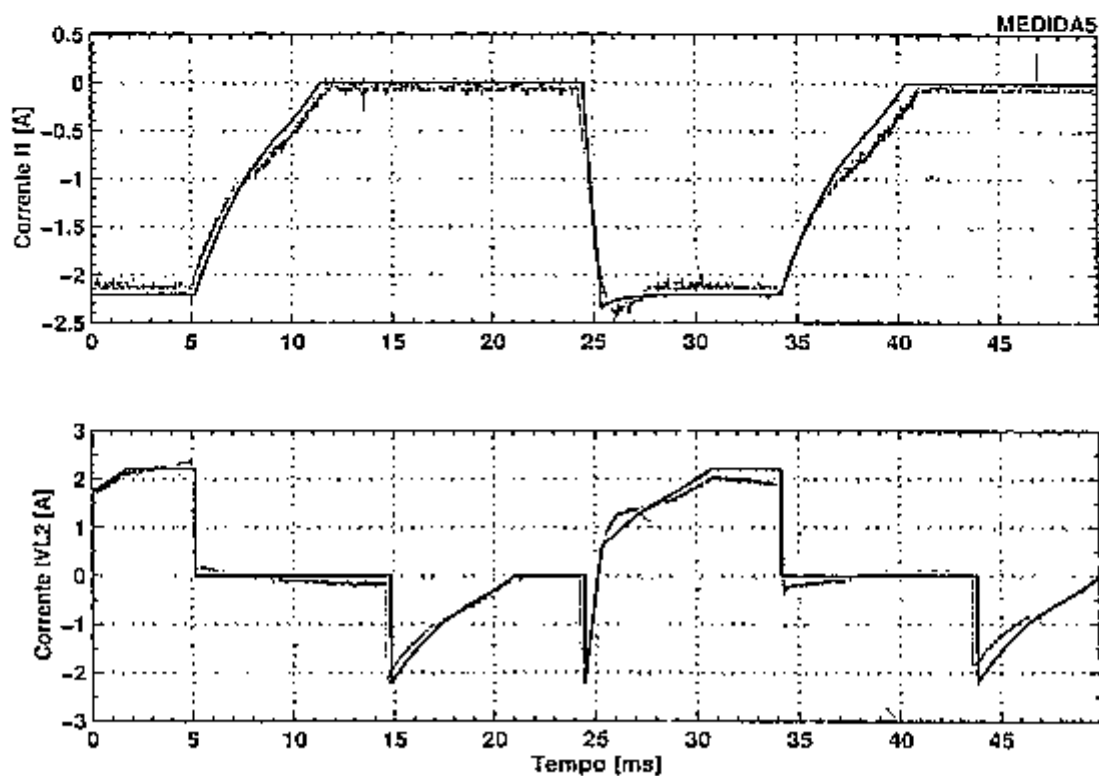


Fig. 6.9 Corrente I_1 e $|VL_2|$ (simulação e registro experimental).
 Velocidade = 517.5 [rpm] / $\theta_{ON} = -80.5^\circ$ / $\theta_{OFF} = -10.5^\circ$.

A Fig. 6.10 apresenta a tensão e corrente no enrolamento L1. Nota-se que a tensão máxima = +13 [V] e mínima = -11 [V] no enrolamento são consistentes com o que previa o modelamento para tensões de alimentação de +12 [V] e +24 [V] e chaves com queda de tensão de 1 [V].

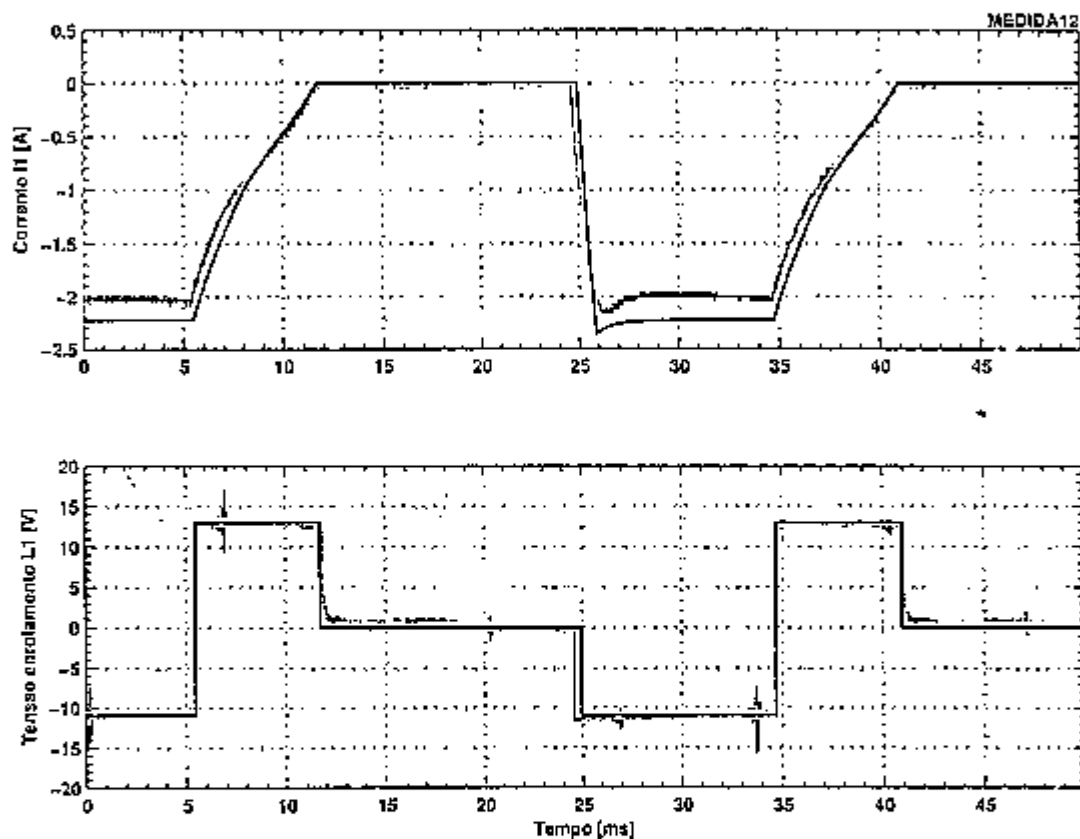


Fig. 6.10 Corrente e tensão no enrolamento L1 do MRC (simulação e registro experimental). Velocidade = 513 [rpm] / $\theta_{ON} = -80.5^\circ$ / $\theta_{OFF} = -10.5^\circ$.

O detalhamento das correntes que compõem a corrente no barramento 2 está apresentada na Fig. 6.11. Na parte superior da Fig. 6.11 tem-se a corrente IVL2 que corresponde à corrente fornecida pelo barramento. Esta corrente é a soma de 3 componentes: a corrente através do transistor da fase 1 (mostrada na parte central da Fig. 6.11) e as correntes de desmagnetização das fases 2 e 3 (que passam pelos diodos das fases 2 e 3 e que estão mostradas na parte inferior da Fig. 6.11). Esta figura mostra

claramente que uma parte da energia recuperada das fases L2 e L3 é usada para alimentar a fase L1 do MRC.

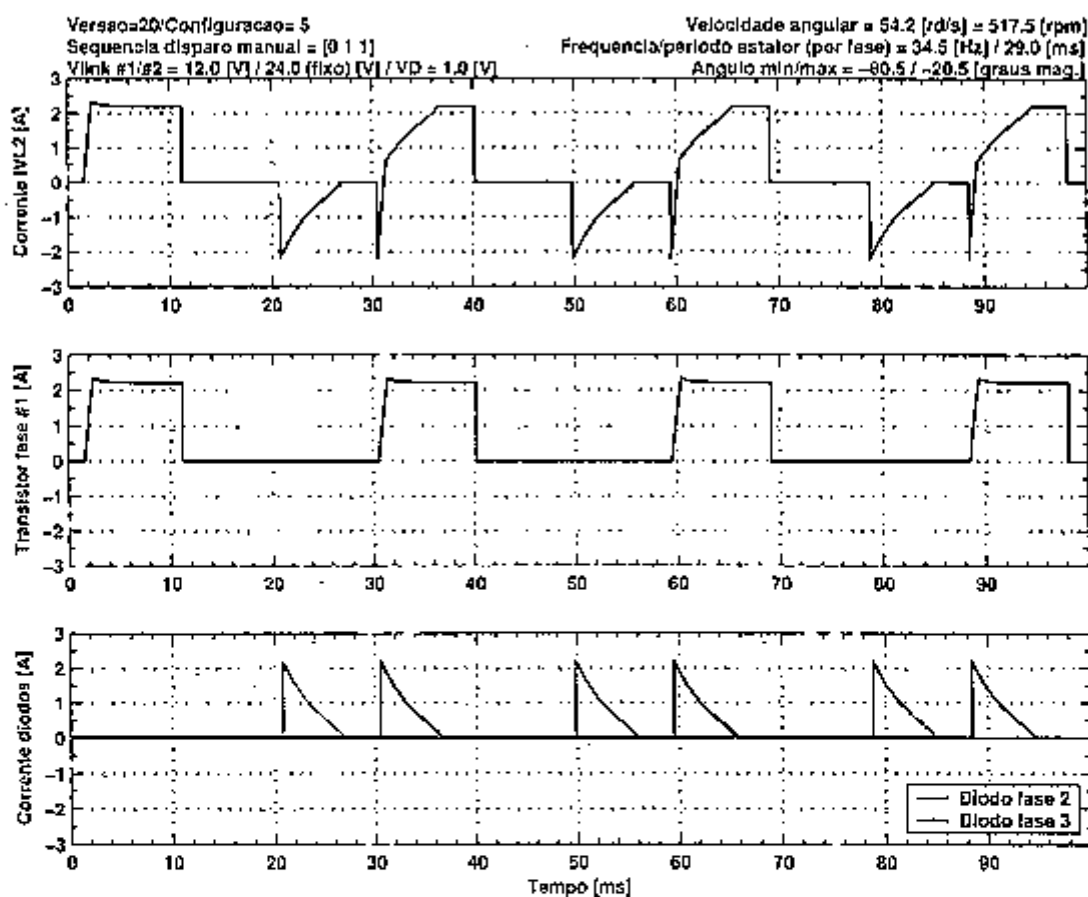


Fig. 6.11 Detalhamento das correntes que compõem a corrente no barramento 2 do conversor “2+1 C-Dump”.

Para as curvas apresentadas na Fig. 6.12 os ângulos θ_{ON} , θ_{OFF} foram avançados, permitindo que as chaves semicondutoras fossem acionadas na região de mínima indutância e fazendo com que a corrente apresentasse um crescimento rápido atingindo um pico superior ao do patamar. Tal situação provocaria um maior “ripple” de conjugado em um MRC mas neste caso o que interessa é validar o programa de simulação.

Para as curvas apresentadas na Fig. 6.13 os ângulos θ_{ON} , θ_{OFF} foram atrasados fazendo com que a corrente crescesse lentamente pois as chaves semicondutoras foram ligadas quando a indutância já não era mínima.

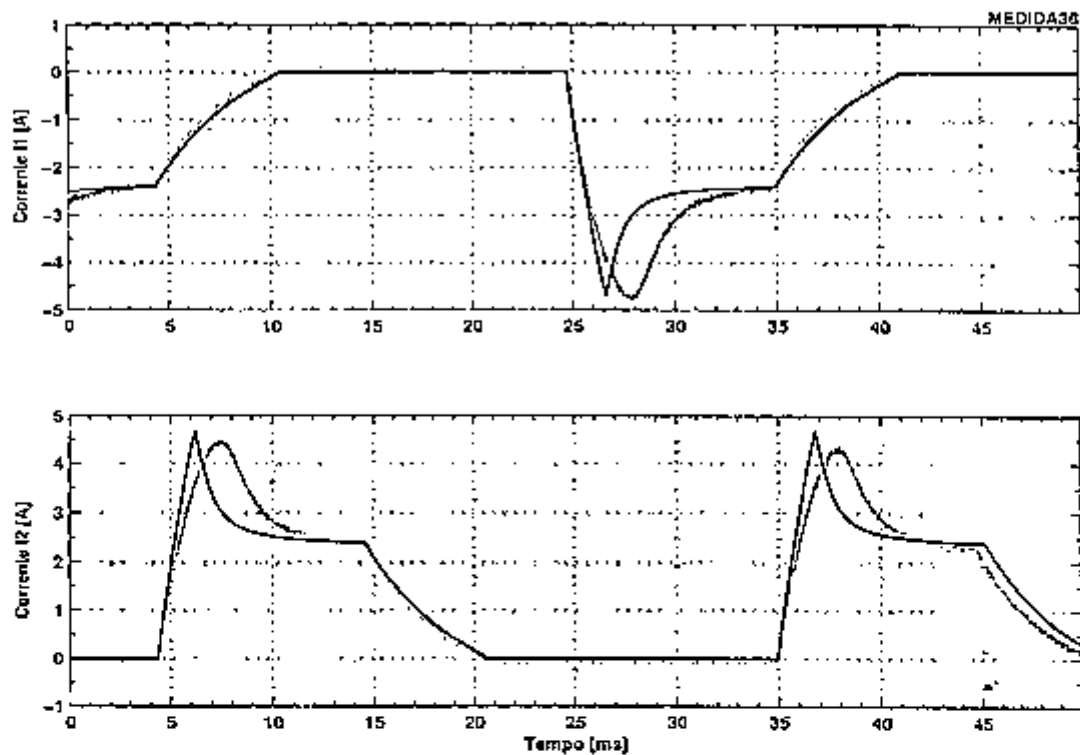


Fig. 6.12 Correntes I_1 e I_2 do MRC (simulação e registro experimental).
Velocidade = 490.5 [rpm] / $\theta_{ON} = -86^\circ$ / $\theta_{OFF} = -26^\circ$.

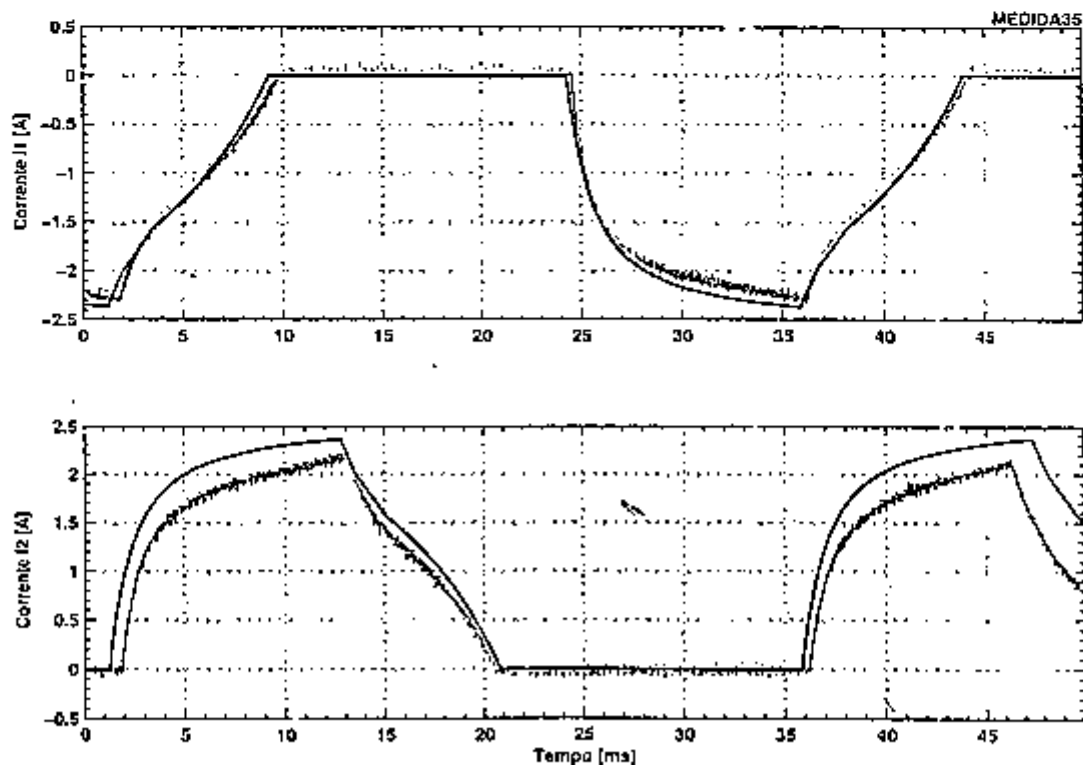


Fig. 6.13 Correntes I_1 e I_2 do MRC (simulação e registro experimental).
Velocidade = 433.5 [rpm] / $\theta_{ON} = -68^\circ$ / $\theta_{OFF} = -8^\circ$.

A corrente I_N (ver Fig. 4.1) corresponde à soma das correntes nas 3 fases do MRC e é mostrada na Fig. 6.14. Ao se comparar a corrente I_N com a corrente I_l nota-se que uma parte da corrente I_l é suprida diretamente pela desmagnetização da fase precedente.

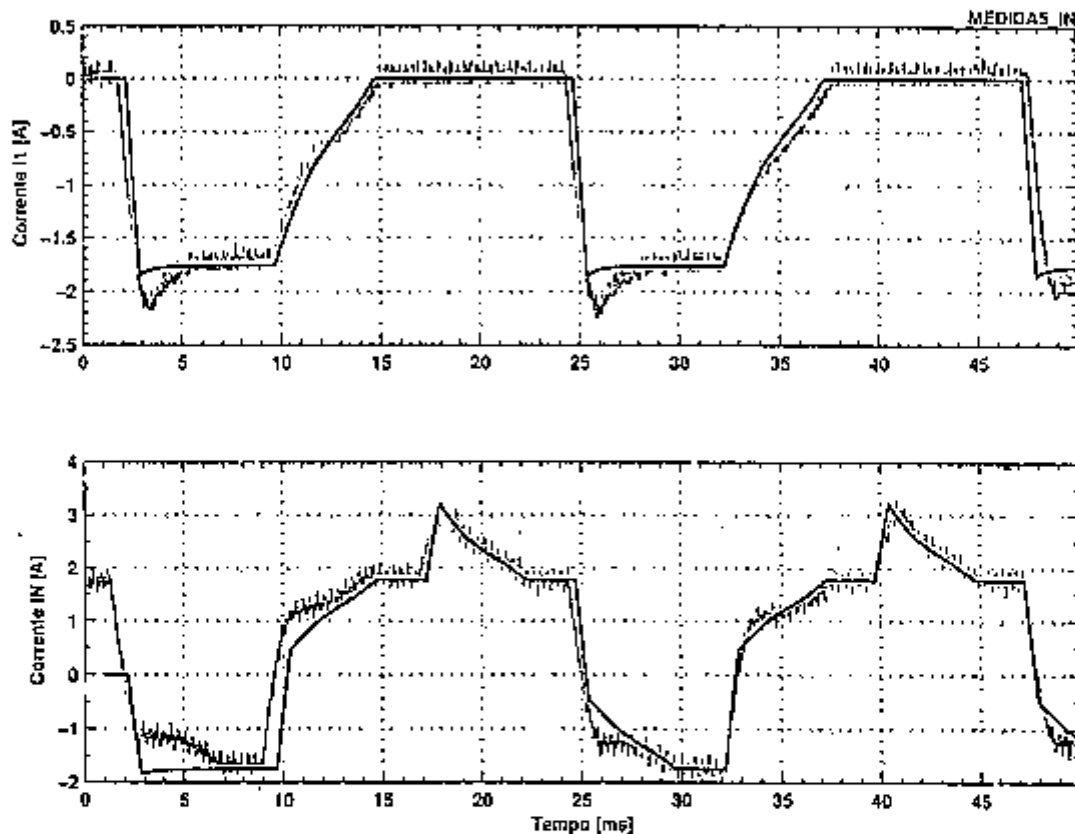


Fig. 6.14 Correntes I_l e I_N do MRC (simulação e registro experimental).
Velocidade = 666 [rpm] / $\theta_{ON} = -80.5^\circ$ / $\theta_{OFF} = -20.5^\circ$.

6.4.2 Conversor “2+1 C-Dump com perna de equalização” alimentando um GRC

A operação como gerador é conseguida alterando-se os ângulos θ_{ON} , θ_{OFF} e é realizada de forma gradual pelo circuito de disparo mostrado na Fig. 6.7. A realização deste ensaio apresentou algumas dificuldades relacionadas ao controle da tensão VL2 pela perna de equalização. À medida que a máquina de relutância passava do modo motor para o modo gerador havia uma tendência da tensão VL2 em aumentar tornando necessário o ajuste do “duty-cycle” do controle da perna de equalização. Tal fato

evidenciou a necessidade de uma malha de controle de tensão que fizesse este ajuste automaticamente.

A Fig. 6.15 apresenta as formas de onda de corrente e tensão no enrolamento L1. Nota-se que a tensão medida experimentalmente é relativamente ruidosa, evidenciando a necessidade de melhorar a montagem de modo a reduzir o comprimento (resistência e indutância) da cablagem que liga o conversor “2+1” ao capacitor C-Dump. Verifica-se que a corrente da Fig. 6.15 é um “espelho” da corrente da Fig. 6.12.

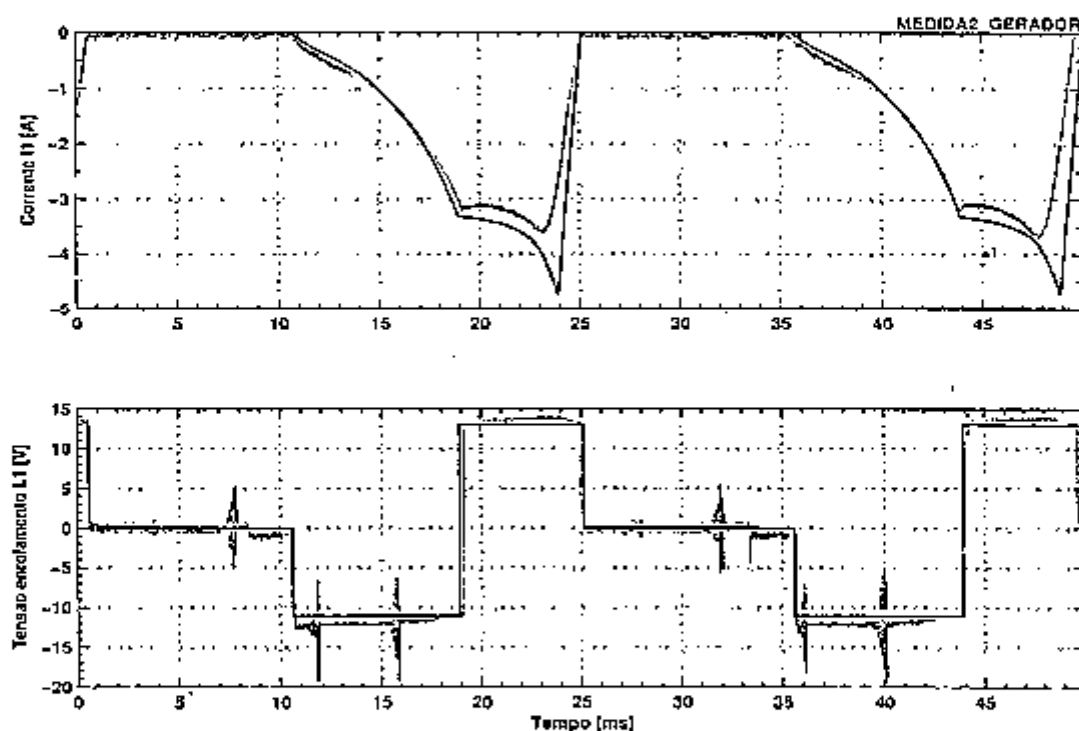


Fig. 6.15 Corrente e tensão na fase 1, com a máquina de relutância operando como gerador (simulação e registro experimental).
Velocidade = 600 [rpm] / $\theta_{ON} = -21^\circ$ / $\theta_{OFF} = +39^\circ$.

A Fig. 6.16 apresenta a corrente I_{L1} e a corrente no barramento superior I_{VL2} . Observa-se que parte da corrente no enrolamento L1 é fornecida pela perna de equalização e a outra parte é fornecida pela corrente de desmagnetização do enrolamento L3 (pela ação de D3).

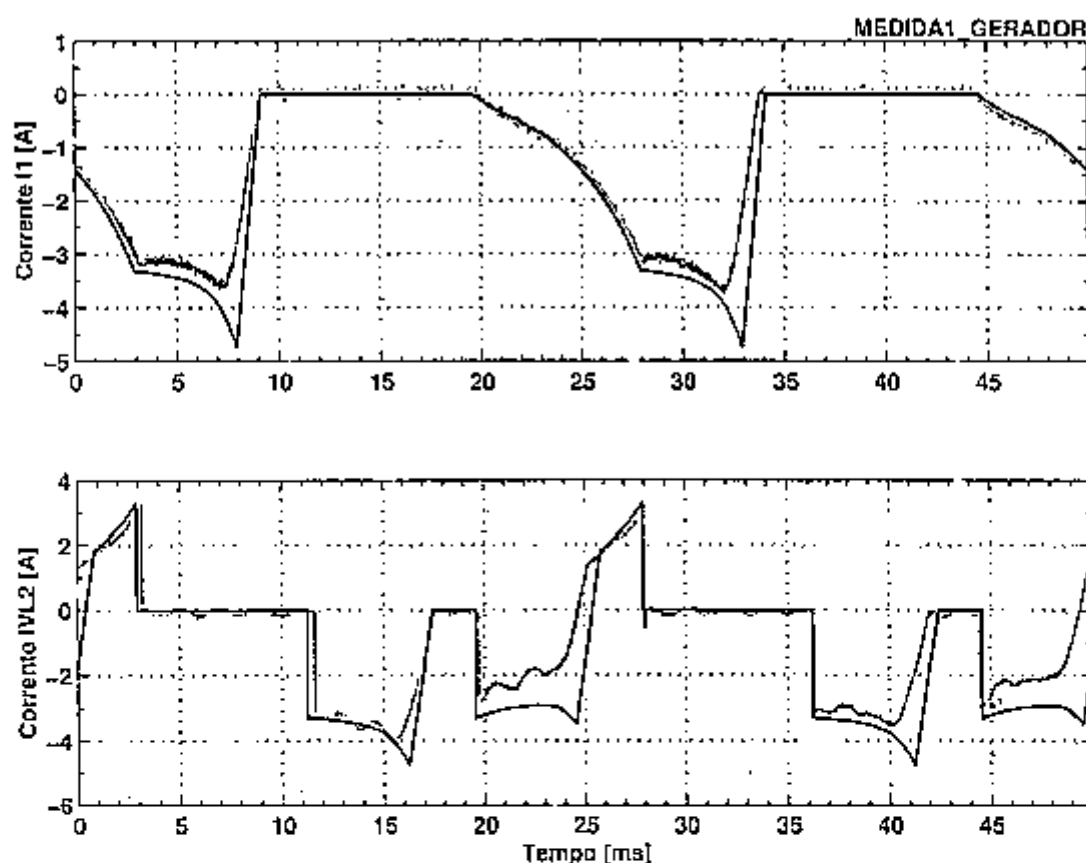


Fig. 6.16 Corrente na fase 1 e corrente no barramento 2, com a máquina de relutância operando como gerador (simulação e registro experimental), Velocidade = 600 [rpm] / $\theta_{ON} = -21^\circ$ / $\theta_{OFF} = +39^\circ$.

O detalhamento das correntes que compõem a corrente no barramento 2 está apresentada na Fig. 6.17. Na parte superior da Fig. 6.17 tem-se a corrente IVL2 que corresponde à corrente fornecida pelo barramento. Essa corrente é composta por 3 componentes: a corrente através do transistor da fase 1 (mostrada na parte central da Fig. 6.17) e as correntes de desmagnetização das fases 2 e 3 (que passam pelos diodos das fases 2 e 3 e que estão mostradas na parte inferior da Fig. 6.17). Esta figura mostra claramente que uma parte da energia recuperada das fases L2 e L3 é usada para alimentar a fase L1 do MRC.

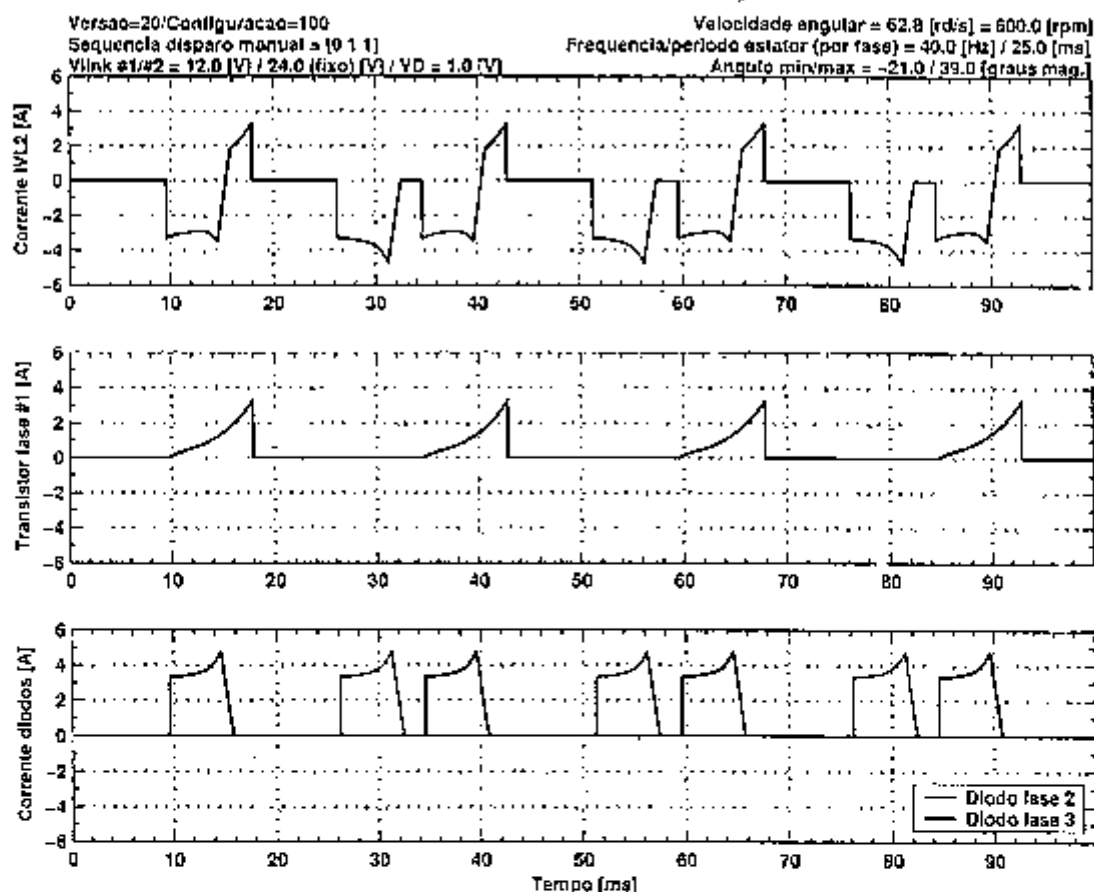


Fig. 6.17 Detalhamento das correntes que compõem a corrente no barramento 2 do conversor “2+1 C-Dump” quando a máquina de relutância opera no modo gerador.

6.5 Avaliação dos resultados

Os resultados apresentados neste Capítulo permitem concluir que:

- a topologia “2+1 C-Dump” opera conforme previsto;
- o modelamento matemático adotado e o programa de simulação produzem resultados confiáveis;
- os parâmetros do MRC obtidos pelo método dos elementos finitos permitem modelar adequadamente este motor.

7. Simulações adicionais

Este capítulo apresenta simulações de casos para os quais não foi possível implementar a montagem experimental. Porém, tais simulações têm a finalidade de exemplificar as topologias propostas. Este Capítulo está dividido em 2 partes:

- Simulações do conversor “2+1 C-Dump com perna de equalização”;
- Simulações do conversor “Full-bridge C-Dump sem perna de equalização”.

As simulações do conversor “Full-bridge C-Dump com perna de equalização” seriam meras variações do caso “2+1 C-Dump” pois em ambos os casos estamos supondo que existe um controle associado à perna de equalização que consegue manter, dentro de uma faixa de tolerância estreita, o valor da tensão VL2.

A rotação do MRC foi mantida em 200 [rpm] para todos os casos.

As correntes das fases do MRC foram mantidas constantes através de controladores de histerese.

7.1 Simulações do “2+1 C-Dump com perna de equalização”

Nestas simulações a máquina de relutância opera como motor.

As Figs 7.1 e 7.2 apresentam as formas de onda da corrente e tensão nos enrolamentos L1 e L2, respectivamente. A corrente é visualizada na parte superior, enquanto tensão está apresentada na parte inferior de cada figura. As correntes nas fases foram mantidas em 4 ± 0.1 [A] (corrente nominal do MRC) pela ação do controlador de histerese. Verifica-se nas formas de onda da tensão o chaveamento “hard-chopping” durante o intervalo de tempo correspondente ao período de comutação das chaves de potência (correspondente a $\theta_{ON} - \theta_{OFF}$).

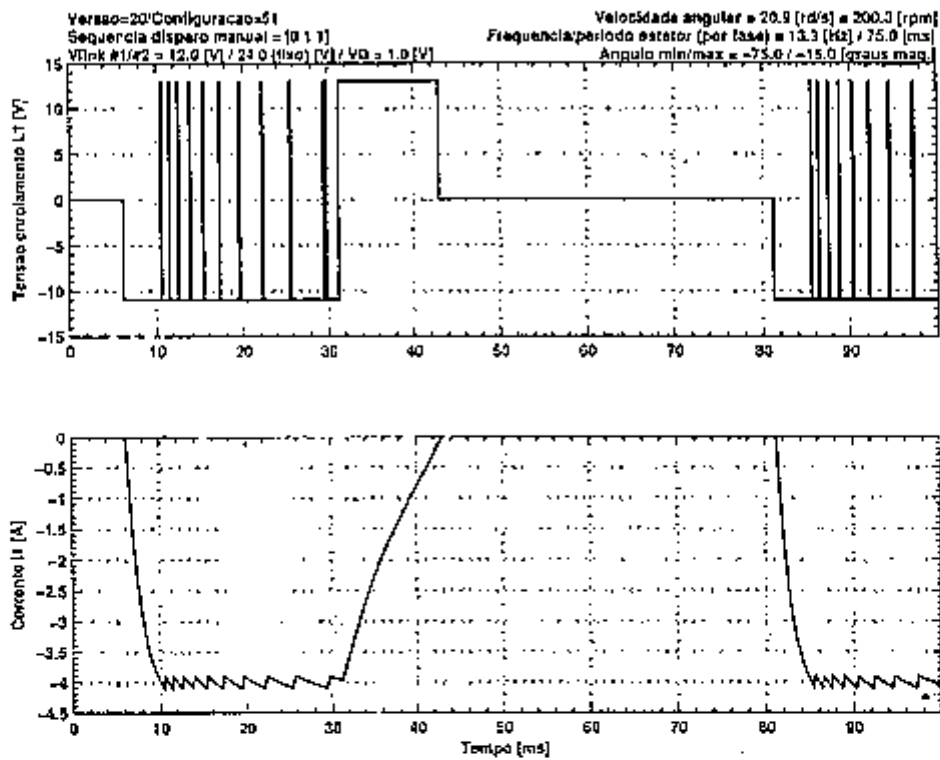


Fig. 7.1 Tensão e corrente no enrolamento L1.

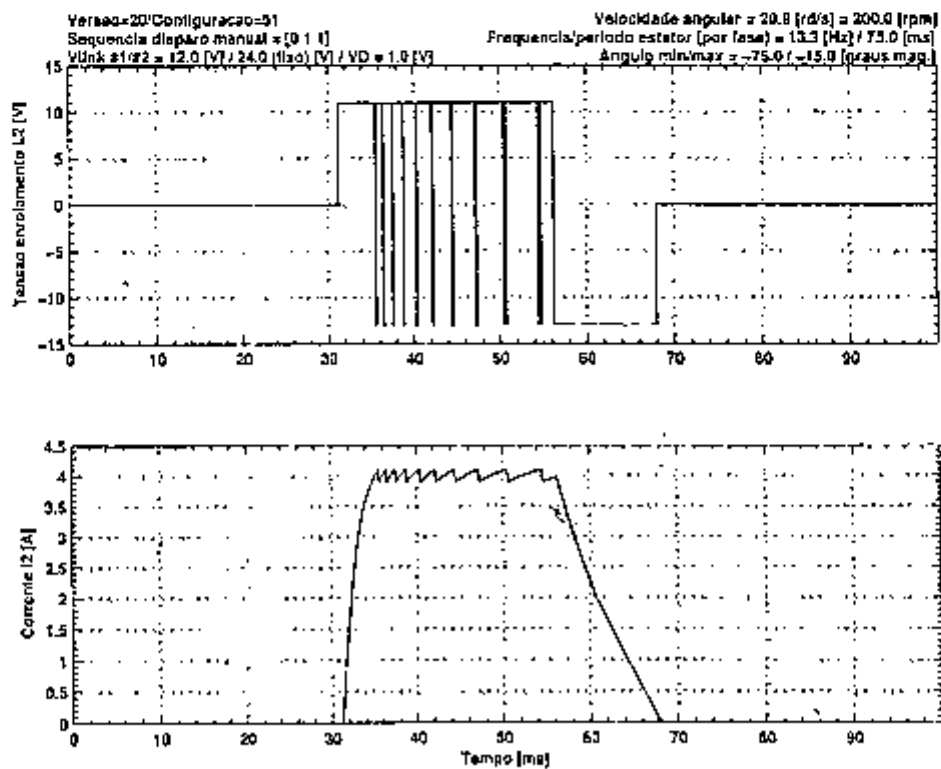


Fig. 7.2 Tensão e corrente no enrolamento L2.

As Figuras 7.3 e 7.4 apresentam as formas de ondá das correntes no transistor Q1 e diodo D1, no transistor Q2 e diodo D2, respectivamente. As correntes nos transistores são visualizadas na parte superior de cada figura, enquanto nos diodos as correntes estão apresentadas na parte inferior. Verifica-se que com a máquina de relutância operando como motor, os transistores são mais solicitados que os diodos. Estas figuras ilustram o funcionamento interno do programa de simulação, no qual os pulsos de corrente de cada transistor e diodo são contabilizados.

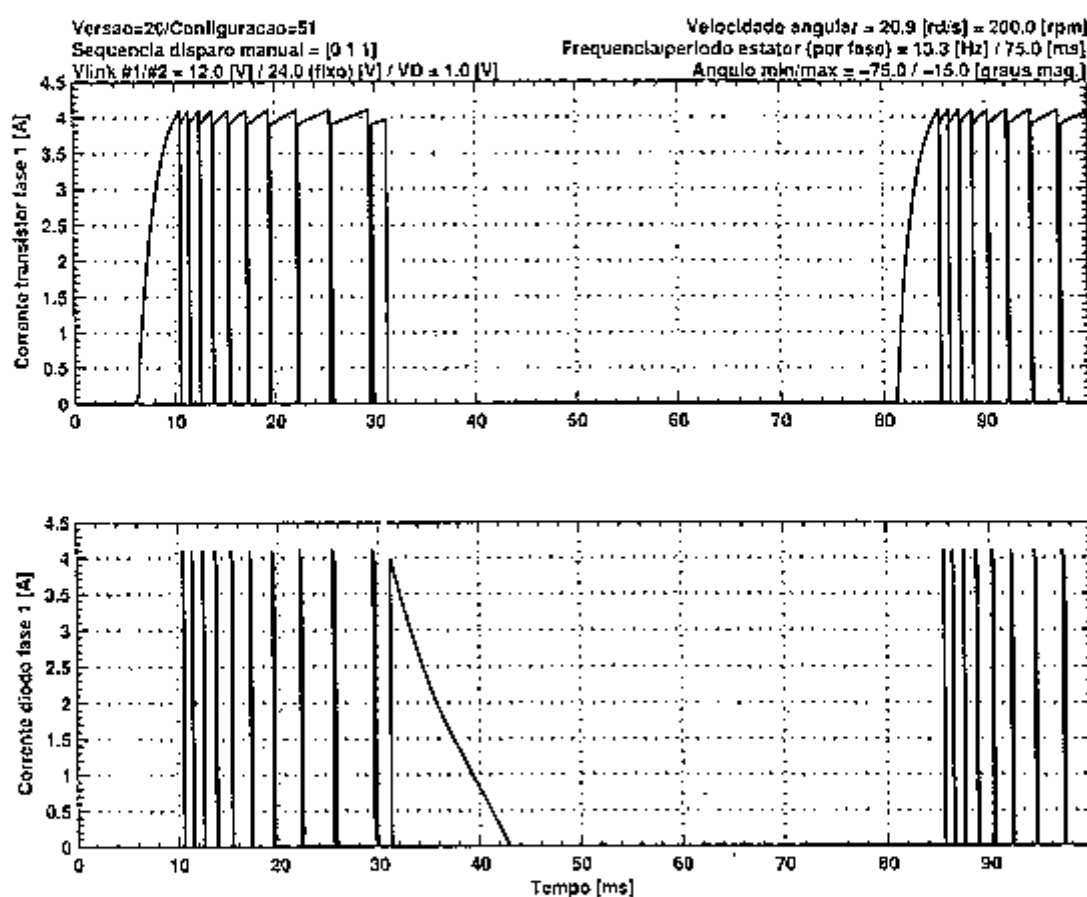


Fig. 7.3 Corrente no transistor e diodo que alimentam a fase 1.

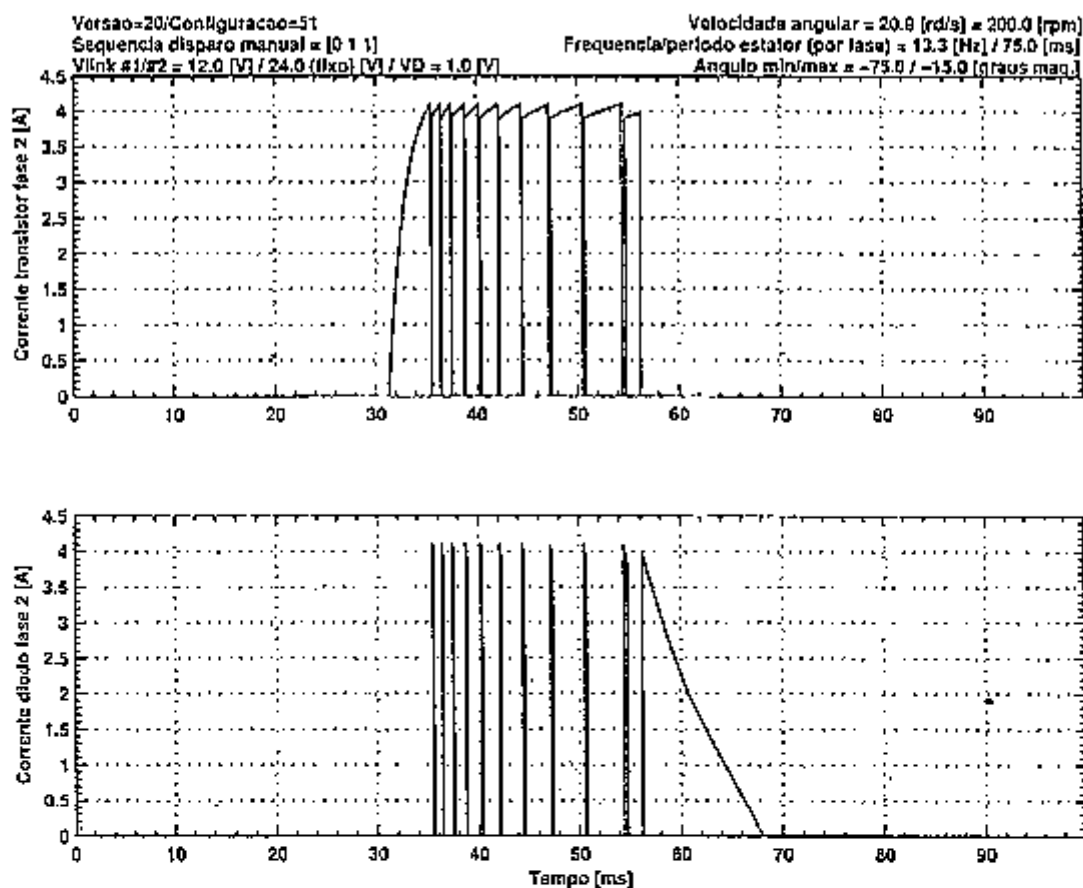


Fig. 7.4 Corrente no transistor e diodo que alimentam a fase 2.

Na Fig. 7.5 são apresentadas todas as correntes importantes do conversor "2+1 C-Dump". Na parte superior tem-se as correntes I_1 , I_2 e I_3 . Na parte central tem-se a corrente I_N . Na parte inferior tem-se a corrente I_{VL2} .

É possível observar na Fig. 7.5 que (durante o intervalo entre 32 a 42 [ms]) uma parte da corrente I_2 é suprida pela desmagnetização do enrolamento L_1 . Também é possível notar (durante o intervalo 82 a 92 [ms]) que uma parte da corrente I_1 é suprida pela desmagnetização do enrolamento L_3 .

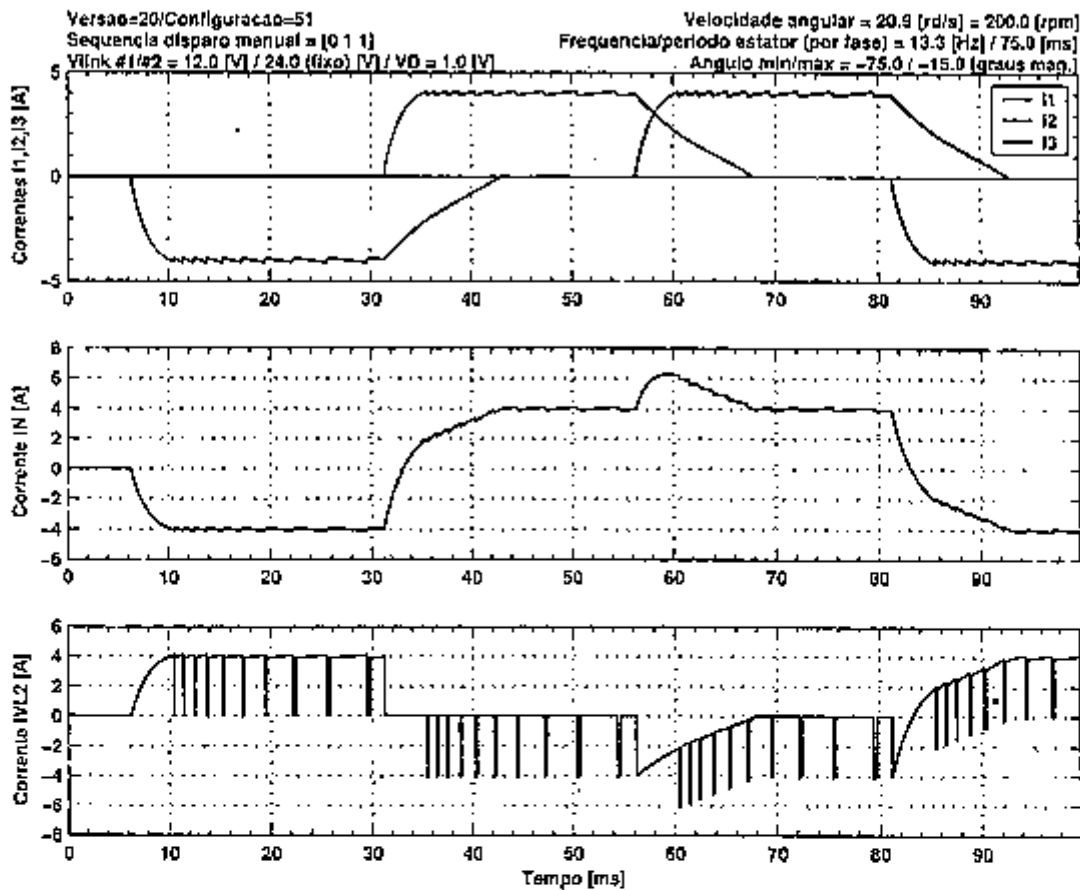


Fig. 7.5 Correntes I1, I2 e I3 (parte superior).
 Corrente IN (parte central). Corrente IVL2 (parte inferior).

A Fig. 7.6 apresenta as correntes e indutâncias das fases L1, L2 e L3 em função do tempo. Verifica-se que as correntes estão sendo aplicadas durante o intervalo em que as indutâncias aumentam.

A Fig. 7.7 apresenta a contribuição de cada fase para a curva de conjugado desenvolvido pelo MRC. Para as condições hipotéticas assumidas nestas simulações, o conjugado resultou em 0.63 [N.m], valor bastante próximo daquele indicado pela curva $C(\theta, i)$ apresentada na Fig. 5.10 para a corrente de 4 [A].

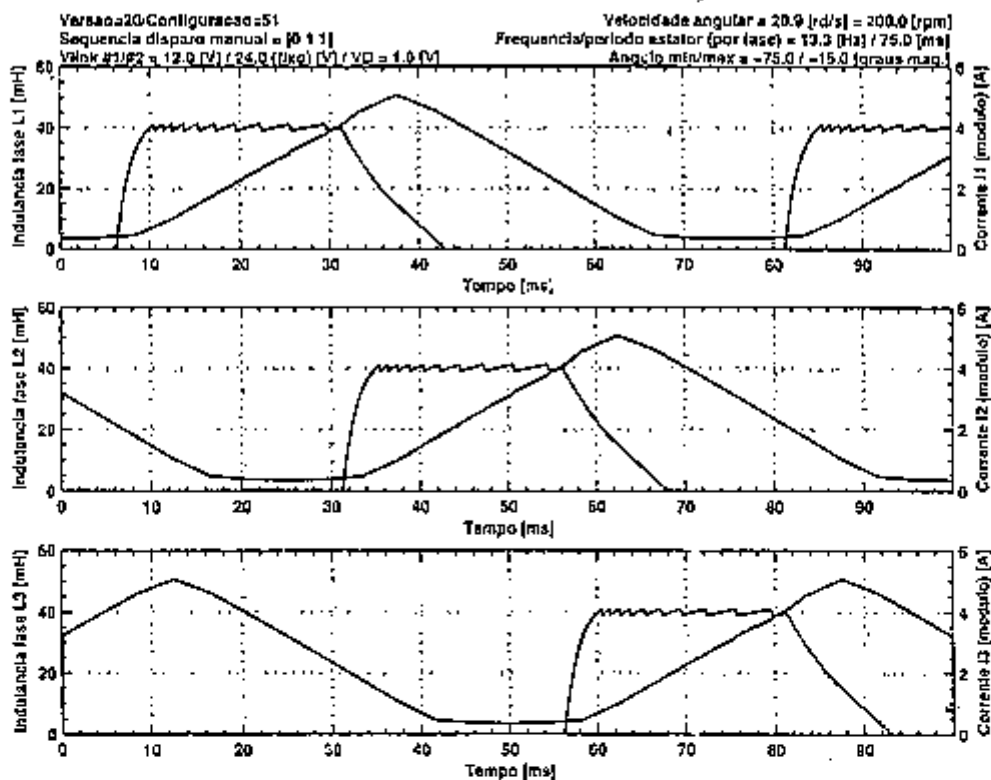


Fig. 7.6 Correntes e indutâncias das 3 fases do MRC.

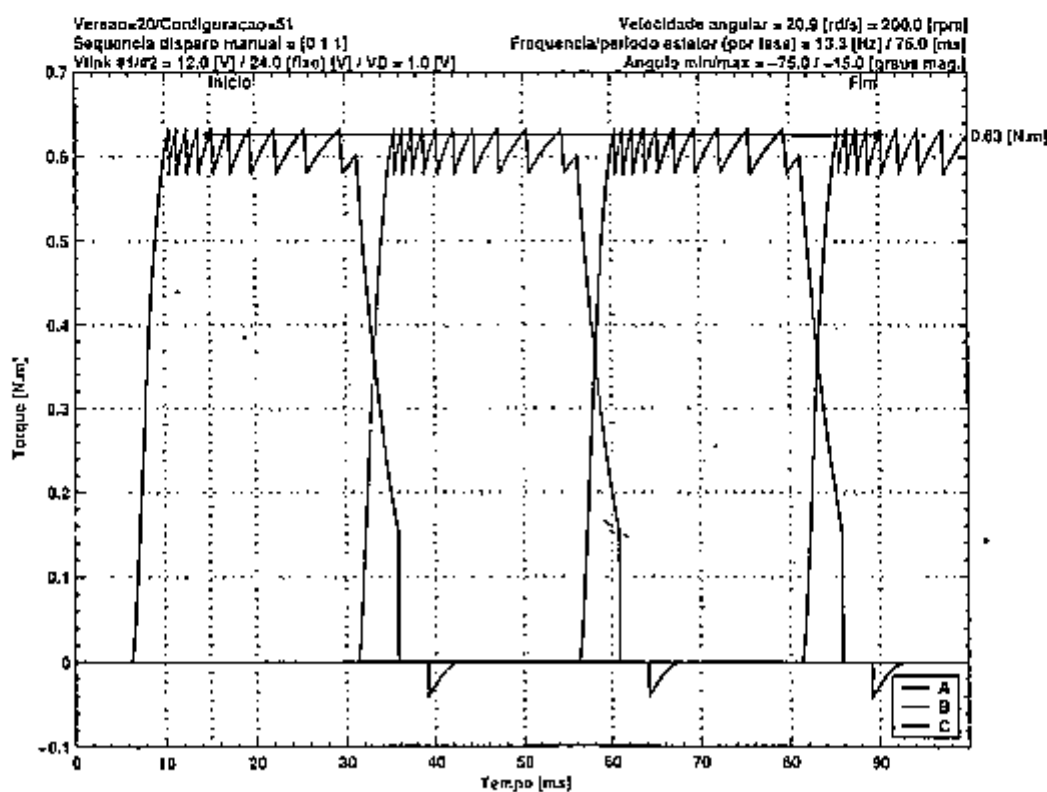


Fig. 7.7 Conjugado eletromagnético desenvolvido pelo MRC.

A Fig. 7.8 apresenta graficamente a relação entre o fluxo concatenado e a corrente na fase L1 (curva de magnetização), para um ciclo de operação da fase 1 do MRC. O laço ("loop") formado representa o trabalho mecânico realizado (MILLER, 2001). As linhas tracejadas de referência indicam os valores de fluxo obtidos pelo método dos elementos finitos. Verifica-se a ação do controlador de histerese mantendo a corrente em torno de 4 [A].

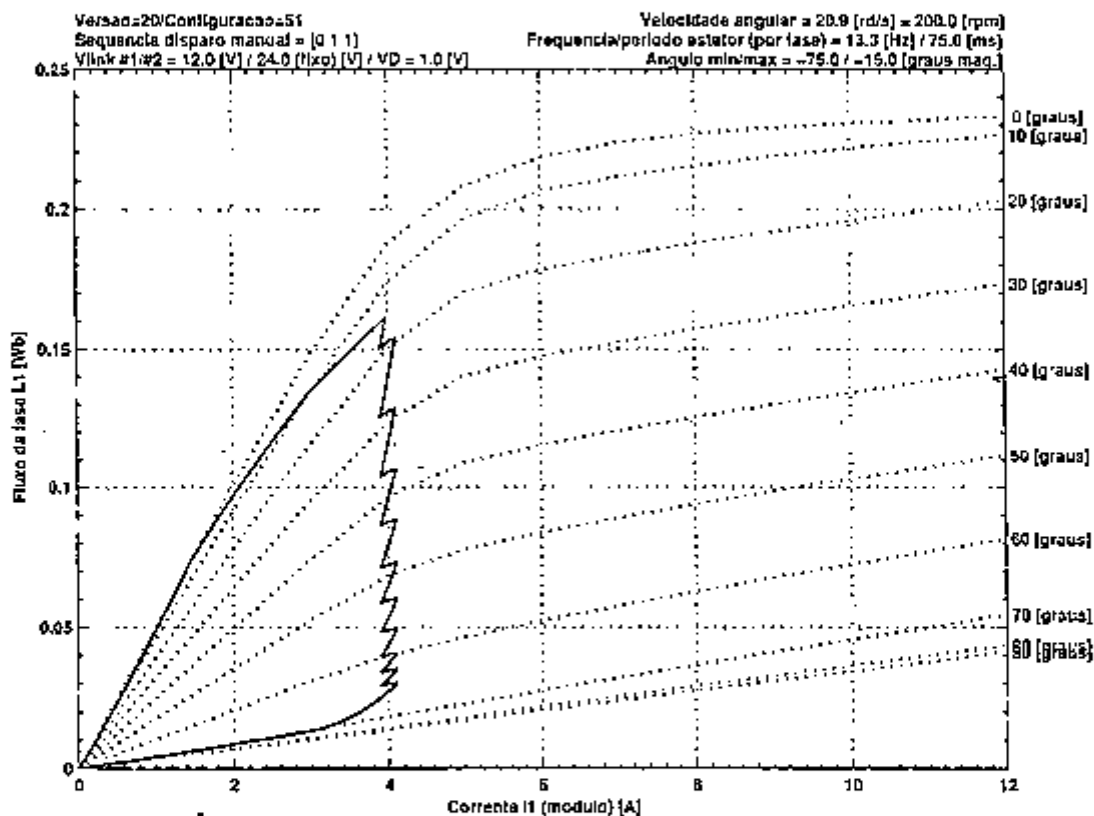


Fig. 7.8 Relação entre fluxo concatenado e corrente para a fase 1 do MRC.

7.2 Simulações do "Full-Bridge C-Dump sem perna de equalização"

Nesta configuração a sequência de disparo dos transistores (Q1...Q6) do conversor "Full-bridge" é realizada de forma automática. Como não existe perna de equalização a tensão no barramento VL2 varia dinamicamente em função do fluxo de energia resultante da magnetização/desmagnetização das fases e da estratégia de disparo dos transistores.

A referência de tensão de VL2 é 24 [V] com uma banda de histerese de 0.2 [V].

Se o valor efetivo de VL2 for inferior ao valor desejado o controle irá comandar corrente positiva na próxima fase a entrar em condução, fazendo com que a energia proveniente da desmagnetização seja usada para carregar o capacitor "C-Dump".

Se o valor efetivo de VL2 for superior ao valor desejado o controle irá comandar corrente negativa na próxima fase a entrar em condução, fazendo com que o capacitor de "C-Dump" descarregue parcialmente.

O MRC foi simulado para quatro condições hipotéticas:

- Tensão VL2 inicial = 36 [V] e corrente do MRC = 4 [A] (Fig. 7.9)
- Tensão VL2 inicial = 36 [V] e corrente do MRC = 2 [A] (Fig. 7.10)
- Tensão VL2 inicial = 12 [V] e corrente do MRC = 4 [A] (Fig. 7.11)
- Tensão VL2 inicial = 12 [V] e corrente do MRC = 2 [A] (Fig. 7.12)

Na Fig. 7.9 a tensão inicial do capacitor "C-Dump" é 36 [V] e cai progressivamente até atingir ≈ 24 [V] no instante 70 [ms]. Neste primeiro intervalo as correntes nos enrolamentos do MRC foi sempre negativa, indicando que o controle optou por descarregar o capacitor "C-Dump". A partir do instante 70 [ms] as decisões entre corrente positiva/negativa foram se sucedendo de modo a manter a tensão VL2 próxima ao valor de referência (24 [V]).

Na Fig. 7.10 ocorre, qualitativamente, o mesmo que foi descrito no parágrafo anterior. Entretanto, como a corrente que circula nos enrolamentos do MRC é menor (2 [A]) o fluxo de energia associado a cada pulso de condução também é menor. Como consequência, o período de descarga inicial do capacitor "C-Dump" dura até o instante 170 [ms]. A partir deste instante as decisões entre corrente positiva/negativa se sucedem de modo a manter a tensão VL2 próxima ao valor de referência.

Nas curvas apresentadas nas Figs. 7.11 e 7.12 ocorre um processo análogo ao que foi descrito. Entretanto, nestes dois casos a estratégia inicial do controle é sempre comandar corrente positiva nas fases do MRC, tentando forçar a tensão VL2 a subir.

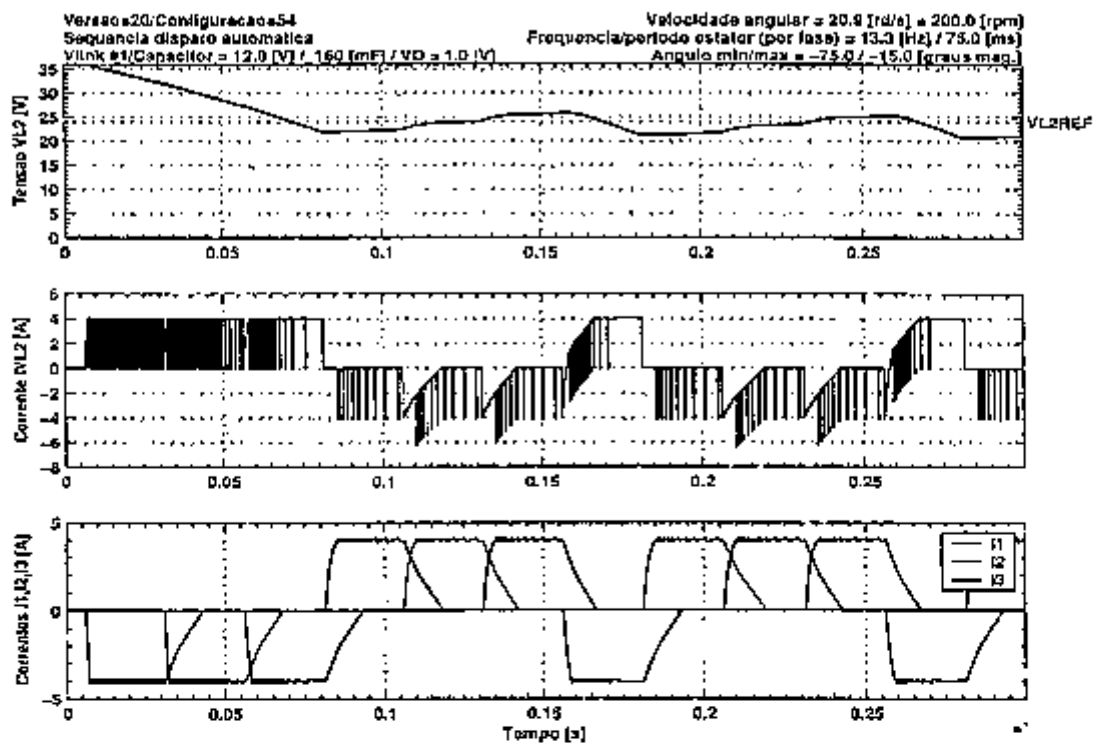


Fig. 7.9 (Superior) Tensão VL2; (Central) Corrente IVL2; (Inferior) Correntes I1, I2 e I3. Corrente de referência = 4 [A] com VL2 inicial = 36 [V].

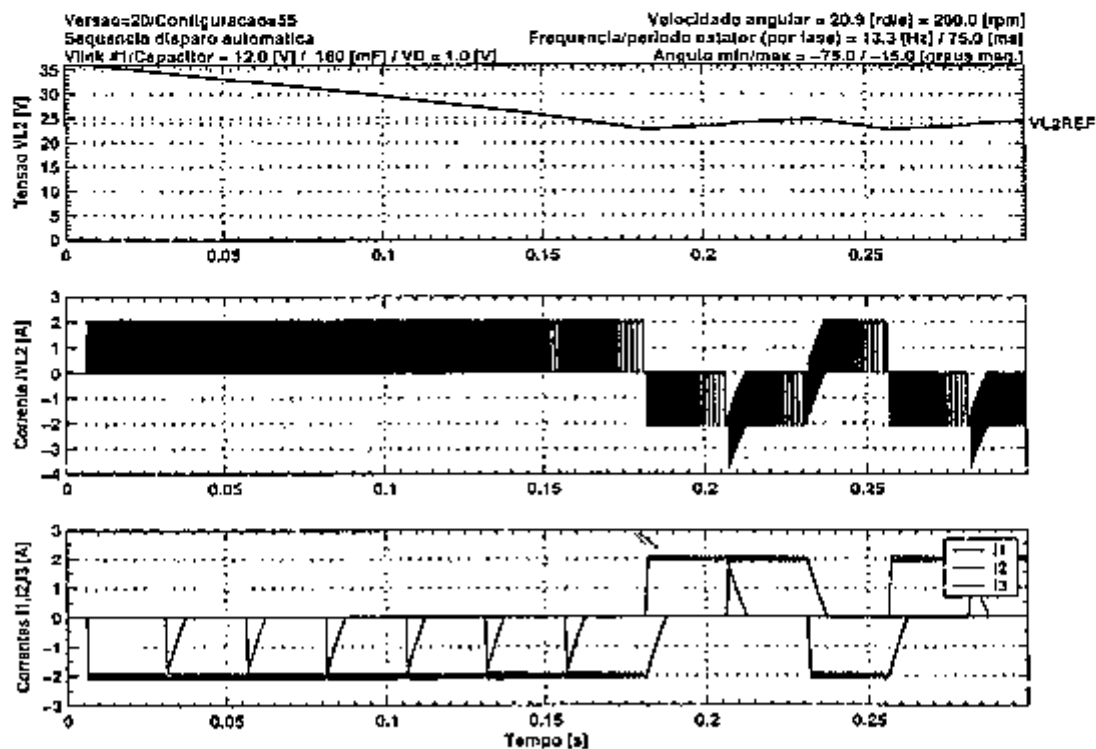


Fig. 7.10 (Superior) Tensão VL2; (Central) Corrente IVL2; (Inferior) Correntes I1, I2 e I3. Corrente de referência = 2 [A] com VL2 inicial = 36 [V].

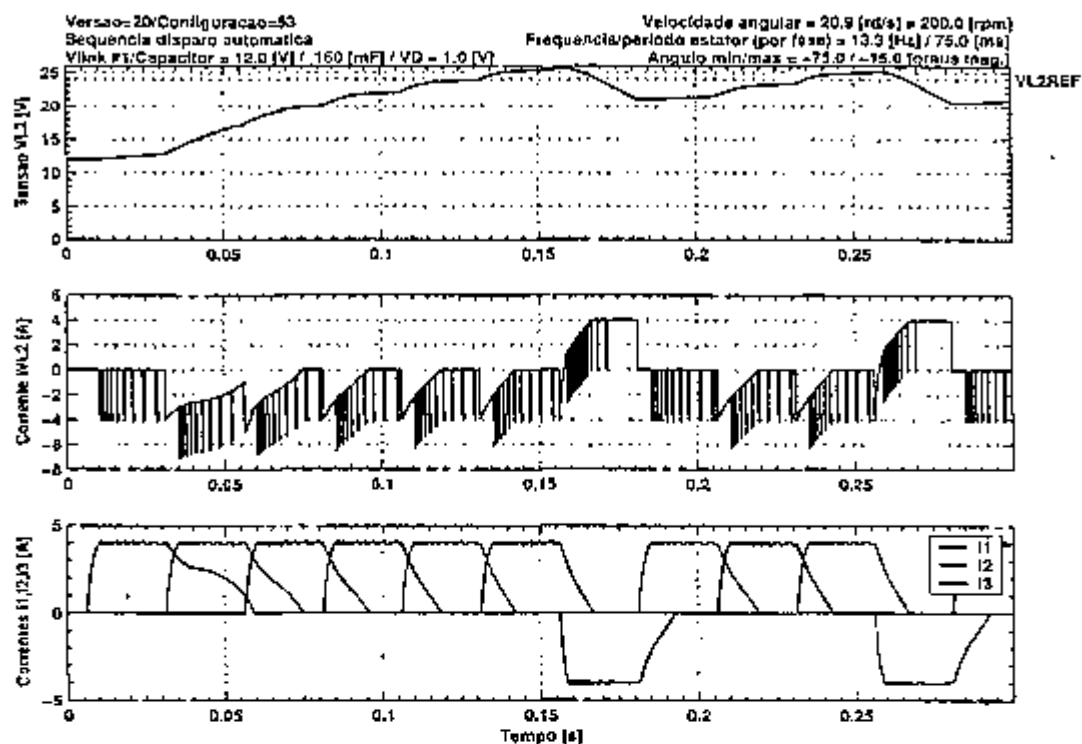


Fig. 7.11 (Superior) Tensão VL2; (Central) Corrente IVL2; (Inferior) Correntes I1, I2 e I3. Corrente de referência = 4 [A] com VL2 inicial = 12 [V].

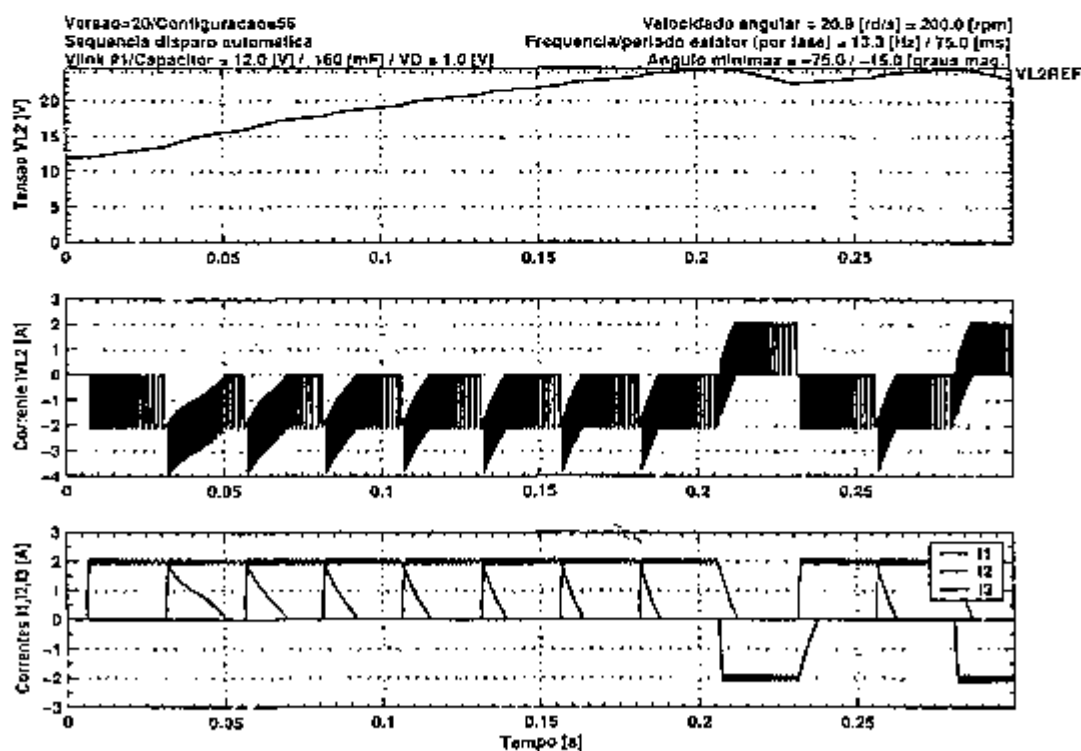


Fig. 7.12 (Superior) Tensão VL2; (Central) Corrente IVL2; (Inferior) Correntes I1, I2 e I3. Corrente de referência = 2 [A] com VL2 inicial = 12 [V].

A Fig. 7.13 simula o conversor “Full-bridge C-Dump sem perna de equalização” operando no modo gerador. Para obter este resultado os únicos parâmetros alterados foram:

- mudanças nos ângulos θ_{ON} , θ_{OFF}
- a tensão inicial de VL2 foi estabelecida em 24 [V]

Nota-se na Fig. 7.13 que a estratégia de revezamento foi capaz de manter o valor médio de VL2 em valores próximos ao valor de referência estabelecido (VL2REF=24 [V]). As flutuações observadas têm como justificativa o fato de que só é possível fazer uma escolha entre corrente positiva/negativa no instante imediatamente anterior ao início da condução de uma fase do MRC.

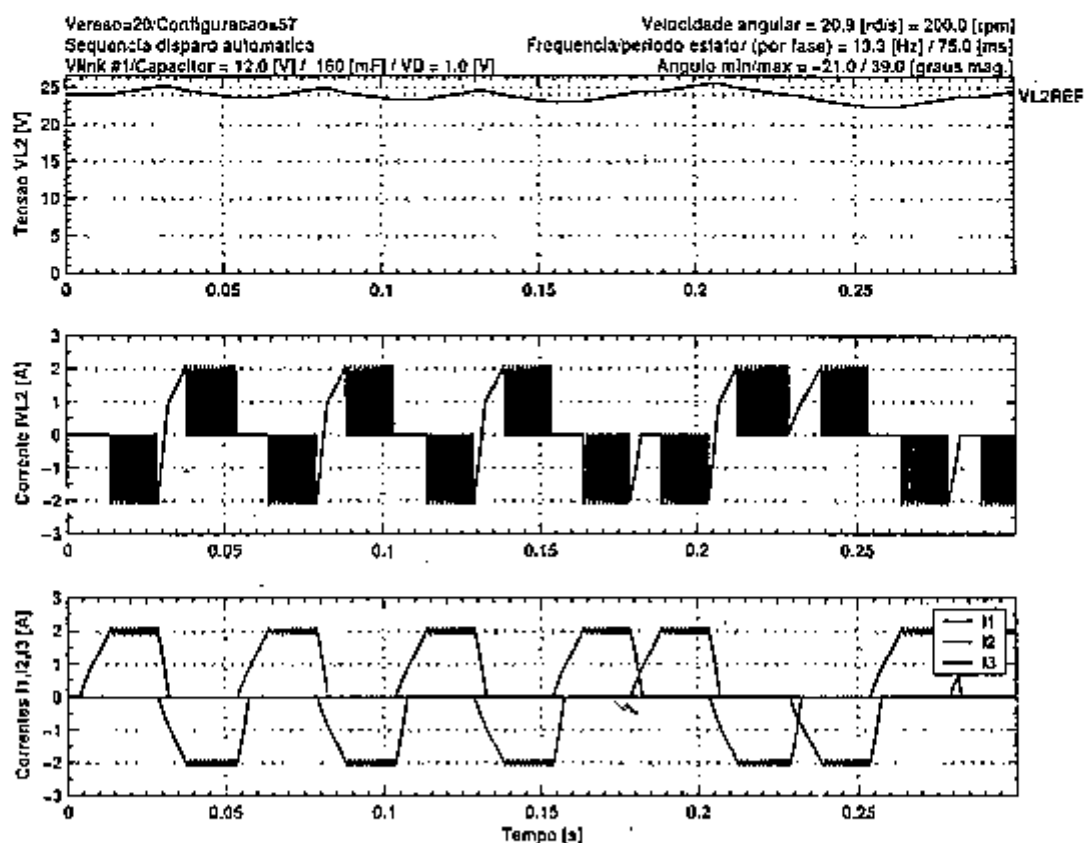


Fig. 7.13 (Superior) Tensão VL2; (Central) Corrente IVL2; (Inferior) Correntes I1, I2 e I3. Corrente de referência = 2 [A] com VL2 inicial = 24 [V].
A máquina de relutância opera como gerador.

A Fig. 7.14 apresenta as correntes e indutâncias das fases L1, L2 e L3 em função do tempo. Verifica-se que as correntes estão sendo aplicadas durante o intervalo em que as indutâncias diminuem, confirmando o funcionamento no modo gerador.

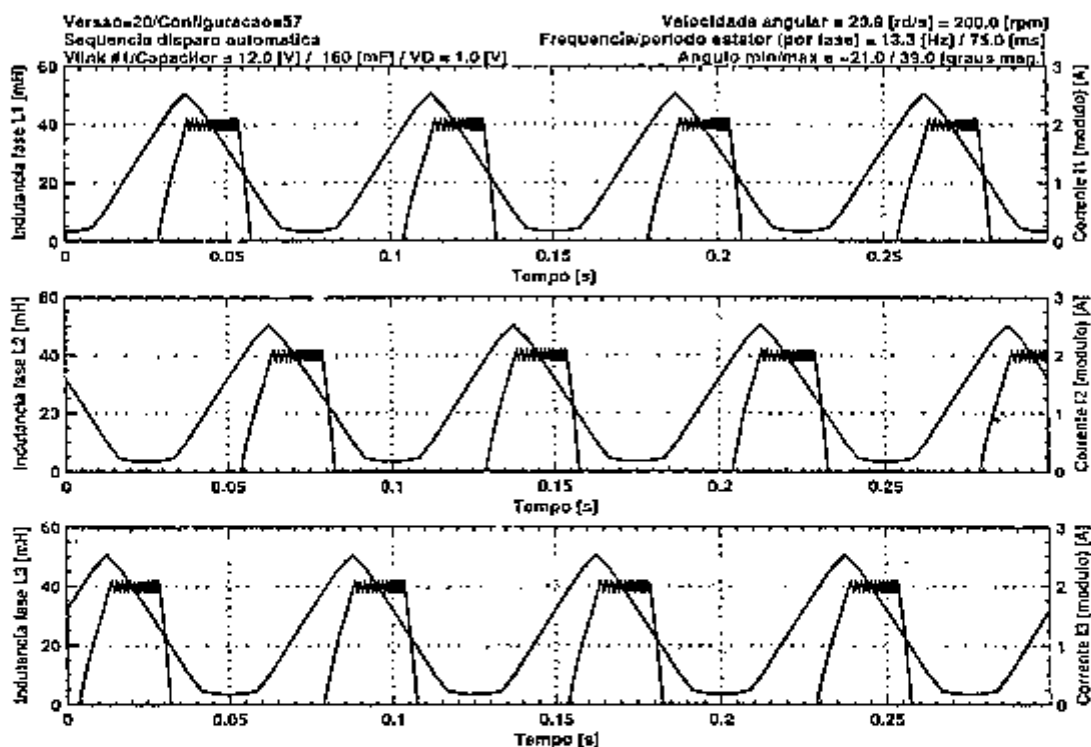


Fig. 7.14 Indutâncias e correntes nas fases do GRC.

7.3 Análise comparativa do fluxo de potência nas topologias “3+0 C-Dump com perna de equalização” e o “2+1 C-Dump com perna de equalização”

A análise comparativa do fluxo de potência nas topologia “3+0 C-Dump” (ver Fig. 4.6) e “2+1 C-Dump” (ambas com perna de equalização) permite algumas conclusões interessantes. A topologia “3+0 C-Dump” se assemelha à topologia proposta originalmente por (BASS et al., 1985) desde que se assuma um controle ideal

da tensão do barramento $VL2=2 \times VL1$ (ver Fig. 3.5). As simulações referentes à topologia "3+0 C-Dump" estão apresentadas na Fig. 7.15 enquanto que as simulações da topologia "2+1 C-Dump" estão apresentadas na Fig. 7.16. As condições operacionais do MRC são idênticas nos dois casos (excluindo-se a diferença de topologia do conversor). Os resultados relevantes são apresentados na forma de uma tabela onde são apresentadas as potências médias no barramento VL1, no barramento VL2 e a potência total. A potência total corresponde à soma das potências nos barramentos VL1 e VL2 e equivale à potência total absorvida pelo MRC.

	"3+0 C-Dump"	"2+1 C-Dump"
Potência no barramento VL1 [W]	32.7	10.9
Potência no barramento VL2 [W]	-14.2	7.5
Potência total [W]	18.4	18.4

A potência absorvida pelo MRC é idêntica nas duas topologias. Entretanto, existem diferenças significativas entre as potências fornecidas/absorvidas pelos barramentos VL1 e VL2. Na topologia "3+0 C-Dump" o barramento VL1 fornece uma potência aproximadamente 3 vezes maior do que a potência que seria fornecida utilizando-se a topologia "2+1 C-Dump". O barramento VL2 na topologia "3+0 C-Dump" deve absorver uma potência de 14.2 [W] enquanto que na topologia "2+1 C-Dump" este mesmo barramento fornece uma potência de apenas 7.5 [W]. Este resultado evidencia que a energia da desmagnetização (armazenada no capacitor C-Dump) na topologia "2+1 C-Dump" é usada diretamente nas fases do MRC, sem que haja a necessidade de descarregar este capacitor sobre a fonte de alimentação VL1.

A consequência desta análise comparativa é que o dimensionamento da perna de equalização (semicondutores e indutor LEQ - ver Fig. 4.1) é diferente nas duas topologias uma vez que a topologia "3+0 C-Dump" é mais solicitada.

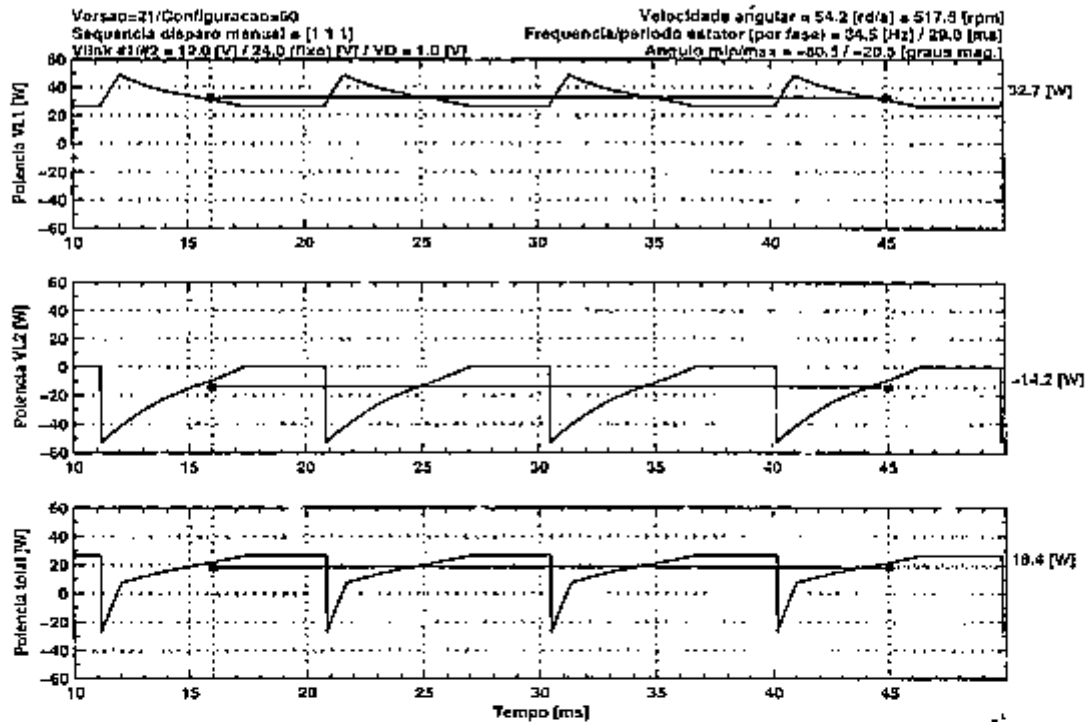


Fig. 7.15 Fluxo de potência na topologia “C-Dump 3+0 com perna de equalização”.
 (Superior) Potência no barramento VL1; (Central) Potência no barramento VL2;
 (Inferior) Potência total (que corresponde à potência absorvida pelo MRC).

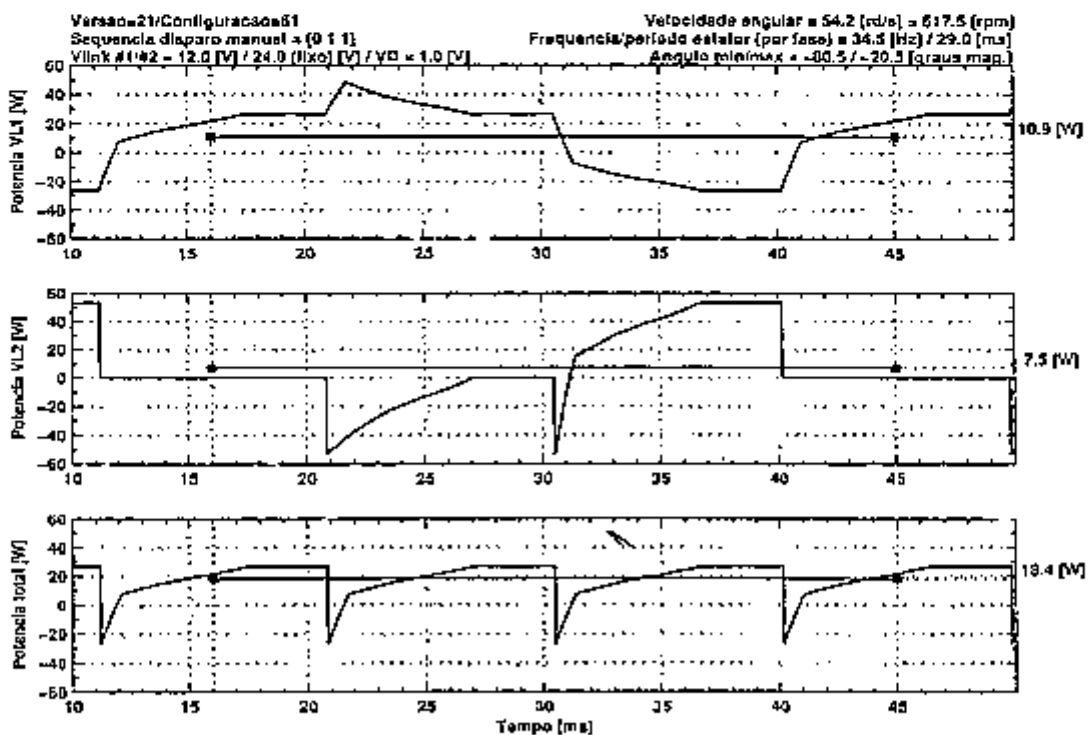


Fig. 7.16 Fluxo de potência na topologia “C-Dump 2+1 com perna de equalização”.
 (Superior) Potência no barramento VL1; (Central) Potência no barramento VL2;
 (Inferior) Potência total (que corresponde à potência absorvida pelo MRC).

8. Conclusões

Esta tese apresenta duas topologias inovadoras de conversores para MRC:

- conversor "2+1 C-Dump com perna de equalização";
- conversor "Full-bridge C-Dump com perna de equalização".

Os dois conversores foram analisados e simulados em detalhe. Uma proposta de controle para as duas topologias também foi definida.

A partir da montagem experimental do conversor "2+1 C-Dump com perna de equalização" foi possível verificar o funcionamento da topologia e validar o programa de simulação.

O conversor "2+1 C-Dump" preserva todas as características originais de um "C-Dump" convencional e as principais diferenças são:

- a necessidade de um transistor e um diodo adicionais, que completam a perna de equalização;
- a energia proveniente da desmagnetização de uma fase é utilizada diretamente na fase consecutiva. Isto permite, em princípio, reduzir o dimensionamento dos componentes da perna de equalização.

Quando são utilizadas duas máquinas de relutância (por exemplo, em um acionamento de cadeira de rodas) torna-se possível combinar um conversor "2+1 C-Dump" com um segundo conversor "1+2 C-Dump", que compartilham a mesma perna de equalização.

A principal linha de investigação aberta por esta tese é o conversor "Full-bridge C-Dump sem perna de equalização". Algumas simulações preliminares desta topologia foram realizadas mas apenas uma montagem experimental abrangendo o controle será capaz de mostrar sua potencialidade.

Referências bibliográficas

ACARNLEY, P.P.; HOOPER, W. F.; HILL, R.J. *Detection of rotor position in stepping and switched motors by monitoring of current waveform*. IEEE Transactions on Industrial Electronics, Vol. 32, No. 3, pp. 215-222, August 1985.

BARNES, M.; POLLOCK, C., *Power electronic converters for switched reluctance drives*. IEEE Transactions on Power Electronics, Vol. 13, No. 6, pp. 1100-1111, 1998.

BASS, J.T.; EHSANI, M.; MILLER, T.J.E.; STEIGERWALD, R.L. *Development of a unipolar converter for variable reluctance motor drives*. IEEE Industry Application Society Conference IAS 85, pp. 1062-1068, 1985.

BOSE, B K. et al. *Microcomputer control of switched reluctance motor*. IEEE Transactions on Industry Applications, Vol. IA-22, No. 4, pp.708-715, July/August 1986.

BRANCO, P. J., SOARES, F., *Simulation of a 6/4 switched reluctance motor based on Matlab/Simulink environment*, IEEE Transactions on Aerospace and Electronic Systems, Vol. 37, No. 3, pp. 989-1009, July 2001.

CLOTHIER, A.C.; MECROW, B.C. *The use of three phase bridge inverters with switched reluctance drives*. EMD97 Conference Proceedings, pp.351-355, 1997.

DAVIS, R.M.; RAY, W.F.; BLAKE, R.J. *Inverter drive for switched reluctance motor: circuits and component ratings*. IEE Proceedings, Vol. 128, Pt. B, No. 2, pp. 126-136, March 1981.

EHSANI, M.; BASS, T. J., MILLER, T. J. E.; STEIGERWALD, R. L. *Development of unipolar converter for variable reluctance motor drives*. IEEE Transactions on Industry Applications, Vol. IA-23, No. 3, pp. 545-553, May/June 1987.

EHSANI, M.; HUSAIN, I.; RAMANI, K.R.; GALLOWAY, J.H. *Dual-decay converter for switched reluctance motor drives in low-voltage applications*. IEEE Transactions on Power Electronics, Vol. 8, No. 2, pp. 224-230, April 1993.

FLUX2D: logiciel de calcul électromagnétique par éléments finis, Laboratoire d'Electrotechnique de Grenoble, LEG-CEDRAT.

GALLEGOS-LOPEZ, G.; WALTERS, J.; RAJASHEKARA, K. *Switched reluctance machine control strategies for automotive applications*. Proceedings of SAE 2001 World Congress, Detroit, MI, March 2001.

HAVA, A.M.; BLASKO, V.; LIPO, T. A. *A modified C-Dump converter for variable-reluctance machines*. IEEE Transactions on Industry Applications, Vol. 28, No. 5, pp. 1017-1022, September/October 1992.

HUSAIN, I. *Sensor elimination and converter topology simplification in switched reluctance motor drives for commercial applications*. Phd Dissertation, Texas A&M University, December 1993.

HUSAIN, I.; EHSANI, M. *Rotor position sensing in switched reluctance motor drives by measuring mutually induced voltages*. IEEE Transactions on Industry Applications, Vol. 30, No. 3, pp. 665-672, May/June 1994.

HUSAIN, I; EHSANI, M. *Torque ripple minimization in switched reluctance motor drives by PWM current control*. IEEE Transactions on Power Electronics, Vol. 11, No. 1, pp. 83-88, January 1996.

KRISHNAN, R.; MATERU, P. *Analysis and design of a low cost converter for switched reluctance motor drives*. Conference Record of the IEEE Industry Applications Society Annual Meeting 1989, pp. 561-567, Vol.1, October 1989.

KRISHNAN, R.; LEE, S. *Analysis and design of a single switch per phase converter for switched reluctance motor drives*. IEEE PESC, pp. 485-492, 1994.

KRISHNAN, R. *Switched reluctance motor drives, modeling, simulation, analysis, design and applications*. CRC Press, 2001.

LAWRENSON, P.J.et al. *Variable-speed switched reluctance motors*; Proc. IEE, Vol 127, Pt. B, N. 4, pp. 253-265, July 1980.

MATLAB-Versão 6.5; The Mathworks Inc., 2002

MECROW, B.C.; WEINER, C.; CLOTHIER, A.C. *The modeling of switched reluctance machines with magnetically coupled windings*. IEEE Transactions on Industry Applications, Vol. 37, No. 6, pp. 1675- 1683, November/December 2001.

MILLER, T.J.E. *Converter volt-amperes requirements of the switched reluctance motor drives*. IEEE Transactions on Industry Applications, Vol. 21, No. 5, pp.1136-1144, 1985.

MILLER, T.J.E. *Brushless permanent-magnet and reluctance motor drives*, Oxford University Press, 1989

MILLER, T.J.E. *Switched reluctance motors and their control*. Magna Physics Publishing and Clarendon Press - Oxford, 1993.

MILLER, T.J.E.; MCGILP, M.I.; *PC-SRD User's manual*, Version 7.0, SPEED Laboratory, University of Glasgow, 1999.

MILLER, T.J.E. (Editor) *Electronic control of switched reluctance motors and their control*. Newnes Power Engineering Series Publisher, 2001.

MIR, S.; HUSAIN, I.; ELBULUK, M.E. *Energy-efficient C-dump converters for switched reluctance motors*. IEEE Transactions on Power Electronics, Vol. 12, No. 5, pp. 912-921, September, 1997.

MIR, S. *A high performance switched reluctance motor drive*. PhD Thesis, University of Akron, 1998.

MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. *Power Electronics - Converters, Applications and Design - Second Edition*. John Wiley & Sons, Inc., 1995, ISBN 0-471-30576-6.

MOREIRA, J.C.; LIPO, T.A. *Simulation of a four-phase switched reluctance motor including the effects of mutual coupling*. Electric Machines and Power Systems, Vol. 16, pp. 281-299, 1989.

NEVES, C.G.C. *Simulação e análise do motor de relutância chaveado*. Dissertação (Mestrado), Universidade Federal de Santa Catarina, Santa Catarina, Brasil, 1995.

PAULA, P.P. *Análise e projeto de um motor de relutância chaveado com o auxílio do método dos elementos finitos*. Dissertação (Mestrado), Escola Politécnica da Universidade de São Paulo. São Paulo, Brasil, 1993.

PAULA, P. P. *Aspectos do projeto, Simulação e operação de geradores e motores de relutância chaveados*. Tese (Doutorado), Escola Politécnica da Universidade de São Paulo, São Paulo, São Paulo, Brasil, 2000.

PAULA, P. P. et al. *Adaptation of switched reluctance motors for wheel chairs*. Proceedings of the International Conference on Electrical Machines-ICEM, Bruges, Bélgica, 2002.

PAULA, P.P.; DA SILVA, W.M.; CARDOSO, J.R.; NABETA, S.I. *Assessment of the influences of the mutual inductances on switched reluctance machines performance* IEEE International Conference on Electric Machines and Drives IEMDC'03, Vol. 3, pp. 1732-1738, June 2003.

POLLOCK, C.; WILLIAMS, B.W. *Power converter circuits for switched reluctance motors with the minimum number of switches*. IEE Proceedings, Pt. B, Vol.137, No. 6, pp. 373-384, November 1990.

RADUN, A. V. *High-power density switched reluctance motor drive for aerospace applications*. IEEE Transactions on Industry Applications, Vol. 28, No. 1, pp.113-119, January/February 1992.

RADUN, A. V. *Generating with the switched reluctance motor*. APEC '94 Orlando Conference Records, Vol. 1, pp. 41-47, February 1994.

RAY, W.F.; DAVIS R.M. *Inverter drive for doubly salient reluctance motor: its fundamental behaviour, linear analysis and cost implications*. IEE Journal on Electrical Power Applications., Vol 2, No. 6, pp.185-193, December 1979.

RAY, W. F. et al. *High performance switched reluctance brushless drive*, Proceedings of IEEE IAS Annual Meeting, pp. 1769-1776, 1985.

RAY, W. F.; AL-BAHADLY, I.H. *Sensorless methods for determining the rotor position of switched reluctance machines*, Fifth European Conference on Power Electronics and Applications, Vol. 6, pp. 7-13, September 1993.

ROLIM, L.G.B. *Investigation of a drive system: soft-switching converter and switched reluctance motor*. Phd Thesis, Technischen Universität Berlin, 1997.

SILVA, W.M.; PAULA, P.P.; GOLDEMBERG, C.; TERSARIOLI, V.; Souza, D.R.; BOSSCHE, A.V.D., *Analysis of low cost switched reluctance motor drives topologies: 2+1 C-dump and the 2+1 with double supply*. 10th European Conference on Power Electronics and Applications, EPE2003, Toulouse, França, 2003.

TORREY, D. A.; LANG, J. H. *Optimal-efficiency Excitation of Variable-reluctance Motor Drives*. IEE Proceedings, Vol. 138, Pt. B, No. 1, pp.1-13, January 1991.

VUKOSAVIC, S; STEFANOVIC, V. R. *SRM inverter topologies: a comparative evaluation*. IEEE Transactions on Industry Applications, Vol. 27, No. 6, pp.1034-1047, November/December 1991.

WU, C. Y.; POLLOCK, C. *Analysis and reduction of vibration and acoustic noise in the switched reluctance drive*. IEEE Transactions on Industry Applications, Vol. 31, No. 1, pp. 91-98, January 1995.

WANDERLEI MARINHO DA SILVA

**PROPOSTA DE NOVAS TOPOLOGIAS DE
CONVERSORES "C-DUMP" PARA O ACIONAMENTO DE
MOTORES E GERADORES DE RELUTÂNCIA CHAVEADOS**

Tese apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção
do Título de Doutor em Engenharia.

São Paulo

2004

WANDERLEI MARINHO DA SILVA

**PROPOSTA DE NOVAS TOPOLOGIAS DE
CONVERSORES "C-DUMP" PARA O ACIONAMENTO DE
MOTORES E GERADORES DE RELUTÂNCIA CHAVEADOS**



Tese apresentada à Escola Politécnica da
Universidade de São Paulo para obtenção do
Título de Doutor em Engenharia.

Área de Concentração: Sistemas de Potência.

Orientador: Prof. Dr. Clovis Goldemberg

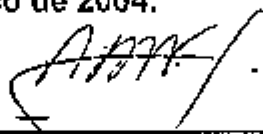
São Paulo

2004

Este exemplar foi revisado e alterado em relação à versão original, sob responsabilidade única do autor e com a anuência de seu orientador.

São Paulo, 24 de março de 2004.

Assinatura do autor



Assinatura do orientador



FICHA CATALOGRÁFICA

Silva, Wanderlei Marinho da

Proposta de novas topologias de conversores "C-Dump" para o acionamento de motores e geradores de relutância chaveados / W.M. Silva. -- ed.rev. -- São Paulo, 2004, 89 p.

Tese (Doutorado) - Escola Politécnica da Universidade de São Paulo. Departamento de Engenharia de Energia e Automação Elétricas.

1. Conversores elétricos 2. Motores elétricos (Simulação computacional) 3. Eletrônica de potência 4. MATLAB I. Universidade de São Paulo. Escola Politécnica. Departamento de Engenharia de Energia e Automação Elétricas II. t.

"O deserto que atravessei ninguém me viu passar..."
Zélia Duncan - Catedral

*"Aprender é a única atividade que a mente nunca se cansa,
nunca tem medo, e nunca se arrepende".*
Leonardo da Vinci - 1452-1519

*Dedico este trabalho a meus pais, minha
família, meus parentes, e em especial a
minha esposa Margarete.*

AGRADECIMENTOS

Ao meu orientador Prof. Dr. Clovis Goldemberg – EPUSP, pela paciente e difícil tarefa de me ensinar e me acompanhar durante estes anos, serei eternamente grato.

Ao Prof. Dr. Alex Van den Bossche – University of Ghent – Bélgica

Ao Prof. Dr. Brian John Chalmers – University of Manchester Institute of Science and Technology - UMIST - Inglaterra

Ao Prof. Dr. A. J. Marques Cardoso – Universidade de Coimbra - Portugal

Ao Prof. Dr. Walter Kaiser – EPUSP

Ao Prof. Dr. Wilson Komatsu – EPUSP

Ao Prof. Dr. Lourenço Matakas Jr. – EPUSP

Ao Prof. Dr. Ivan Chabu – EPUSP

Ao Prof. Dr. Sílvio Ikuyo Nabeta – EPUSP

Ao Prof. Dr. José Roberto Cardoso – EPUSP

Ao Prof. Dr. Luís Guilherme Barbosa Rolim – COPPE – UFRJ

Ao Prof. Dr. Richard M. Stephan – COPPE - UFRJ

Ao Prof. Dr. José Artenor Pomílio – UNICAMP

Ao Prof. Dr. Antonio Melo de Oliveira – UFG

Ao Professor Dr. Ivo Barbi – INEP - UFSC

Ao amigo, Prof. Dr. Pedro Pereira de Paula - UNICSUL

À Profª. Janice Valia de Los Santos – UNICSUL

Ao Prof. Gildo Costa – UNICSUL

Ao Prof. Dr. Marcos Humold - UNICSUL

Ao Prof. Dr. Valdemir Gutiérrez – UNICSUL

Ao Prof. Dr. Luiz Henrique Amaral – UNICSUL

À Profª. Drª. Sueli Cristina Marquesi – UNICSUL

Ao amigo Luciano Benitez Pereira – UNICSUL

Aos alunos e ex-alunos da UNICSUL em especial ao aluno Denilson Freire

Aos ex-alunos e hoje engenheiros e amigos Daniel e Vicente

Ao Eng. Percy Normanton Jr. - CTMSP

Ao Prof. Dr. Akira Hoshino - CTMSP

Ao Eng. Fernando Junqueira - CTMSP

Ao Comandante Fernando da Costa Magalhães – CTMSP

Aos meus amigos técnicos, engenheiros, pesquisadores, funcionários e oficiais do CTMSP

Aos amigos da ETI "Lauro Gomes", em especial ao Pedro Luís, Álvaro Roberto, Valdir e Sílvia,

Aos engenheiros Edmur Canzian e Marcos Hideki - CNZ

Aos amigos Gilberto Janólio, Angelo e Gehard Eit da Electrocell

Ao Eng. Milton Seigui Oshiro do Instituto de Ortopedia do Hospital das Clínicas

Ao Eng. Paulo M. de Aguiar da Associação de Assistência a Criança Defeituosa – AACD

Aos funcionários da Biblioteca do IEE-USP, da Biblioteca de Engenharia Elétrica da EPUSP, da Biblioteca da UNICSUL e da Biblioteca do CTMSP

À Universidade Cruzeiro do Sul

Ao Instituto Mauá de Tecnologia – IMT

Ao Centro Tecnológico da Marinha em São Paulo – CTMSP

*Ao Instituto de Pesquisas Energéticas e Nucleares – IPEN-CNEN-SP *

A todos que direta, ou indiretamente, colaboraram para a realização deste trabalho.

RESUMO

A finalidade deste trabalho é contribuir para o projeto de conversores eletrônicos de potência destinados ao acionamento de motores e geradores de relutância chaveados. A partir do estudo das topologias "C-Dump" existentes esta tese apresenta duas topologias inovadoras: o conversor "2+1 C-Dump com perna de equalização" e o "Full-bridge C-Dump com perna de equalização". As características destas novas topologias são apresentadas assim como as estratégias de controle associadas. Para validar estas novas topologias foram elaborados um programa de simulação e uma montagem experimental do conversor "2+1 C-Dump com perna de equalização". Os resultados experimentais foram comparados com resultados de simulação com sucesso. O programa de simulação desenvolvido permitiu a análise da topologia "Full-bridge C-Dump com perna de equalização".

ABSTRACT

This work contributes to the design of power electronic converters of switched reluctance motors and generators. The review of the existing "C-Dump" converter topologies has originated two new topologies: the "2+1 C-Dump converter, with equalization leg" and the "Full-bridge C-Dump converter, with equalization leg". The characteristics of these new topologies are presented with the associated control strategies. In order to validate these new topologies a simulation program was developed and an experimental "2+1 C-Dump" converter was built. The experimental results were compared with simulated successfully. The simulation program developed enabled the analysis of the "Full-bridge C-Dump" converter.

SUMÁRIO

1. Introdução	1
1.1 Diagrama de blocos típico de um acionamento de motor de relutância chaveado	2
1.2 Motivação e objetivos da tese	4
1.3 Organização da tese	6
1.4 Observações adicionais	6
2 Princípio de funcionamento dos motores e geradores de relutância chaveados ..	9
2.1 Aspectos construtivos	9
2.2 Modelamento matemático simplificado	10
3 Topologias de conversores para motores de relutância chaveados	17
3.1 Topologia "asymmetric converter"	18
3.2 Topologia "split-supply"	20
3.3 Topologia "R-dump"	21
3.4 Topologia "dual-decay"	22
3.5 Topologia "C-Dump" originalmente proposta por (BASS et al., 1985) ...	23
3.6 Topologia "C-Dump" modificada por (HAVA, et al. 1992)	29
3.7 Topologias "C-Dump" modificadas por (MIR, et al. 1997)	30
3.8 Topologia "full-bridge" proposta por (CLOTHIER, MECROW, 1997) ..	32
4 Topologias de conversores propostas	34
4.1 Topologia "2+1 C-Dump"	34
4.2 Topologia "full-bridge C-Dump"	37
4.3 Estudo de caso	41
5 Dados do motor de relutância chaveado utilizado nesta tese	43
5.1 Dados construtivos e características gerais	43
5.2 Medidas de indutância e conjugado	44

6	Simulações preliminares do MRC e resultados experimentais	53
6.1	Principais características do programa de simulação	53
6.2	Convenções adotadas na apresentação dos resultados gráficos	56
6.3	Características do conversor e bancada de ensaios	59
6.4	Validação do programa de simulação	61
6.4.1	Conversor “2+1 C-Dump” com perna de equalização alimentando um MRC	62
6.4.2	Conversor “2+1 C-Dump” com perna de equalização alimentando um GRC	67
6.5	Avaliação dos resultados	70
7	Simulações adicionais	71
7.1	Simulações do conversor “2+1 C-Dump com perna de equalização” com a máquina de relutância operando como motor	71
7.2	Simulações do conversor “full-bridge C-Dump sem perna de equalização” com a máquina de relutância operando como motor	77
7.3	Análise comparativa do fluxo de potência nas topologias “3+0 C-Dump com perna de equalização” e o “2+1 C-Dump com perna de equalização”	82
8	Conclusões	85
	Referências bibliográficas	86

1. Introdução

Um dos primeiros motores elétricos a ser projetado foi o Motor de Relutância Chaveado (MRC), entre 1830 a 1850. Entretanto, seu efetivo desenvolvimento só ganhou impulso a partir da década de 1960 (MILLER, 2001). A partir desta data a evolução da eletrônica de potência e das ferramentas de projetos tomaram o MRC competitivo frente aos outros tipos de acionamentos. Estes motores têm sido desenvolvidos para aplicações em eletrodomésticos, aplicações automotivas (MIR, 2000) (GALLEGOS-LOPEZ, 2001), máquinas-ferramenta e na indústria aeroespacial (RADUN, 1992); (MILLER, 1989); (MILLER, 1993); (MILLER, 2001) e (KRISHNAN, 2001). A Fig. 1.1 apresenta o MRC utilizado nesta tese:

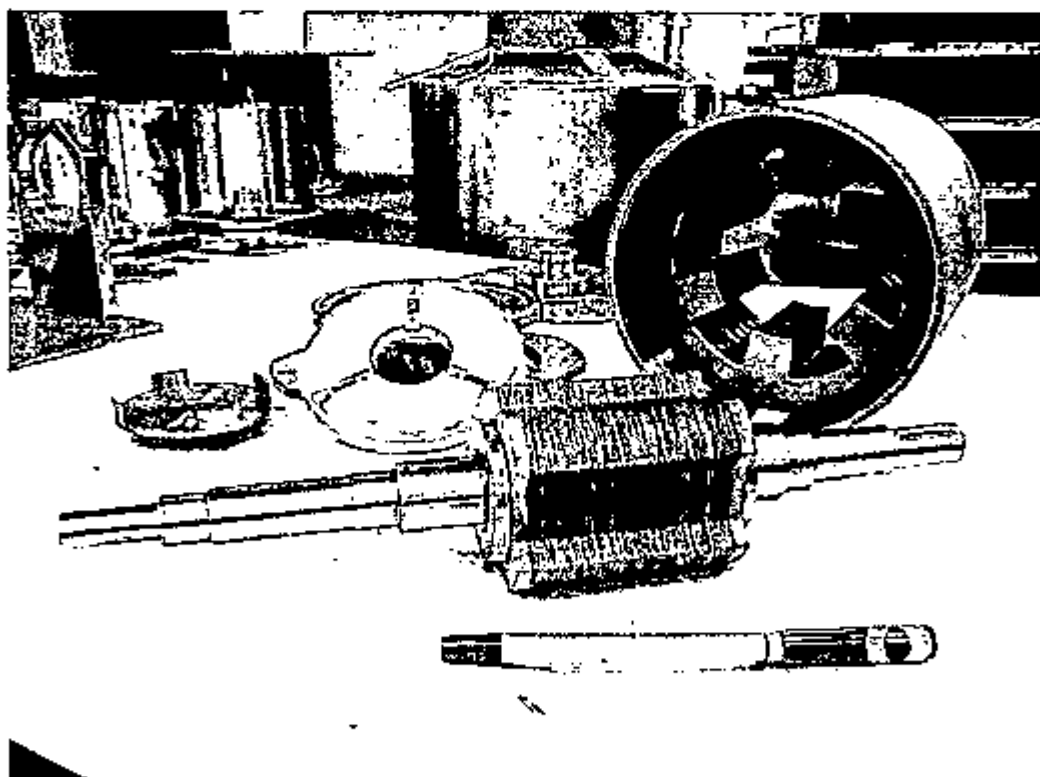


Fig. 1.1 Motor de relutância chaveado utilizado nesta tese, na etapa de montagem.

O MRC é considerado um motor de construção simples: possui pólos salientes tanto no rotor quanto no estator, mas só existem enrolamentos no estator. O conjugado

é produzido pela tendência dos pólos se moverem para a posição de mínima relutância. As fases do estator são excitadas sequencialmente, exigindo um conversor eletrônico de potência e um sistema de controle básico. Suas principais vantagens são (MILLER, 2001) e (KRISHNAN, 2001):

- robustez do motor;
- simplicidade construtiva;
- permite operação em altas velocidades;
- eficiência comparável às máquinas de indução;
- utiliza conversor eletrônico relativamente simples;
- tolerância a falhas;
- baixo custo;
- permite operação em quatro quadrantes (depende do circuito de controle);
- elevada relação conjugado/inércia;
- operação em elevadas temperaturas.

As principais desvantagens, que podem ser minimizadas (HUSAIN, EHSANI, 1996) e (WU, POLLOCK, 1993), são:

- ondulação de torque;
- ruído acústico.

1.1 Diagrama de blocos típico de um acionamento de motor de relutância chaveado

O diagrama de blocos típico de um acionamento de MRC (ou Gerador de Relutância Chaveado - GRC) é apresentado na Fig. 1.2 onde podem ser identificados os seguintes blocos:

- o motor (ou gerador) de relutância chaveado;
- a fonte primária de energia;

- o conversor eletrônico de potência;
- o sensor de posição do rotor;
- o controlador principal do acionamento;
- a referência de velocidade e/ou conjugado.

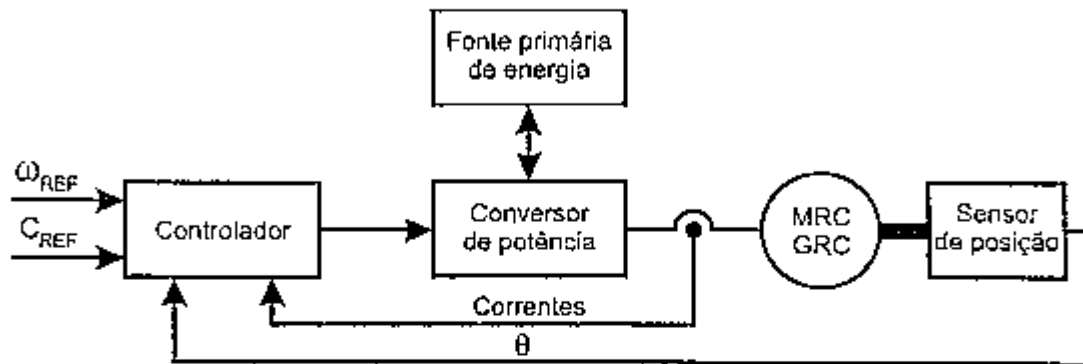


Fig. 1.2 Diagrama de blocos de um MRC (ou GRC).

A Fig. 1.3 apresenta detalhes dos vários sub-blocos de controle onde se pode verificar a estrutura clássica de "controle cascata" na qual uma malha de velocidade comanda uma malha subordinada de corrente.

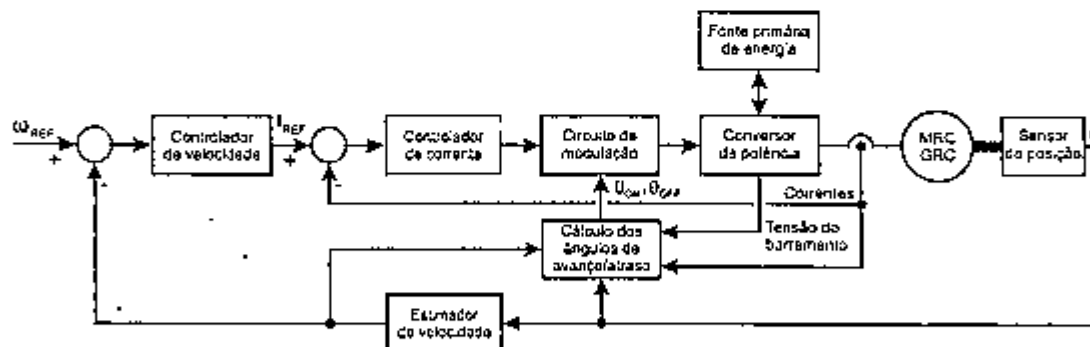


Fig. 1.3 Diagrama de blocos detalhado do controle de um MRC (ou GRC).

A literatura técnica apresenta diversos trabalhos abordando:

- às técnicas de projeto, modelamento matemático e simulação do motor (KRISHNAN, 2001) e (MILLER, 2001);
- métodos que permitem estimar a posição do rotor utilizando apenas os sinais de tensão e/ou corrente, eliminando-se a necessidade de um sensor físico (ACARNLEY

et al., 1985) e (HUSAIN, 1993);

- métodos de controle que permitem, ao mesmo tempo, obter performance dinâmica elevada, alto rendimento, baixos níveis de pulsação de torque (ajustando-se, dinamicamente, os ângulos de avanço/atraso) (HUSAIN, EHSANI, 1994) e (RAY, AL-BAHADLY, 1993);
- topologias para o conversor de potência de baixo custo, confiáveis e facilmente controláveis (BARNES, POLLOCK, 1998) e (POLLOCK, WILLIAMS, 1990);
- métodos de ajuste para os controladores de velocidade/corrente (KRISHNAN, 2001);

1.2 Motivação e objetivos da tese

A motivação central para este trabalho foi o desenvolvimento de um sistema de tração elétrica de baixo custo para uma cadeira de rodas utilizando MRCs pelas razões expostas anteriormente. Neste tipo de acionamento são necessários dois motores controlados de forma independente (PAULA et al., 2002). Os estudos preliminares mostravam uma série de possibilidades para o conversor eletrônico de potência que é o tema central desta tese.

Tomando-se como base o conversor denominado de "C-Dump" (BASS et al., 1985) apresentado na Fig. 1.4 foi possível desenvolver duas topologias inovadoras.

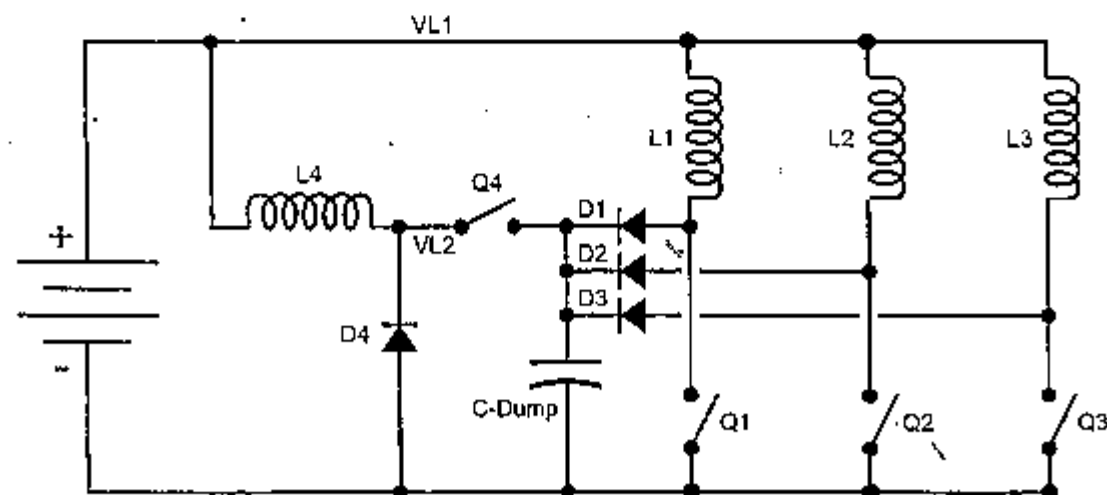


Fig. 1.4 Conversor "C-Dump" (BASS et al., 1985).

Uma das topologias originais apresentadas nesta tese é o conversor “2+1 C-Dump com perna de equalização” (denominado, de forma abreviada, “2+1 C-Dump”) apresentado na Fig. 1.5 (PAULA et al., 2002) e (SILVA et al., 2003).

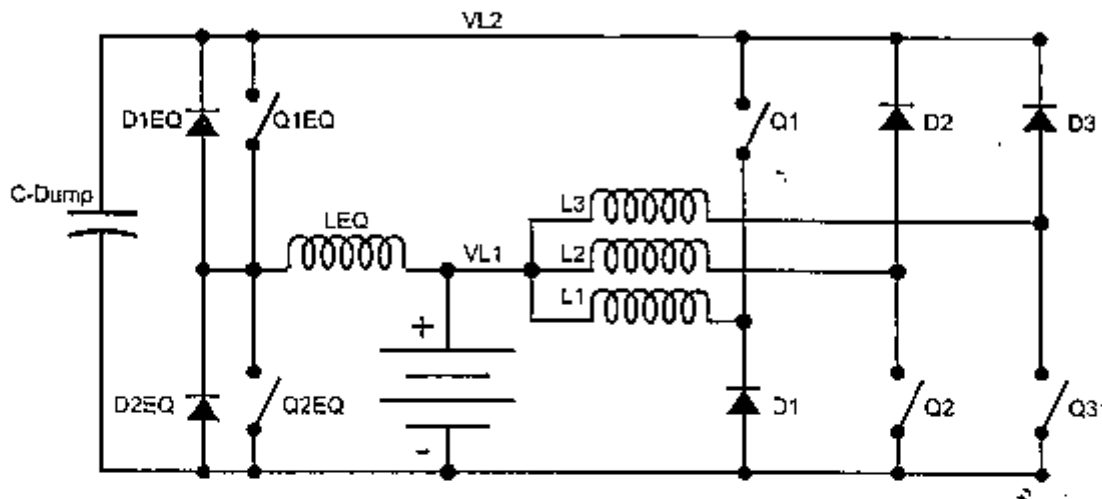


Fig. 1.5 Conversor “2+1 C-Dump” proposto.

Outra topologia original apresentada nesta tese é o conversor “Full-bridge C-Dump com perna de equalização” (denominado, de forma abreviada, “Full-bridge C-Dump”) mostrado na Fig. 1.6.

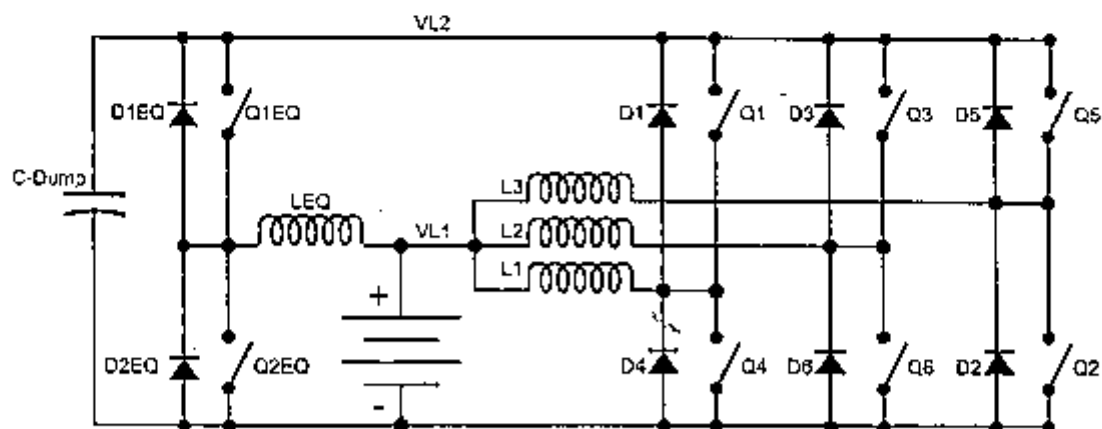


Fig. 1.6 Conversor “Full-bridge C-Dump” proposto.

As duas topologias propostas "2+1 C-Dump" e "Full-Bridge C-Dump" serão discutidas de forma detalhada no Capítulo 4. Também serão abordados nesta tese, de forma lateral, os seguintes tópicos:

- modelamento e simulação;
- métodos de controle de corrente;
- otimização dos ângulos de avanço/atraso.

1.3 Organização da tese

O Capítulo 2 contém uma breve abordagem sobre os motores/geradores de relutância chaveados. A construção do motor, mecanismo de produção de torque, princípio de operação, requisitos do conversor eletrônico de potência, controle e modelamento matemático serão discutidos.

O Capítulo 3 apresenta diferentes topologias de conversores aplicáveis ao MRC, mencionando-se que não existe uma topologia de conversor universalmente empregada.

O Capítulo 4 apresenta as novas topologias propostas nesta tese.

O Capítulo 5 apresenta as características do MRC que será utilizado nas simulações e nos ensaios experimentais.

O Capítulo 6 apresenta as ferramentas de simulação utilizadas para a análise das topologias propostas. A validação do modelo desenvolvido é realizada pela comparação dos resultados simulados com registros experimentais.

O Capítulo 7 apresenta detalhes do programa de simulação desenvolvido.

O Capítulo 8 apresenta as conclusões.

1.4 Observações adicionais

Adotou-se a abreviatura MRC (Motor de Relutância Chaveado) e GRC (Gerador de Relutância Chaveado) extensivamente ao longo deste trabalho. Em algumas passagens do texto a abreviatura MRC se refere a uma situação mais abrangente, na qual a máquina de relutância chaveada pode operar tanto como motor (MRC) como gerador (GRC).

A utilização da língua inglesa em algumas situações e topologias (em particular “C-Dump”) foi adotada para manter compatibilidade com a literatura internacional.

Os símbolos matemáticos foram definidos ao longo do texto, à medida que foram sendo utilizados.

Nos diagramas elétricos a representação do motor será feita usando indutores elementares, sem acoplamento (por exemplo: L1, L2, L3 para um motor de 3 fases) e a justificativa para tal representação será dada adiante no Capítulo 2.

As chaves eletrônicas existentes nas diferentes topologias são representadas de uma forma genérica, sem a preocupação de definir qual o tipo de transistor adotado. Também foram omitidos os “snubbers” porventura existentes em paralelo com estas chaves. Algumas das chaves semicondutoras usuais estão representadas na Fig. 1.7 (transistores BJT - ‘*Bipolar Junction Transistor*’, transistores IGBT - ‘*Insulated Gate Bipolar Transistor*’, transistores MOSFET - ‘*Metal Oxide Silicon Field Effect Transistor*’) (MOHAN et al., 1995). Convém notar que a representação adotada preserva o sentido de condução da corrente, fazendo com que a condução na chave generalizada só possa ocorrer do terminal 1 em direção ao terminal 2.

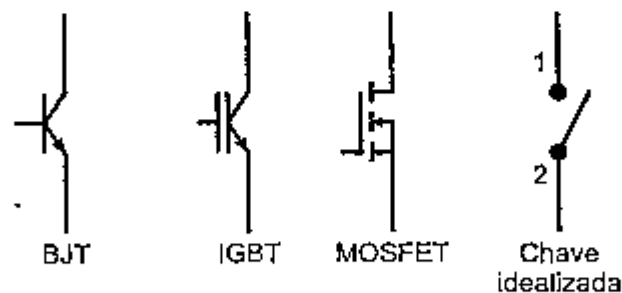


Fig. 1.7 Representação dos transistores usuais por uma chave idealizada.

Todas as simulações e resultados experimentais se referem a condições nas quais a velocidade permanece constante. Por conseguinte, aspectos referentes ao desempenho dinâmico do acionamento e ao controle de velocidade não serão discutidos.

O interesse por MRCs nas universidades brasileiras tem motivado diversos autores. Alguns destes trabalhos se concentram no projeto do motor (PAULA, 1993);

(NEVES, 1995) e (PAULA, 2000) enquanto que outros se preocupam com o conversor, utilizando técnicas ressonantes (ROLIM, 1997). O autor desta tese reconhece o mérito destes trabalhos e colegas, com os quais tem mantido intensa colaboração. O autor agradece, particularmente, ao Prof. Dr. Pedro Pereira de Paulo que simulou o MRC através do método dos elementos finitos.

2. Princípio de funcionamento dos motores e geradores de relutância chaveados

2.1 Aspectos construtivos

O MRC é um motor com dupla saliência e de excitação simples. O motor possui enrolamentos independentes apenas no estator. Para reduzir as perdas por histerese e as perdas Foucault tanto o rotor quanto estator são usualmente construídos de material ferromagnético laminado.

O número de pólos do estator usualmente excede o número de pólos do rotor. A escolha do número de pólos do estator e rotor está relacionada ao nível de torque desejado e à ondulação de torque admissível. (LAWRENSON et al., 1980) discute as escolhas envolvendo o número de pólos, arco polar e número de fases.

A Fig. 2.1 apresenta a secção transversal de um motor com 6 pólos no estator e 4 pólos no rotor, denominado MRC 6/4.

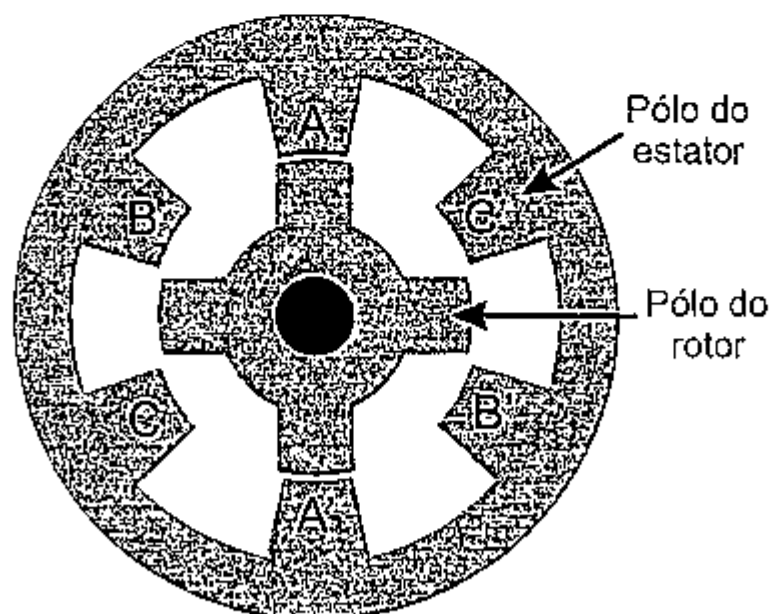


Fig. 2.1 Secção transversal de MRC 6/4.

Cada fase do motor é composta por dois enrolamentos situados em pólos diametralmente opostos e conectados tanto em série, ou em paralelo, de tal forma que seus fluxos magnéticos sejam aditivos.

2.2 Modelamento matemático simplificado

Um modelo matemático simplificado para o MRC pode ser deduzido considerando-se as seguintes hipóteses:

- a indutância mútua entre fases é desprezível (KRISHNAN, 2001);
- as perdas por histerese e as correntes parasitas no circuito magnético são ignoradas;
- a resistência do enrolamento é considerada constante e independente da forma de onda da corrente e de sua frequência.

O ponto de partida é a Eq. (2.1) abaixo:

$$v = R_s i + \frac{d\lambda(\theta, i)}{dt} \quad (2.1)$$

onde:

- R_s resistência por fase
- λ fluxo concatenado (instantâneo) por fase, que depende da posição do rotór e da corrente da fase
- v tensão instantânea $v(t)$
- i corrente instantânea $i(t)$

O fluxo concatenado se relaciona com a corrente através da Eq. (2.2):

$$\lambda = L(\theta, i) i \quad (2.2)$$

onde a indutância $L(\theta, i)$ depende tanto da posição do rotór como da corrente da fase.

Notar que neste contexto a indutância é definida como:

$$L = \frac{\lambda}{i} \quad (2.3)$$

ao invés de se adotar o conceito de indutância incremental:

$$L = \frac{d\lambda}{di} \quad (2.4)$$

Agrupando-se as Eqs. (2.1) e (2.2) resulta:

$$\begin{aligned} v &= R_s i + \frac{d[L(\theta, i)i]}{dt} = \\ &= R_s i + L(\theta, i) \frac{di}{dt} + i \frac{d\theta}{dt} \frac{dL(\theta, i)}{d\theta} \\ &= R_s i + L(\theta, i) \frac{di}{dt} + i \omega \frac{dL(\theta, i)}{d\theta} \end{aligned} \quad (2.5)$$

Os termos do lado direito representam, respectivamente:

- queda de tensão resistiva no enrolamento;
- queda de tensão indutiva no enrolamento (força eletromotriz variacional);
- força eletromotriz induzida (mocional).

A potência instantânea p por fase é dada por:

$$p = vi = R_s i^2 + L(\theta, i) i \frac{di}{dt} + i^2 \omega \frac{dL(\theta, i)}{d\theta} \quad (2.6)$$

onde foi utilizada a rotação ω , definida como:

$$\omega = \frac{d\theta}{dt} \quad (2.7)$$

Para que se possa interpretar fisicamente a Eq. (2.6) é necessária uma transformação intermediária considerando que:

$$\frac{d}{dt} \left[\frac{1}{2} L(\theta, i) i^2 \right] = L(\theta, i) i \frac{di}{dt} + \frac{1}{2} i^2 \frac{dL(\theta, i)}{d\theta} \quad (2.8)$$

Substituindo-se a Eq. (2.8) na Eq. (2.6) tem-se:

$$p = R_s i^2 + \frac{d}{dt} \left[\frac{1}{2} L(\theta, i) i^2 \right] + \frac{1}{2} i^2 \frac{dL(\theta, i)}{d\theta} \quad (2.9)$$

Os termos do lado direito representam:

- a perda de potência resistiva;
- a variação de energia magnética armazenada;
- a potência no entreferro p_E .

Observando-se o terceiro termo (referente à potência no entreferro) tem-se:

$$p_E = \frac{1}{2} i^2 \frac{dL(\theta, i)}{dt} = \frac{1}{2} i^2 \frac{dL(\theta, i)}{d\theta} \frac{d\theta}{dt} = \frac{1}{2} i^2 \frac{dL(\theta, i)}{d\theta} \omega \quad (2.10)$$

Mas a potência no entreferro também pode ser expressa como:

$$p_E = \omega C_E \quad (2.11)$$

onde: p_E potência no entreferro
 C_E conjugado eletromagnético

Agrupando-se as Eqs. (2.10) e (2.11) resulta a expressão do conjugado eletromagnético (produzido por uma das fases do motor):

$$C_E = \frac{1}{2} i^2 \frac{dL(\theta, i)}{d\theta} \quad (2.12)$$

O conjugado total $C_{E_{Total}}$ é a soma dos conjugados de cada uma das fases:

$$C_{E_{Total}} = \sum_{j=1}^q C_{E_j} \quad (2.13)$$

onde: q número de fases
 C_{E_j} conjugado eletromagnético produzido pela fase j

A Eq. (2.12) comprova que o conjugado é independente do sentido da corrente, justificando o uso de conversores unipolares para o acionamento de MRCs. Além disso, só existe produção de conjugado quando existe variação da indutância (que pode ser positiva ou negativa).

Evidentemente, existe uma relação que expressa o comportamento dinâmico do acionamento:

$$C_{E_{Total}} = C_{Resistencia} + J \frac{d^2\theta}{dt^2} \quad (2.14)$$

onde: $C_{Resistente}$ é o conjugado resistente (que usualmente depende da velocidade)
 J é a inércia total do sistema (motor + carga)

A Fig. 2.2 ilustra a relação idealizada entre indutância (em função da posição do rotor) e corrente para um MRC operando como motor, enquanto que a Fig. 2.3 ilustra o MRC operando como gerador (RADUN, 1994) e (PAULA, 2000). Comparando-se estas duas figuras verifica-se que basta alterar os instantes em que a corrente é aplicada na fase (ou seja, o par de ângulos $\theta_{ON}, \theta_{OFF}$) para que o motor passe a operar como gerador. Nestas figuras idealizadas considera-se que as correntes possam assumir um perfil retangular, o que é impossível de se realizar, particularmente em rotações elevadas. Em uma situação realista existe um período de crescimento da corrente e também de decaimento, chegando a existir um intervalo onde existe condução simultânea de corrente entre fases adjacentes.

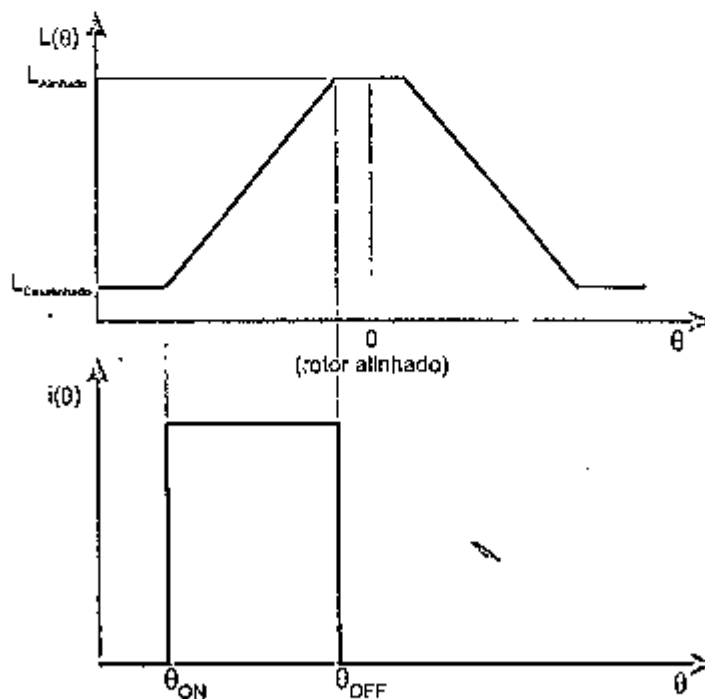


Fig. 2.2 Indutância e corrente idealizadas para um MRC operando como motor.

onde: $C_{Resistente}$ é o conjugado resistente (que usualmente depende da velocidade)
 J é a inércia total do sistema (motor + carga)

A Fig. 2.2 ilustra a relação idealizada entre indutância (em função da posição do rotor) e corrente para um MRC operando como motor, enquanto que a Fig. 2.3 ilustra o MRC operando como gerador (RADUN, 1994) e (PAULA, 2000). Comparando-se estas duas figuras verifica-se que basta alterar os instantes em que a corrente é aplicada na fase (ou seja, o par de ângulos $\theta_{ON}, \theta_{OFF}$) para que o motor passe a operar como gerador. Nestas figuras idealizadas considera-se que as correntes possam assumir um perfil retangular, o que é impossível de se realizar, particularmente em rotações elevadas. Em uma situação realista existe um período de crescimento da corrente e também de decaimento, chegando a existir um intervalo onde existe condução simultânea de corrente entre fases adjacentes.

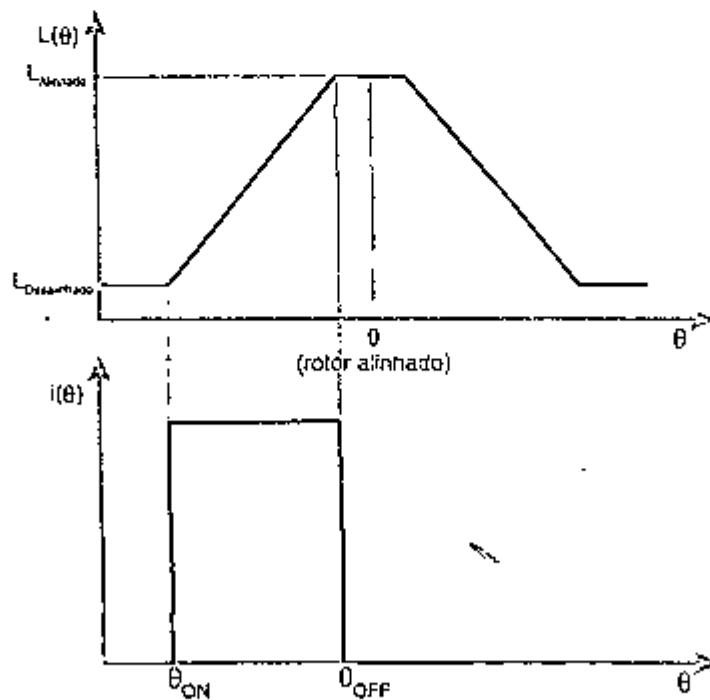


Fig. 2.2 Indutância e corrente idealizadas para um MRC operando como motor.

O término da condução ocorre precisamente no instante em que a indutância atinge seu valor máximo, fazendo com que a energia magnética armazenada também seja máxima. Portanto, torna-se desejável que o conversor eletrônico que aciona as fases do motor seja capaz de recuperar esta energia.

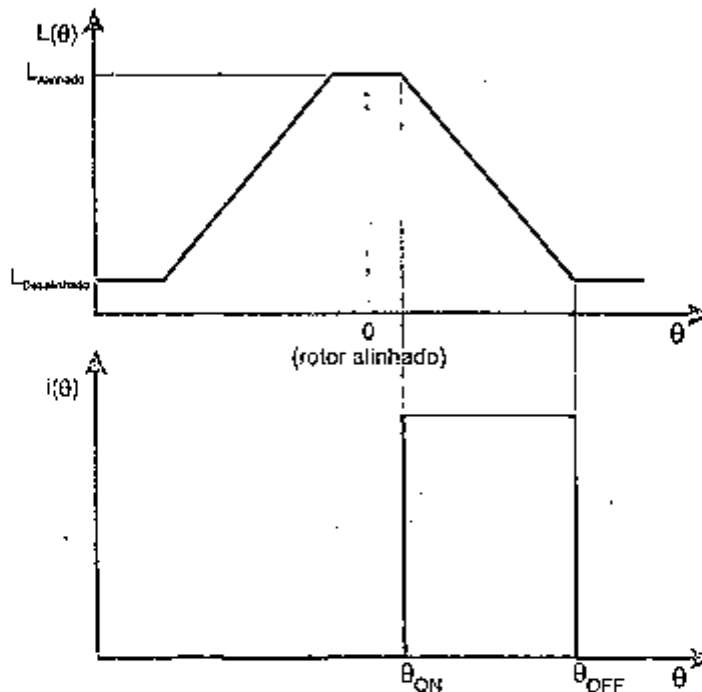


Fig. 2.3 Indutância e corrente idealizadas para um MRC operando como gerador.

As Figs. 2.2 e 2.3 também ilustram a necessidade de um sensor de posição (mesmo que implementado a partir de informações indiretas tais como tensão e/ou corrente) para que o controle associado a cada fase possa comandar a corrente nos instantes adequados.

Em estratégias de controle mais elaboradas não apenas o par de ângulos $\theta_{ON}, \theta_{OFF}$ é adaptado, mas também o perfil da corrente durante o intervalo de condução. Nestas estratégias de controle procura-se alcançar o máximo de eficiência e a mínima pulsação de torque (TORREY, LANG, 1991).

Existem modelos mais elaborados para o MRC que consideram a indutância mútua entre as fases (MOREIRA, LIPO, 1989); (KRISHNAN, 2001) e (MECROW et al., 2001). Nesta tese não serão apresentados tais modelos, limitando-se a indicar que:

- quando existe condução simultânea em duas fases (uma fase na qual a corrente está aumentando, enquanto que a corrente na fase anterior ainda não decaiu completamente) as Eqs. (2.1) e (2.2) se transformam em equações diferenciais matriciais;
- quando a corrente na fase anterior se anula as Eqs. (2.1) e (2.2) passam a valer na forma apresentada anteriormente.

A utilização destes modelos refinados se justifica em casos particulares quando:

- o acoplamento entre fases adjacentes se torna significativo, o que depende do projeto do motor;
- se deseja operar o motor de relutância chaveado sem sensores de posição (“*sensorless*”) utilizando a tensão induzida na fase adjacente como informação primária (HUSAIN, 1993) e (HUSAIN, EHSANI, 1994);
- existem alguns tipos de MRCs nos quais o enrolamento do estator não é feito na forma usual (CLOTHIER, MECROW, 1997);

Entretanto, na maior parte dos MRCs, o modelo simplificado é satisfatório, pois o acoplamento entre fases adjacentes é pequeno. As Figs. 2.4 e 2.5 que se referem a um MRC 8/6, reproduzidas a partir de (KRISHNAN, 2001), ilustram tal fato.

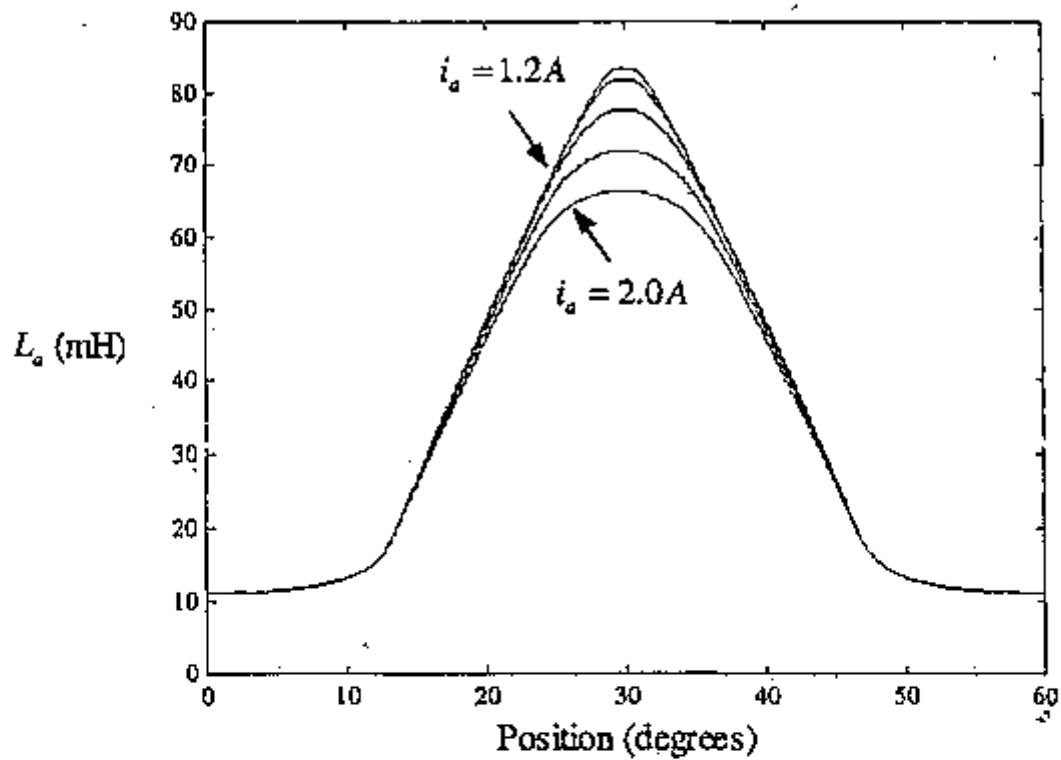


Fig. 2.4 Indutância própria de um MRC (KRISHNAN, 2001).

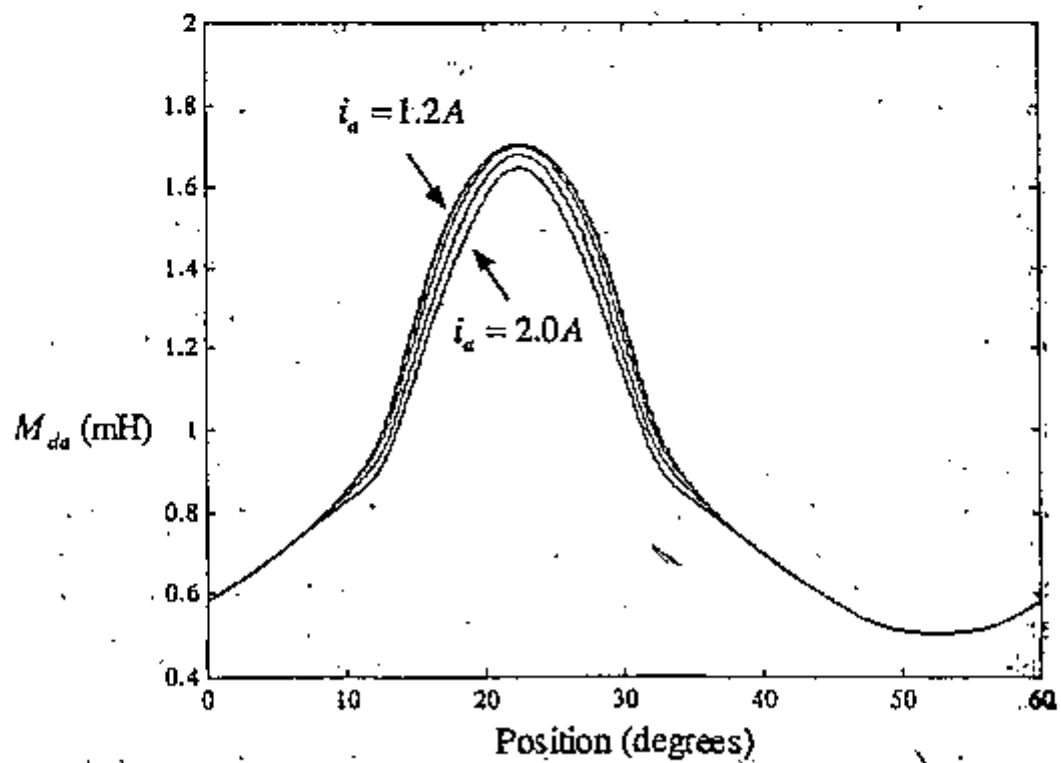


Fig. 2.5 Indutância mútua entre fases adjacentes de um MRC (KRISHNAN, 2001).

3. Topologias de conversores para motores de relutância chaveados

Um dos aspectos dos MRCs que tem merecido a atenção de diversas pesquisas é o estudo de novas topologias do conversor eletrônico de potência (POLLOCK, WILLIAMS, 1990); (VUKOSOVIC, STEFANOVIC, 1991); (HAVA et al., 1992); (MIR et al., 1997); (MIR, 1998); (BARNES, POLLOCK, 1998) e (KRISHNAN, 2001).

Alguns dos requisitos básicos que um conversor eletrônico de potência deve apresentar são:

- O conversor deve fornecer pulsos de corrente unidirecionais de acordo com a posição do rotor;
- A amplitude e a forma de onda da corrente na fase devem ser reguladas de forma a atender as necessidades de conjugado e velocidade da carga acionada;
- Cada fase de um MRC deve estar apta a conduzir independentemente das outras;
- O circuito deve fornecer uma tensão de alimentação negativa durante a desmagnetização de modo a desmagnetizar a fase em um curto intervalo de tempo.
- Se a máquina estiver operando como motor o conversor deve ser capaz de desmagnetizar a fase antes de entrar no modo de geração. O mesmo vale para a passagem do modo gerador para motor;
- O conversor deve ser capaz de energizar outra fase antes que a fase atual tenha sido completamente desmagnetizada;

Algumas das topologias frequentemente utilizadas em MRCs serão apresentadas a seguir, sem a preocupação de ser abrangente e nem de estabelecer algum tipo de classificação. No levantamento foram privilegiadas as topologias do tipo "C-dump" ou topologias que tivessem algum elemento importante no contexto desta tese.

Convém ressaltar que cada uma das topologias apresentadas está associada a:

- estratégias de controle e chaveamento dos dispositivos semicondutores;
- critérios de dimensionamento dos componentes (RAY, DAVIS, 1979); (DAVIS et al., 1981); (MILLER, 1985) e (EHSANI, 1993).

3.1 Topologia “asymmetric converter”

A topologia mais usual de conversor para o MRC é o conversor meia-ponte assimétrica (“asymmetric half-bridge converter”), apresentada na Fig. 3.1.

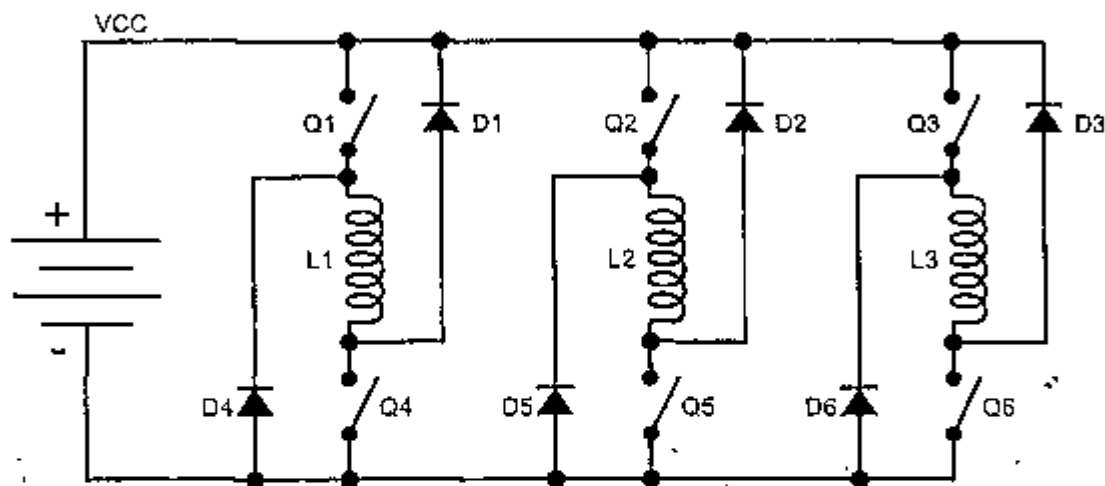


Fig. 3.1 Topologia “asymmetric converter”.

Para explicar o funcionamento desta topologia considerar-se-á a operação da fase L1. A magnetização desta fase ocorre ao ligar Q1 e Q4, aplicando-se a tensão VCC ao enrolamento. O controle da corrente pode ser realizado tanto no modo “soft-chopping” quanto “hard-chopping” (KRISHNAN, 2001). A nomenclatura “soft/hard chopping”, apesar de usual, deve ser diferenciada dos conceitos de comutação suave (“soft-commutation”) usada em conversores ressonantes, estando associada à idéia de se aplicar tensão unipolar ou bipolar ao enrolamento.

No modo “soft-chopping” desliga-se apenas um dos transistores mencionados. Por exemplo, se apenas o transistor Q1 for desligado a corrente continua circulando através do diodo D4 e a tensão aplicada ao enrolamento será nula (desprezando-se a queda de tensão em D4). A utilização deste modo de controle é conveniente durante o intervalo em que se deseja comandar a corrente no enrolamento através de um

controlador de histerese. O desligamento dos transistores Q1 e Q4 pode ser feito alternadamente, produzindo o mesmo resultado.

No modo “hard-chopping” os dois transistores Q1 e Q4 são desligados simultaneamente. A corrente continua circulando através dos diodos D1 e D4. Durante este intervalo a tensão no enrolamento se inverte, assumindo o valor de -VCC, contribuindo para que a desmagnetização da fase L1 ocorra rapidamente.

Alguns autores (KRISHNAN, 2001) associam a operação no modo “hard-chopping” a perdas adicionais no MRC, a esforços sobre o isolamento entre espiras e aumento do ruído acústico.

As vantagens desta topologia são:

- as fases deste motor são alimentadas de forma completamente independente umas das outras. Este fato é importante quando se considera a capacidade de manter a operação do MRC em condições de falha parcial do conversor;
- permite que a máquina opere nos quatro quadrantes de conjugado \times rotação;
- proteção implícita contra curto-circuitos do barramento de alimentação (“*implicit shoot-through protection*”).

As principais desvantagens são:

- este motor precisa de 6 terminais para um MRC 6/4 e 8 terminais para um MRC 8/6;
- o elevado número de chaves semicondutoras influi não apenas no custo, mas também na eficiência, pois existem duas quedas de tensão durante a condução de corrente na fase do MRC. Isto faz com que esta topologia seja desaconselhada para aplicações em baixa tensão.

3.2 Topologia “split-supply” (OULTON)

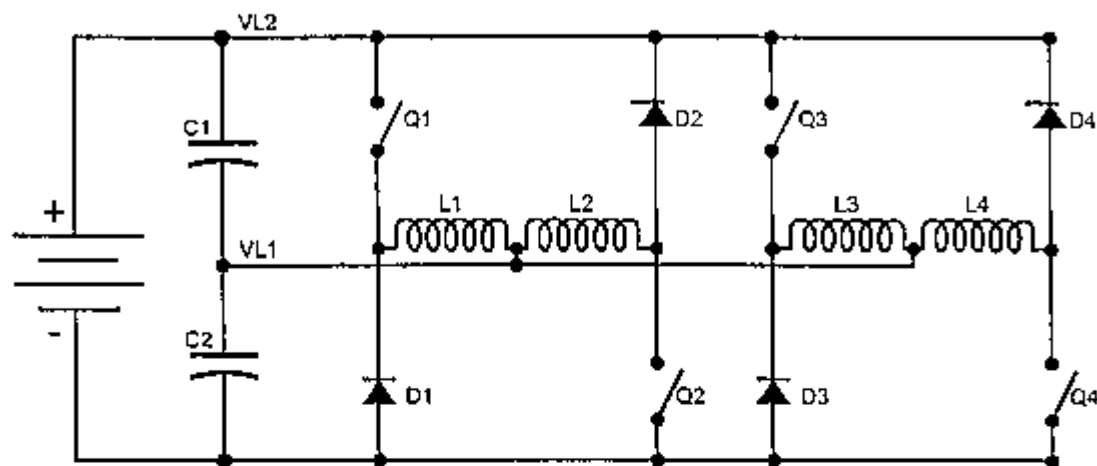


Fig. 3.2 Topologia “split-supply” (OULTON).

O conversor “split-supply” foi desenvolvido para o primeiro acionamento para MRCs comercialmente disponível (o acionamento OULTON™) tendo sido analisado por (RAY et al., 1985). A tensão de alimentação é dividida em duas metades ($VL1 = VL2/2$) através de capacitores colocados em série (C1 e C2 na Fig. 3.2).

Este conversor necessita apenas de uma chave e um diodo por fase, o que é uma das maiores vantagens desta topologia, resultando em baixo custo. A condução da fase L1 é iniciada quando se aciona a chave Q1. A desmagnetização da fase L1 ocorre quando se desliga Q1 e o diodo D1 passa a conduzir. A desmagnetização ocorre rapidamente pois a tensão no enrolamento L1 durante este intervalo é negativa.

Esta topologia apresenta as seguintes desvantagens:

- o desbalanceamento entre as correntes das fases provoca um desbalanceamento entre as tensões dos capacitores;
- o circuito só é aplicável a MRCs com número par de fases;
- o conversor é menos tolerante a falhas, uma vez que uma falta em qualquer fase irá desbalancear as outras fases;

- embora esta topologia possua apenas um dispositivo/queda de tensão por fase, ela não é indicada para aplicações em baixa tensão, pois as fases são submetidas a apenas metade da tensão do barramento.

3.3 Topologia “R-Dump” (KRISHNAN, MATERU, 1989)

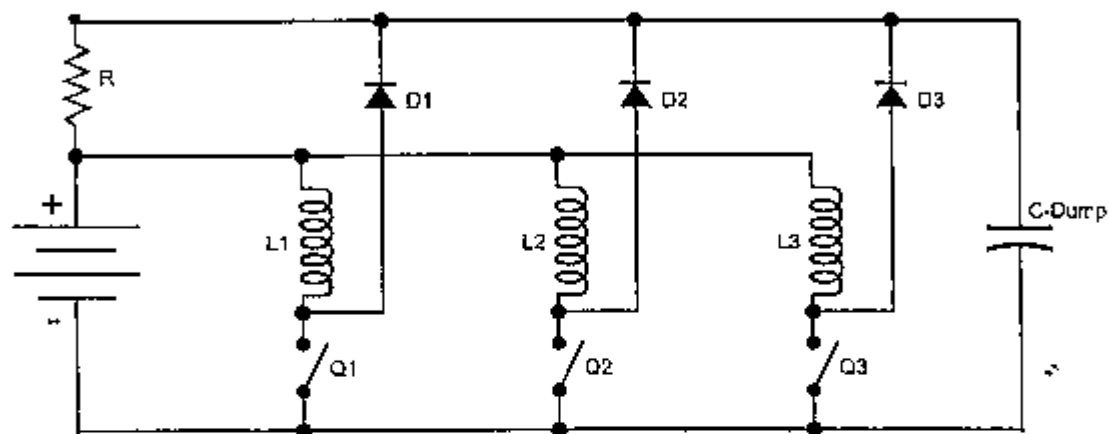


Fig. 3.3 Topologia “R-Dump” (KRISHNAN, MATERU, 1989).

Esta foi uma das primeiras topologias a se enquadrar no conceito “single switch per fase” (uma única chave por fase). Outras características são:

- esta topologia possui um reduzido número de componentes. Por conseguinte, pode resultar em uma montagem compacta e de baixo custo;
- a energia da desmagnetização das fases é armazenada no capacitor “C-Dump” sendo parcialmente recuperada na medida que este capacitor se descarrega através do resistor R . Entretanto, uma parcela desta energia é dissipada neste resistor, reduzindo a eficiência da topologia;
- o dimensionamento dos valores do capacitor “C-Dump” e do resistor R deve ser feito criteriosamente e o artigo original apresenta uma metodologia de cálculo (KRISHNAN, MATERU, 1989). Tipicamente, o cálculo é feito de modo a resultar no capacitor uma tensão média duas vezes superior ao valor da fonte de alimentação o que afeta o dimensionamento das chaves semicondutoras;
- esta topologia só pode operar no modo “hard-chopping”.

3.4 Topologia “dual-decay” (EHSANI et al., 1993)

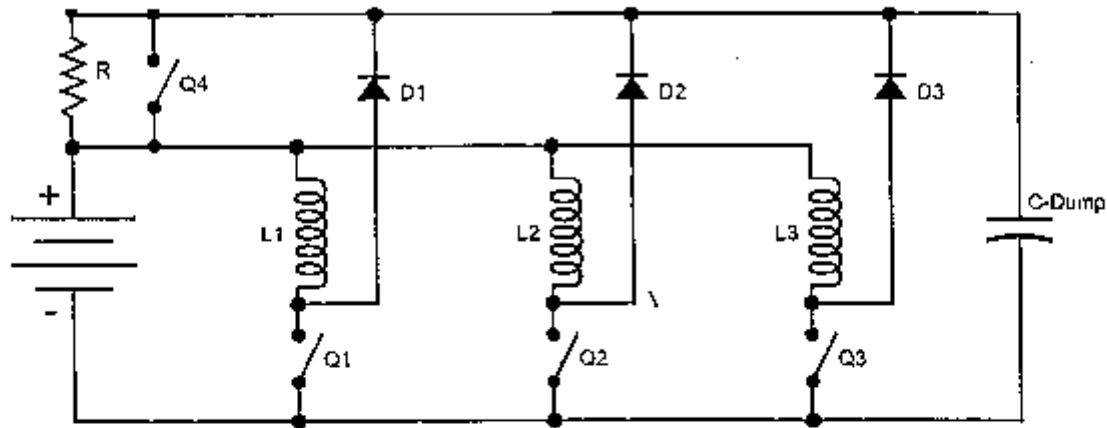


Fig. 3.4 Topologia “dual-decay”.

Esta topologia utiliza um transistor adicional (em relação ao “C-Dump” tradicional) em paralelo com o resistor R . O transistor $Q4$ é ligado nas seguintes situações:

- quando o MRC está em baixa velocidade a corrente nas fases é mantida constante (durante os intervalos de condução) por um controlador de histerese. Mantendo-se o transistor $Q4$ ligado durante este intervalo a energia permanece armazenada no enrolamento (“trapped”) evitando que seja dissipada no resistor R .
- ao final do intervalo de condução é possível fazer o decaimento da corrente no enrolamento em duas etapas. Na primeira o decaimento é mais lento, mantendo-se o transistor $Q4$ fechado. Ao desligar-se o transistor $Q4$ o decaimento será mais rápido dependendo do valor de R . Tal característica dá origem ao nome “dual-decay”.
- esta topologia pode operar nos modos “hard-chopping” e “soft-chopping”.

O objetivo deste autor era duplo. Por um lado a eficiência do conversor aumentava, pois se tornava possível reduzir as perdas no resistor R . Além disso, era possível reduzir a tensão de bloqueio dos transistores restantes ($Q1$, $Q2$ e $Q3$).

3.5 Topologia “C-Dump” originalmente proposta por (BASS et al., 1985)

Esta topologia está apresentada na Fig. 3.5 e é particularmente importante no desenvolvimento desta tese.

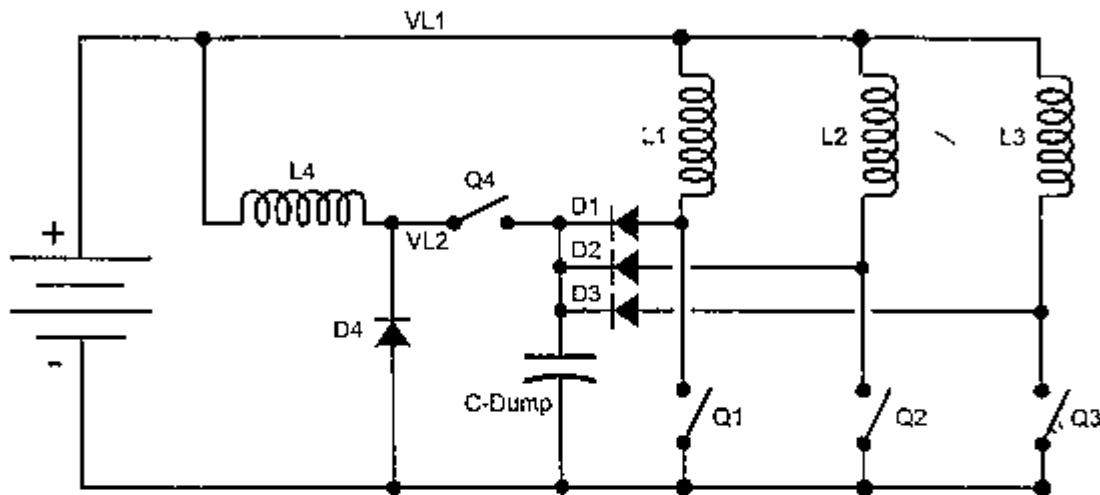


Fig. 3.5 Topologia “C-Dump”, na forma originalmente proposta por (BASS et al., 1985).

O artigo original (BASS et al., 1985) é muito bem desenvolvido, abrangendo aspectos do motor, da eletrônica de potência e do controle. O artigo já propunha topologias muito similares ao “R-Dump”(sem usar este nome) que só viria a ser apresentada formalmente alguns anos mais tarde (KRISHNAN, MATERU, 1989). Mais ainda, provava matematicamente a ineficiência energética das topologias do tipo “R-Dump” e diziam: “... em muitas aplicações, a quantidade de energia perdida no resistor durante o ciclo de recuperação seria inaceitável”. Para compensar esta ineficiência energética os autores propuseram a topologia indicada na Fig. 3.5 onde a recuperação da maior parte da energia armazenada no capacitor C-Dump poderia ser feita com baixas perdas e de forma controlada através de um conversor convencional “buck” (ou “step-down”).

A discussão sobre o dimensionamento e controle do “chopper” e do capacitor “C-Dump” feita no artigo original (BASS et al., 1985) é importante no contexto desta

tese (apesar de longa), sendo reproduzida abaixo (em caracteres itálicos):

Uma característica deste conversor é o decaimento da corrente na fase quando um dos transistores é desligado. Se o chopper estiver desligado quando a fase estiver sendo desmagnetizada a tensão no capacitor sobe à medida que a corrente da fase decai. Quando se utiliza um capacitor de pequeno valor sua tensão aumentu bruscamente, forçando um decaimento cada vez mais rápido da corrente da fase até zero. À medida que o valor do capacitor diminui o aumento da tensão é ainda maior forçando a corrente a decair ainda mais rápido. A Fig. 3.6 mostra as formas de onda para três valores diferentes de capacitor de C-Dump e a tensão resultante.

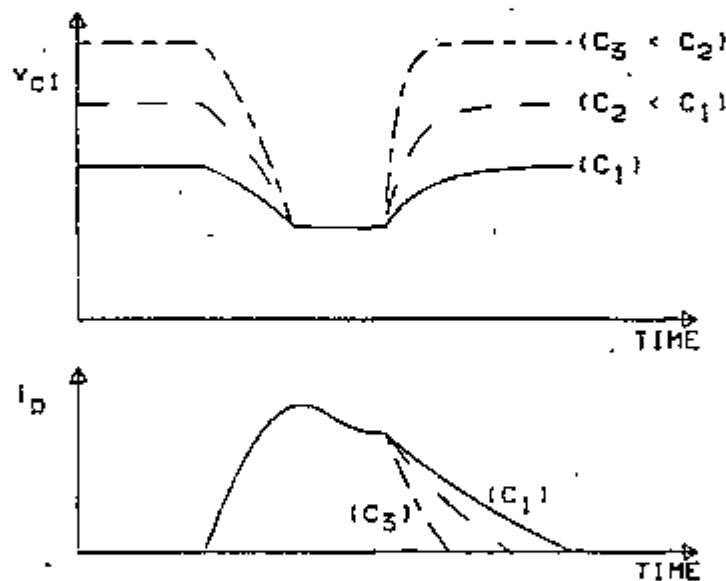


Fig. 3.6 Tensão no capacitor de "C-Dump" (v_{C1}) e corrente na fase (i_p), considerando três valores de capacitor [reprodução da Fig. 11 de (BASS et al., 1985)].

Se o chopper for utilizado para manter a tensão do capacitor em um valor constante a forma de onda da corrente durante o decaimento ainda pode ser controlada. Se a tensão for mantida em um valor alto o decaimento da corrente da fase ocorre rapidamente. Entretanto, se a tensão for mantida em um valor baixo, a corrente decai para zero muito mais lentamente. A Fig. 3.7 mostra a corrente da fase para três valores distintos da tensão média do capacitor de "C-Dump".

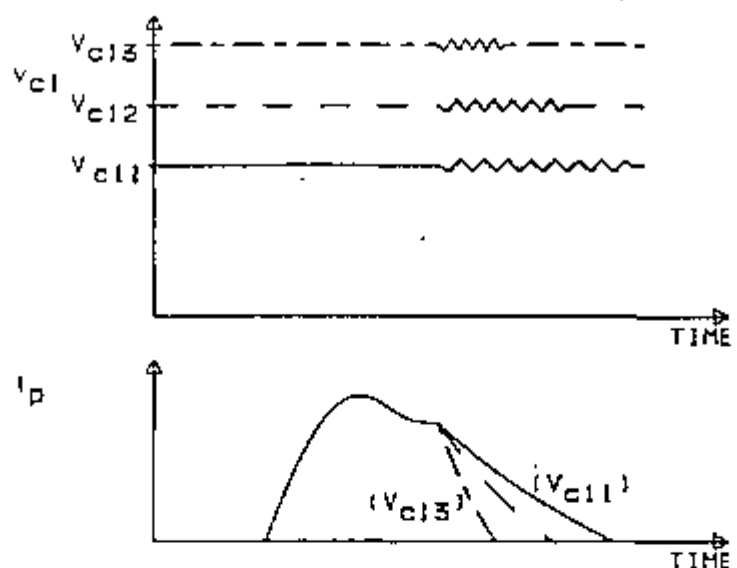


Fig. 3.7 Tensão no capacitor de "C-Dump" (v_{C1}) e corrente na fase (i_p), considerando três valores de tensão média do capacitor [reprodução da Fig. 12 de (BASS et al., 1985)].

A discussão acima sobre o decaimento da corrente indica a possibilidade de dois modos de controle para o chopper. Estes modos estão apresentados na Fig. 3.8 e serão denominados de "tensão constante" e "controle síncrono". O modo de controle de tensão utiliza um controle "bang-bang" para manter a tensão do capacitor de C-Dump dentro de uma banda de tolerância fixa. A largura ou amplitude desta banda é ΔV_C e o valor central da banda é v_{CM} . A frequência de chaveamento do chopper resultante é inversamente proporcional ao valor de ΔV_C .

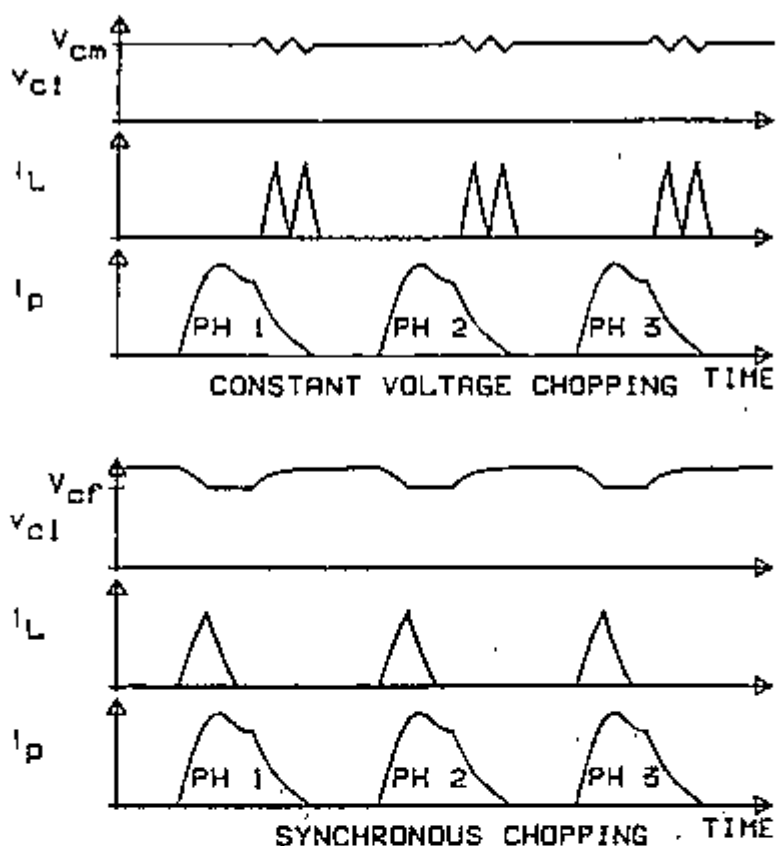


Fig. 3.8 Tensão no capacitor de "C-Dump", corrente no indutor do chopper e corrente na fase, para os modos de controle "tensão constante" e "controle síncrono" [reprodução da Fig. 13 de (BASS et al., 1985)].

Se o modo de "controle síncrono" for utilizado, a tensão do capacitor de C-Dump será descarregada no início de cada pulso de corrente para recuperar a energia armazenada no capacitor durante o pulso de corrente anterior. Quando a fase for desenergizada a tensão do capacitor aumenta até que a corrente na fase se anule. O aumento na tensão do capacitor é uma função do valor do capacitor, da tensão inicial do capacitor e da quantidade de energia armazenada na fase do motor.

Em muitos casos, tanto o modo de "tensão constante" quanto "controle síncrono" produzem um baixo "duty-cycle", baixa frequência de chaveamento e as correntes no indutor do chopper com elevado valor de pico. Isto ocorre, pois toda a

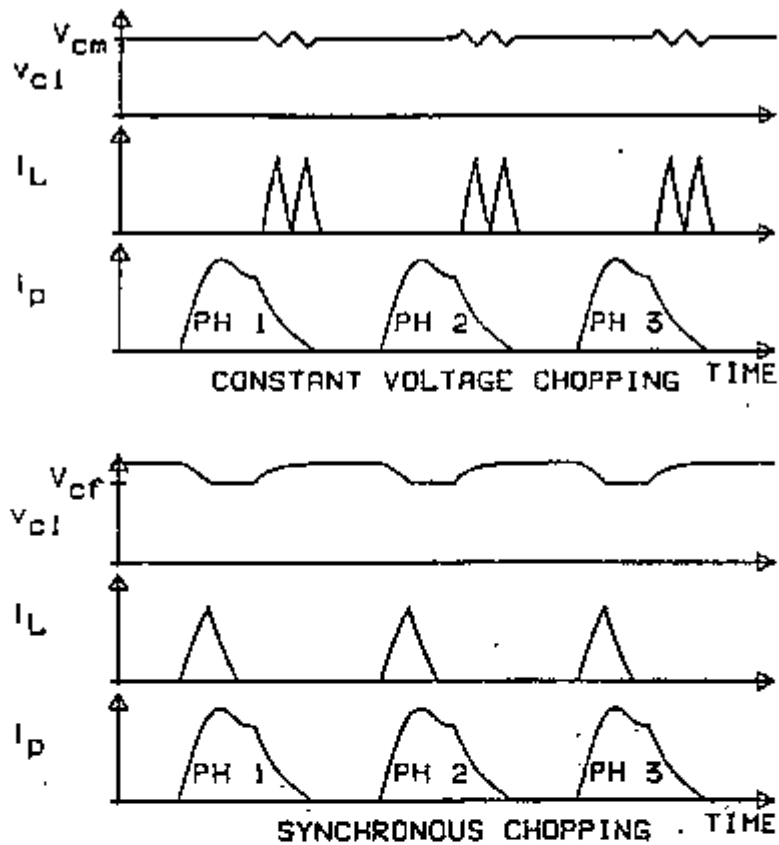


Fig. 3.8 Tensão no capacitor de "C-Dump", corrente no indutor do chopper e corrente na fase, para os modos de controle "tensão constante" e "controle síncrono" [reprodução da Fig. 13 de (BASS et al., 1985)].

Se o modo de "controle síncrono" for utilizado, a tensão do capacitor de C-Dump será descarregada no início de cada pulso de corrente para recuperar a energia armazenada no capacitor durante o pulso de corrente anterior. Quando a fase for desenergizada a tensão do capacitor aumenta até que a corrente na fase se anule. O aumento na tensão do capacitor é uma função do valor do capacitor, da tensão inicial do capacitor e da quantidade de energia armazenada na fase do motor.

Em muitos casos, tanto o modo de "tensão constante" quanto "controle síncrono" produzem um baixo "duty-cycle", baixa frequência de chaveamento e as correntes no indutor do chopper com elevado valor de pico. Isto ocorre, pois toda a

energia está sendo recuperada pela fonte durante apenas uma parte do período. Para o modo de controle de "tensão constante" a energia é recuperada apenas quando a fase do motor estiver sendo desmagnetizada. Quando o "controle síncrono" estiver sendo usado toda a energia é recuperada durante um pulso de disparo do motor. Em ambos os casos, se a energia puder ser recuperada em menores quantidades distribuídas ao longo de uma maior fração do período as correntes de pico no indutor serão menores. Conseqüentemente, o tamanho físico do reator poderá ser menor e a corrente de pico do transistor do chopper poderá diminuir. A Fig. 3.9 mostra a corrente do reator, a corrente da fase e a tensão do capacitor de "C-Dump" quando a corrente de pico do reator é limitada.

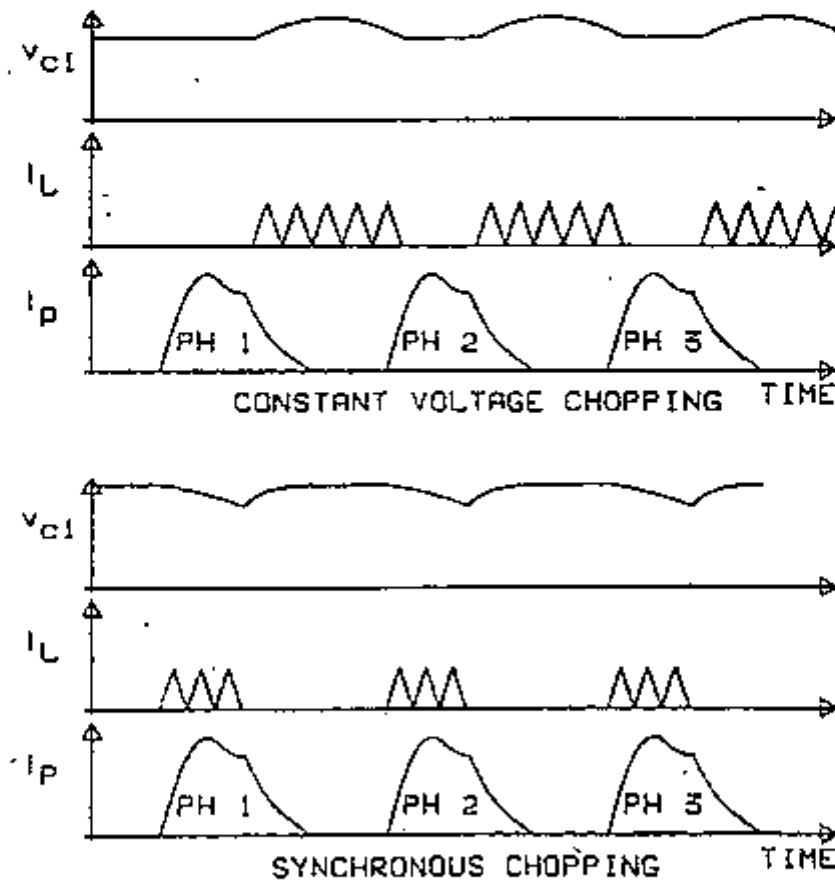


Fig. 3.9 Tensão no capacitor de "C-Dump", corrente no indutor do chopper e corrente na fase, para os modos de controle "tensão constante" e "controle síncrono", quando se limita a corrente de pico do indutor [reprodução da Fig. 16 de (BASS et al., 1985)].

O artigo original apresenta resultados experimentais e algumas das conclusões também merecem ser reproduzidas:

A eficiência dos vários métodos de controle foi medida e se manteve constante. Quando o limitador de corrente de pico do indutor foi utilizado, as perdas $R I^2$ diminuíram mas as perdas por chaveamento aumentaram. Estes dados indicam que estes dois fatores se contrabalançam e, como resultado, a eficiência se mantém constante. Portanto, a principal vantagem de limitar a corrente de pico do indutor é diminuir o seu valor físico. A energia de pico armazenada pelo reator, quando não se utiliza um limitador de corrente, é nove vezes maior do que a energia de pico armazenada quando se utiliza um limite de corrente de pico de 0.5 A.

O conversor "C-Dump" não é, do ponto de vista estrito, um circuito "one-switch-per-phase" por causa da adição do transistor do chopper. Além disso, existem o capacitor "C-Dump", reator e diodo. Existe um dimensionamento mínimo para todos estes quatro componentes e isto é determinado pela eficiência do motor.

Os volt-ampères que precisam ser manipulados pelo chopper são tipicamente da ordem de 20%-30% da potência do motor e portanto existem perdas associadas com o processo de recuperação de energia, principalmente no transistor do chopper e no reator.

3.6 Topologia "C-Dump" modificada por (HAVA et al., 1992)

Uma modificação na topologia "C-Dump" original foi proposta por (HAVA et al., 1992) sendo reproduzida na Fig. 3.10.

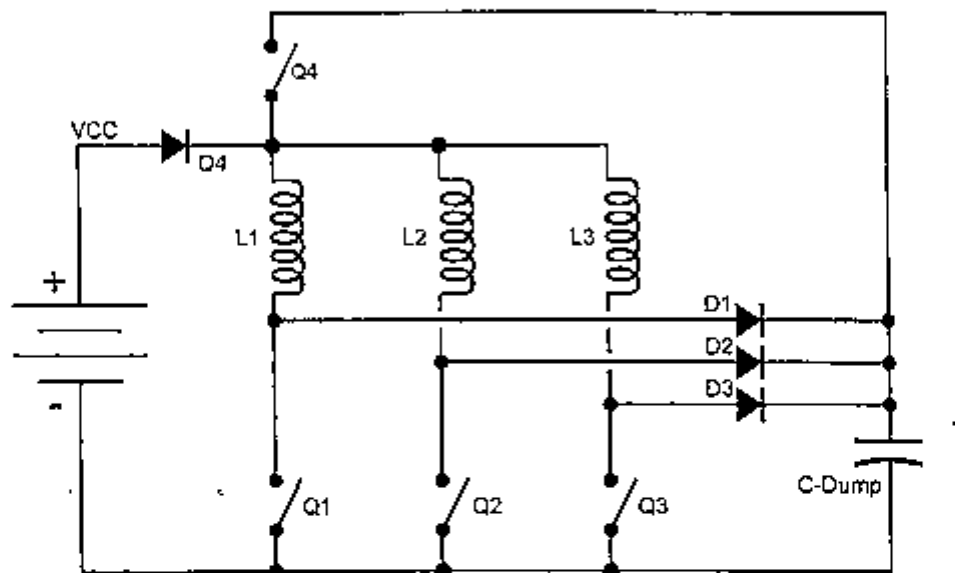


Fig. 3.10 Topologia "C-Dump" modificada (HAVA et al., 1992).

O indutor $L4$ da Fig. 3.5 desaparece e a posição do diodo $D4$ muda, ficando em série com a tensão de alimentação. A energia armazenada no capacitor C-Dump será utilizada diretamente na magnetização das outras fases e a função do diodo $D4$ é evitar que esta energia seja devolvida à fonte de alimentação. Nesta topologia a tensão no capacitor C-Dump é mantida (idealmente) sempre no patamar de $2 \times VCC$.

A eliminação do indutor do chopper permite (potencialmente) reduzir o volume, as perdas e o custo do conversor. Entretanto, convém observar que o diodo $D4$ está permanentemente em série com a fonte de alimentação, tendo um efeito negativo sobre as perdas, pois sempre existem duas quedas de tensão durante a condução de corrente nas fases do MRC.

3.7 Topologias "C-Dump" modificadas por (MIR et al., 1997)

As topologias "C-Dump" propostas por (MIR et al., 1997) estão apresentadas nas Figs. 3.11 e 3.12.

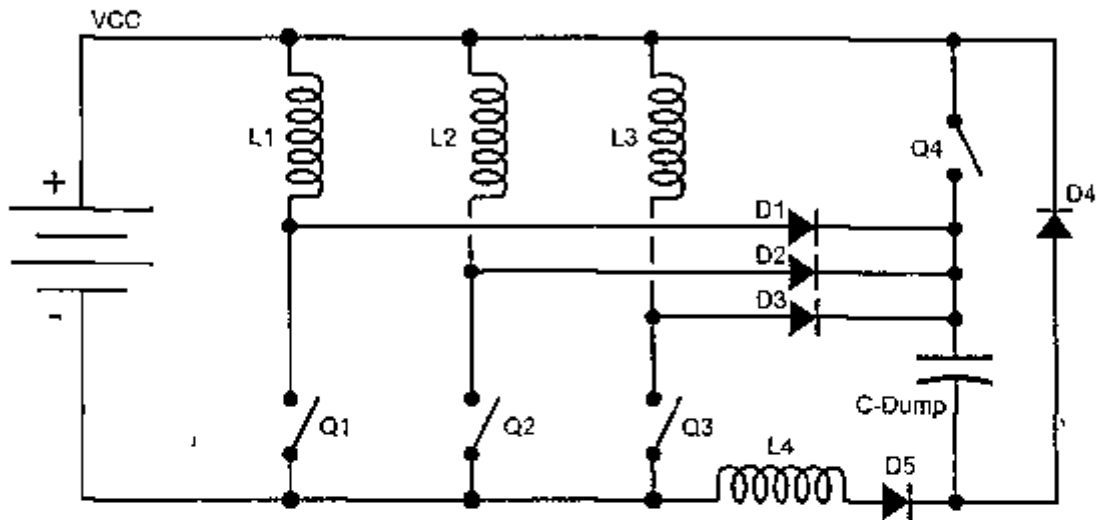


Fig. 3.11 Topologia "C-Dump" modificada (MIR et al., 1997). Proposição I.

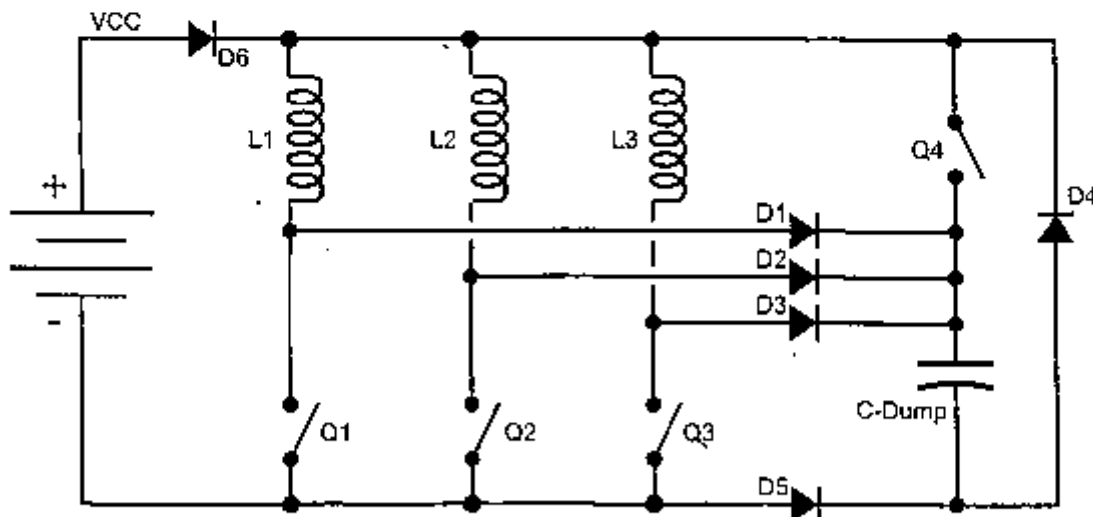


Fig. 3.12 Topologia "C-Dump" modificada (MIR et al., 1997). Proposição II.

Na visão de (MIR et al., 1997) (citação em itálico):