

ATENÇÃO

O ORIGINAL DESTE ÍTEM NÃO FORNECE CONDIÇÕES
PARA OBTER UMA CÓPIA DIGITALIZADA COM
MELHOR QUALIDADE

INSTITUTO DE PESQUISAS ENERGÉTICAS E NUCLEARES
SECRETARIA DA INDÚSTRIA, COMÉRCIO, CIÊNCIA E TECNOLOGIA
AUTARQUIA ASSOCIADA À UNIVERSIDADE DE SÃO PAULO

**CORRETOR PARA NÃO LINEARIDADE DIFERENCIAL EM CONVERSORES
ANALÓGICO DIGITAIS DE APROXIMAÇÕES SUCESSIVAS**

Paulo Roberto Bueno Monteiro

Dissertação apresentada como parte dos
requisitos para obtenção do Grau de
"Mestre na Área de Concentração em
Tecnologia Nuclear Básica".

Orientador: Dr. Ademir Ferreira

São Paulo
1983

cados em canal.

Leia-se: número de eventos classificados
em cada canal.

- Pag. 6 - fig. 1.4 : A porta lógica ligada a D_2 é uma porta ou.
- Pag. 7 - 13a. linha - Onde se lê: ... com apenas dois bits (D_0 e D_1).
Leia-se: ... com apenas dois bits (D_1 e D_2)
- Pag. 34 - 14a. linha - Onde se lê: ... o resistor equivalente (fig. 3.2.d) ...
Leia-se: ... o resistor equivalente (fig. 3.2.c) ...
- Pag. 49 - 5a. linha - Onde se lê: ... número digital entre 0 e 2^b-1 ...
Leia-se: ... número digital entre 0 e 2^b-1 ...
- Pag. 67 - 28a. linha - Onde se lê: ... igual a $35\mu\text{V}/^\circ\text{C}$...
Leia-se: ... igual a $30\mu\text{V}/^\circ\text{C}$...
- Pag. 67 - última linha - Onde se lê: $33,75\mu\text{V}/^\circ\text{C} + 15\mu\text{V}/^\circ\text{C} = 48,75\mu\text{V}/^\circ\text{C}$
Leia-se: $33,75\mu\text{V}/^\circ\text{C} + 30\mu\text{V}/^\circ\text{C} = 63,75\mu\text{V}/^\circ\text{C}$
- Pag. 68 - 2a. linha - Onde se lê: ... o "drift" máximo será $5 \times 48,75 = 243,75\mu\text{V}$
Leia-se: ... o "drift" máximo será $5 \times 63,75 = 318,75\mu\text{V}$
- Pag. 68 - 7a. linha - Onde se lê: ... $250\mu\text{V} + 125\mu\text{V} + 243,75\mu\text{V} = 618,75\mu\text{V}$...
Leia-se: ... $250\mu\text{V} + 125\mu\text{V} + 318,75\mu\text{V} = 693,75\mu\text{V}$
- Pag. 68 - 9a. linha - Onde se lê: ... Este valor representa cor-
-ca de 6% ...
Leia-se: ... Este valor representa cerca de 7% ...
- Pag. 91 - 8a. linha - Onde se lê: ... Os perfis do conversor A/D não corrigido.
- Leia-se: ... Os perfis do conversor A/D corrigido.

INSTITUTO DE PESQUISAS ENERGÉTICAS E NUCLEARES
AUTARQUIA ASSOCIADA À UNIVERSIDADE DE SÃO PAULO

CORRETOR PARA NÃO LINEARIDADE DIFERENCIAL EM CONVERSORES
ANALÓGICO DIGITAIS DE APROXIMAÇÕES SUCESSIVAS

Paulo Roberto Bueno Monteiro

Dissertação apresentada como parte dos
requisitos para obtenção do Grau de
"Mestre na Área de Concentração em
Tecnologia Nuclear Básica".

Orientador: Dr. Ademar Ferreira

17/1/83

SÃO PAULO

1983

A

minha esposa e filhos
e aos meus pais.

AGRADECIMENTOS

Ao Prof.Dr. Ademar Ferreira pela orientação deste trabalho.

À minha esposa Suzana Maria Oliva Monteiro pelo incentivo para a realização deste trabalho.

Ao Eng^o Eduardo Winston Pontes pelas valiosas sugestões.

Ao técnico Jorge Hideo Sato pela colaboração na montagem dos circuitos eletrônicos.

Ao Instituto de Pesquisas Energéticas e Nucleares (IPEN) pela utilização de seus equipamentos e instalações.

ÍNDICE

PÁGINA

CAPÍTULO 1 - O CONVERSOR ANALÓGICO DIGITAL EM SISTEMAS DE AQUISIÇÃO DE DADOS NUCLEARES ..	1
1.1. Introdução	1
1.2. Parâmetros de Especificação do Conversor Analógico Digital ...	7
CAPÍTULO 2 - O CONVERSOR A/D DE APROXIMAÇÕES SUCESSIVAS EM MEDIDAS NUCLEARES	18
2.1. Introdução	18
2.2. O Conversor A/D de Aproximações Sucessivas	19
2.3. O Conversor de Wilkinson	23
2.4. Comparação entre os Conversores A/D de Wilkinson e de Aproximações Sucessivas	25
CAPÍTULO 3 - O ERRO DE LINEARIDADE DIFERENCIAL EM CONVERSORES A/D DE APROXIMAÇÕES BINÁRIAS SUCESSIVAS	30
CAPÍTULO 4 - CORREÇÃO DO ERRO DE LINEARIDADE DIFERENCIAL EM CONVERSORES A/D DE APROXIMAÇÕES SUCESSIVAS	42
4.1. O Método de Correção	42
4.2. Realização do Método de Correção	44
4.3. Geração da Tensão Auxiliar	46
4.4. Ligação do Contador ao Conversor D/A	49

ÍNDICE

PÁGINA

CAPÍTULO 5 - IMPLEMENTAÇÃO DO CIRCUITO CORRETOR DO ERRO DE LINEARIDADE DIFERENCIAL PARA CONVERSORES A/D DE APROXIMAÇÕES SUCESSIVAS	51
5.1. Introdução	51
5.2. Descrição Geral do Circuito de Correção	56
5.2.1. Seção Digital do Circuito Corretor	56
5.2.2. Seção Analógica do Circuito Corretor	64
5.2.2.1. Escolha dos Componentes	64
5.2.2.2. Efeito Termopar	70
5.2.2.3. Ajuste de "Off Set" dos Amplificadores Operacionais	71
5.3. "Lay Out" do Circuito Impresso do Conversor A/D com Circuito Corretor	73
5.4. Fontes de Alimentação	77
CAPÍTULO 6 - RESULTADOS EXPERIMENTAIS	78
6.1. Introdução	78
6.2. Método de Medida	78

ÍNDICE

	<u>PÁGINA</u>
6.3. Precisão das Medidas	83
6.4. Resultados	86
6.4.1. Introdução	86
6.4.2. Análise Qualitativa dos Perfis dos Canais	86
6.4.3. Cálculo dos Erros de <u>Li</u> nearidade Diferencial ..	93
6.4.3.1. Conversor A/D Com Circuito Cor <u>re</u> retor	93
6.4.3.2. Conversor A/D Sem Circuito Cor <u>re</u> retor	98
6.4.4. Cálculo dos Erros de <u>Li</u> nearidade Diferencial <u>Uti</u> lizando a Área Abaixo dos Perfis dos Canais	100
CONCLUSÕES	102
APÊNDICE	
REFERÊNCIAS BIBLIOGRÁFICAS	

ÍNDICE DE FIGURAS

	<u>PÁGINA</u>
Fig. 1.1. Esquema Básico de um Sistema de Medidas Nucleares	3
Fig. 1.2. Espectro Parcial do ^{60}Co Levantado com Analisador Multicanal de 4096 Canais ..	3
Fig. 1.3. Diagrama em Blocos do Analisador Multicanal	5
Fig. 1.4. Esquema Básico de um Conversor Analógico Digital	6
Fig. 1.5. Característica Entrada/Saída de um Conversor A/D Ideal de 4 BITS	8
Fig. 1.6. Erros de Linearidade em Conversor A/D de 4 BITS	12
Fig. 1.7. Perfis de Canais Ideais	14
Fig. 1.8. Perfis de Canais Típicos Observados na Prática	15
Fig. 1.9. Curva de Distribuição Gaussiana	16
Fig. 2.1. O Conversor A/D de Aproximações Sucessivas	20
Fig. 2.2. Conversor Analógico Digital de Wilkinson	24
Fig. 3.1. Conversor D/A Utilizando a Rede R-2R ..	31
Fig. 3.2. Conversor Digital Analógico Tipo R-2R .	33
Fig. 3.3. Função de Transferência de um Conversor A/D de 4 BITS com C.D.A. Interno com Erro nos BITS Individuais igual a: $E_3 = + 1/2 \text{ LSB}$, $E_2 = - 1/2 \text{ LSB}$, $E_1 = 0$, $E_0 = 0$	40

ÍNDICE DE FIGURAS

PÁGINA

Fig. 3.4.	Função de Transferência de um Conversor A/D de 4 BITS com C.D.A. Interno com Erro nos BITS Individuais Igual a: $E_3 = -1/2$ LSB, $E_2 = +1/2$ LSB, $E_1=0$, $E_0=0$...	41
Fig. 4.1.	Princípio Básico do Método de Correção.	44
Fig. 4.2.	Geração da Tensão Auxiliar	47
Fig. 4.3.	Conversor A/D de Aproximações Sucessivas com Circuito de Correção	48
Fig. 4.4.	Ligação do Contador ao Conversor D/A ..	49
Fig. 5.1.	Aspecto Interno e Externo do Conversor ADC-12QZ	53
Fig. 5.2.	Ligações dos Pinos do Invólucro do Conversor ADC-12QZ ao Circuito Interno ...	53
Fig. 5.3.	Diagrama em Blocos do Conversor Analógico Digital com Circuito Corretor	57
Fig. 5.4.	Esquema Detalhado da Seção Digital do Circuito Corretor	62
Fig. 5.5.	Esquema Detalhado da Seção Analógica do Circuito Corretor	66
Fig. 5.6.	Deriva da Tensão de "Off Set" no Estágio Somador	68
Fig. 5.7.	Ligações em Pontos de Terra Diferentes.	73
Fig. 5.8.	Ligações ao Ponto de Terra Único	74
Fig. 5.9.	Interconexão dos Circuitos Analógicos e Digitais e Ligações dos Terras e das Fontes de Alimentação	75
Fig. 6.1.	Sistema de Medição	80
Fig. 6.2.	Decodificador e Sistema de Aquisição de Dados	81

ÍNDICE DE FIGURAS

	<u>PÁGINA</u>
Fig. 6.3. Perfil do Canal 512 sem Circuito Corretor	87
Fig. 6.4. Perfil do Canal 512 com Circuito Corretor	88
Fig. 6.5. Perfil do Canal 256 sem Circuito Corretor	89
Fig. 6.6. Perfil do Canal 256 com Circuito Corretor	90
Fig. 6.7. Erro na Medida da Fronteira Inferior do Canal 256	94
Fig. 6.8. Erro na Medida da Fronteira Inferior do Canal 512	94

ÍNDICE DE FIGURAS

	<u>PÁGINA</u>
Fig. 6.3. Perfil do Canal 512 sem Circuito Corretor	87
Fig. 6.4. Perfil do Canal 512 com Circuito Corretor	88
Fig. 6.5. Perfil do Canal 256 sem Circuito Corretor	89
Fig. 6.6. Perfil do Canal 256 com Circuito Corretor	90
Fig. 6.7. Erro na Medida da Fronteira Inferior do Canal 256	94
Fig. 6.8. Erro na Medida da Fronteira Inferior do Canal 512	94

CORRETOR PARA NÃO LINEARIDADE DIFERENCIAL EM CONVERSORES ANALÓGICO DIGITAIS DE APROXIMAÇÕES SUCESSIVAS

PAULO ROBERTO BUENO MONTEIRO

RESUMO

Neste trabalho mostra-se que os conversores analógico digitais de aproximações sucessivas podem ser empregados em espectrometria nuclear desde que sua não linearidade diferencial seja corrigida adequadamente.

Inicialmente é apresentada a função do conversor A/D dentro de um sistema de aquisição de dados nucleares, sendo também definidos os principais parâmetros que caracterizam essa função. A seguir é feito um estudo comparativo entre o conversor A/D de Wilkinson e o de aproximações sucessivas, concluindo-se pela maior conveniência deste último, quando corrigida a sua não linearidade diferencial. A fonte do erro de não linearidade diferencial é analisada qualitativa e quantitativamente. Descreve-se então a concepção e a implementação de um circuito corretor de não linearidade diferencial que emprega o método da escala móvel. Os resultados experimentais demonstram que o erro de linearidade diferencial é reduzido a valores inferiores a 1%.

A DEVICE FOR THE CORRECTION OF DIFFERENTIAL NON LINEARITY IN AN
ANALOG TO DIGITAL CONVERTER OF SUCCESSIVE APPROXIMATION TYPE

PAULO ROBERTO BUENO MONTEIRO

ABSTRACT

The present work shows that an analog to digital converter of successive approximation type may be used in the nuclear spectroscopy work provided its differential non linearity is suitably corrected.

Initially the function of an analog to digital converter in a nuclear data acquisition system is described. The main parameters which characterise this function have also been defined. A comparative study of the two types of A/D converters, Wilkinson type and the successive approximation type, has been carried out. It is concluded that the later type of the converter is more convenient when it has been corrected for its differential non linearity. The source of error of the differential non linearity is both qualitatively and quantitatively analysed and the design and construction of a corrector circuit is described which uses the sliding scale method. The experimental results show that the differential non linearity error is reduced to less than 1%.

INTRODUÇÃO

Os sistemas de aquisição de dados nucleares (entre os quais o analisador multicanal) atualmente em uso utilizam na sua maioria os conversores analógico digitais de Wilkinson, para realizar a conversão para digital das grandezas analógicas presentes em sua entrada.

Embora estes conversores possuam as qualidades necessárias a tais aplicações, são difíceis de construir e de custo elevado, especialmente se utilizados em sistemas de alta resolução.

Nos últimos anos porém, em virtude dos progressos obtidos na fabricação de componentes eletrônicos, tornou-se disponível uma extensa e variada gama de conversores analógico digitais, especialmente do tipo de aproximações sucessivas, na forma de módulos híbridos ou circuitos integrados monolíticos, que tornou mais simples e barata a implementação de sistemas de aquisição de dados de um modo geral. Estes conversores, no entanto, não podem ser utilizados diretamente em aplicações nucleares, devido ao grande erro de linearidade diferencial a eles associado.

OBJETIVO DO TRABALHO

Dentro do contexto acima descrito, o objetivo deste trabalho é apresentar a concepção e realização de um circuito corretor da não linearidade diferencial para um conversor analógico digital de aproximações sucessivas comercial, de modo a torná-lo aplicável em espectrometria nuclear.

CAPÍTULO 1

O CONVERSOR ANALÓGICO DIGITAL EM SISTEMAS DE AQUISIÇÃO DE DADOS

NUCLEARES

1.1. INTRODUÇÃO

A conversão entre as quantidades analógicas e digitais é uma operação fundamental em computação e sistemas de controle, porque os parâmetros naturais encontrados em nosso mundo real como temperatura, pressão, intensidade de campo magnético, etc, são grandezas analógicas, ao passo que a maioria dos métodos práticos de processamento de dados, computação e apresentação visual, são digitais.

A utilização dos conversores analógico digitais (conversor A/D ou C.A.D) em medidas nucleares difere substancialmente das aplicações normais, como medida de temperatura, tensões elétricas, etc, porque os processos nucleares são aleatórios ou seja os dados coletados são aperiódicos. Neste caso, o que se deseja medir é uma distribuição estatística de pulsos por meio da contagem do número de pulsos que incidem em cada incremento digital ou canal do digitalizador e construir um gráfico (n° de pulsos V_S altura de pulso ou energia) da distribuição. A quantidade a ser medida é representada por uma função densidade de probabilidade de amplitude.

----- A distribuição de amplitudes (ou espectro de energia) pode ser obtido amostrando-se os valores de pico (amplitude máxima) dos pulsos que entram no conversor A/D. Estas amplitudes representam a energia da radiação incidente no detetor.

Um sistema de aquisição de dados nucleares típico está representado na Fig. 1.1. Nesses sistemas, utilizados em espectrometria nuclear, para cada partícula incidente no detector, tem-se na saída do amplificador um pulso de tensão correspondente de amplitude proporcional à energia da partícula.

No esquema da Fig. 1.1, a fonte de alta tensão fornece a tensão de polarização adequada para o detector. O pré-amplificador, normalmente posicionado próximo ao detector, tem por finalidade acoplar a impedância entre o detector e o cabo (normalmente longo) para permitir uma melhor transmissão do sinal entre o detector e o amplificador. O amplificador além de amplificar o sinal realiza também a formação do pulso nuclear. O analisador multicanal, como analisador de altura de pulso, é basicamente um classificador de pulsos nucleares conforme suas amplitudes.

Através de um arranjo como o da Fig. 1.1 pode-se obter espectros de energia como o da Fig. 1.2, que representa o espectro parcial do ^{60}Co , obtido com um analisador de 4096 canais (6).

Um analisador multicanal é em princípio equivalente a muitos analisadores de altura de pulso Monocanal⁽¹³⁾ com suas janelas (largura do canal) arranjadas de modo contíguo. As janelas de tal analisador devem ser posicionadas de forma a varrer uma região selecionada do espectro de altura de pulso. Assim, por exemplo, um analisador multicanal de 400 canais pode varrer uma faixa de altura de pulso de 2,0 V a 6,0V, obtendo-se então uma largura de canal da ordem de 10 mV.

O endereçamento correto de 1 pulso dentro da faixa acima para um dos 400 canais do analisador é executado pelo conversor analógico digital, sendo registrado na memória do mul

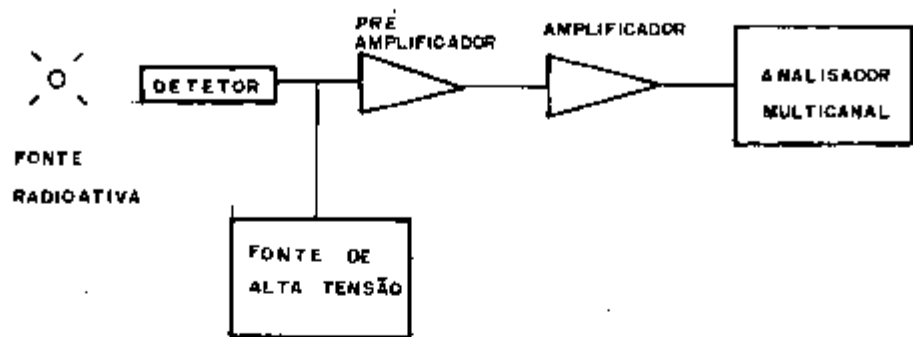


Fig 1.1 – Esquema básico de um sistema de medidas nucleares.

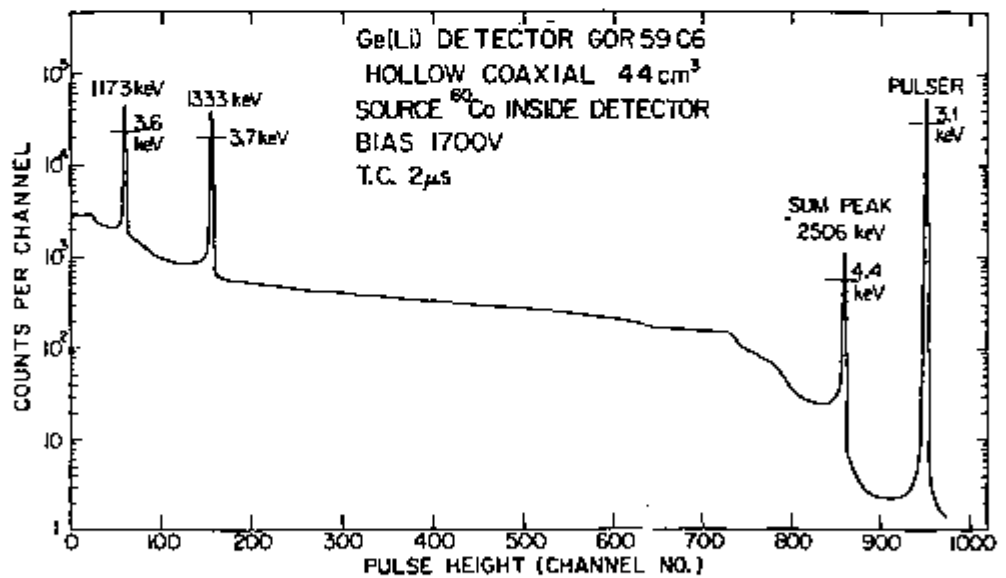


Fig 1.2_ Espectro parcial do ^{60}Co levantado com analisador multicanal de 4096 canais (6)

ticanal o número de eventos classificados em canal. Com o número de eventos classificados em todos os canais, ao fim do experimento, obtém-se o histograma de altura de pulso entre 2,0V e 6,0V que constitui o espectro de energia para essa faixa.

Um diagrama em blocos simplificado de um analisador multicanal é mostrado à Fig. 1.3. Para descrevê-lo pode-se considerar que o conversor analógico digital aceita pulsos de entrada na faixa de 0 a 10V e que os registradores de endereço (REN) e de dados da memória (RDM) estão em zero. Caso o conversor A/D possua resolução igual a 10 bits (veja definição adiante) e apliquemos 5V na entrada, na saída do conversor deverá aparecer o número $(512)_{10}$, o qual será enviado ao registrador de endereço. Após a carga do REN, o conversor A/D envia o sinal "Fim de Conversão" ao controle lógico que indica que o REN está carregado. O REN seleciona o endereço 512 na memória.

O Conversor Digital Analógico Horizontal (CDA_x) converte o endereço 512 numa tensão analógica e por meio do amplificador horizontal (A_x), deflete o feixe eletrônico a uma posição correspondente no tubo de raios catódicos que passa a representar o canal 512. O sinal "Fim de Conversão" acarreta o armazenamento dos dados da posição 512 no RDM através dos comandos "Ler" e "Carregar Dados".

O controle lógico agora incrementa de uma unidade (se o modo incrementa é o escolhido) os dados do RDM. Neste exemplo, com o conteúdo da memória inicialmente em zero, a posição 512 passa a ter uma contagem (depois da escrita). O controle lógico dá agora o comando "Escrever" à memória, armazenando a contagem atualizada na posição 512. O CDA_y converte os dados atualizados do RDM numa tensão analógica que é amplificada por A_y , produzindo a deflexão vertical correspondente a uma contagem.

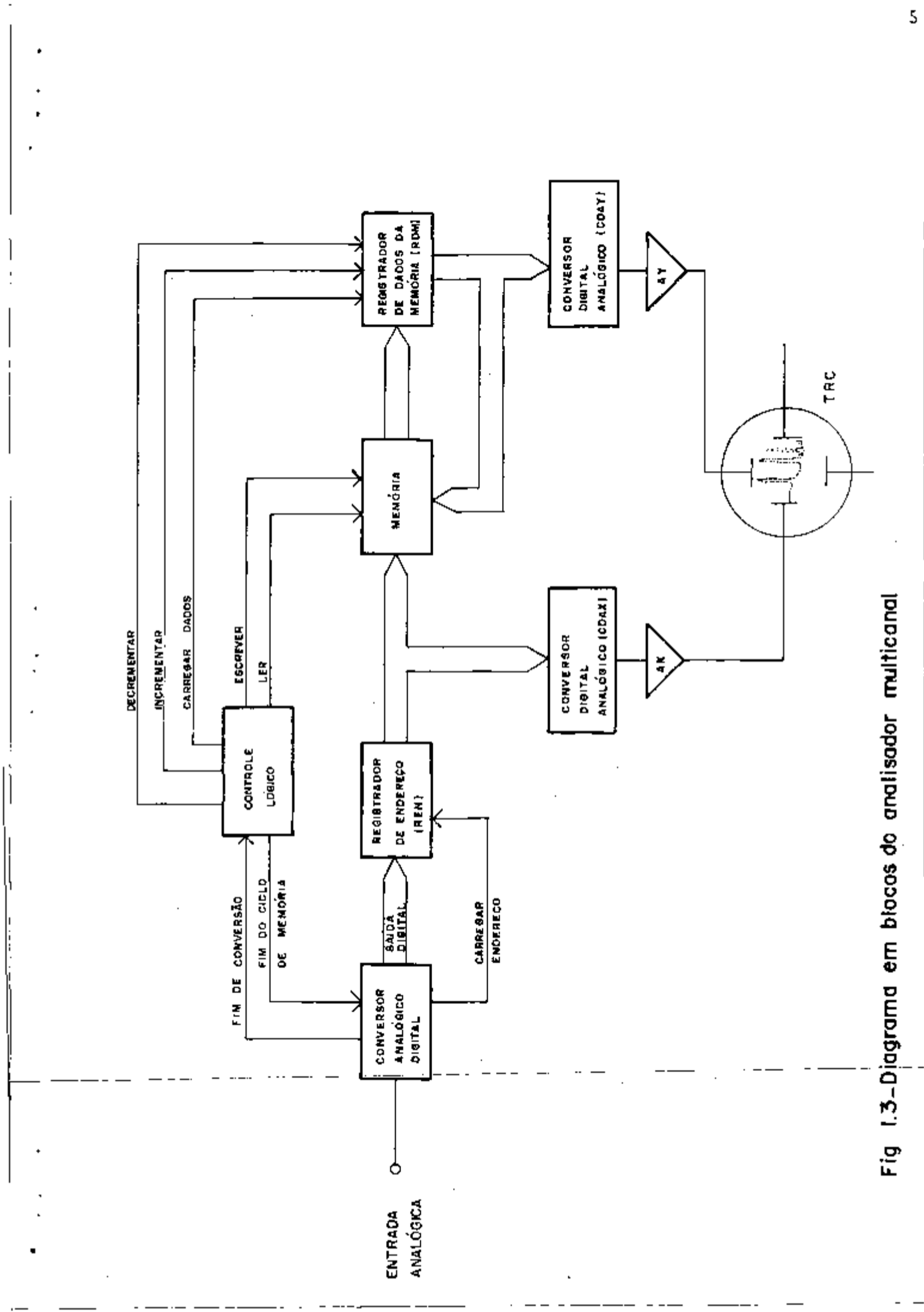


Fig 1.3-Diagrama em blocos do analisador multicanal

Terminada a escrita, o controle lógico envia ao C.A.D. o sinal "Fim de Ciclo de Memória", liberando-o para o próximo processamento.

Conforme se verifica o conversor analógico digital é a parte mais crítica de um analisador multicanal, pois o desempenho geral do sistema depende principalmente desta unidade.

Para descrever o funcionamento de um conversor analógico digital, analisaremos a seguir um esquema básico conforme ilustrado na Fig. 1.4.

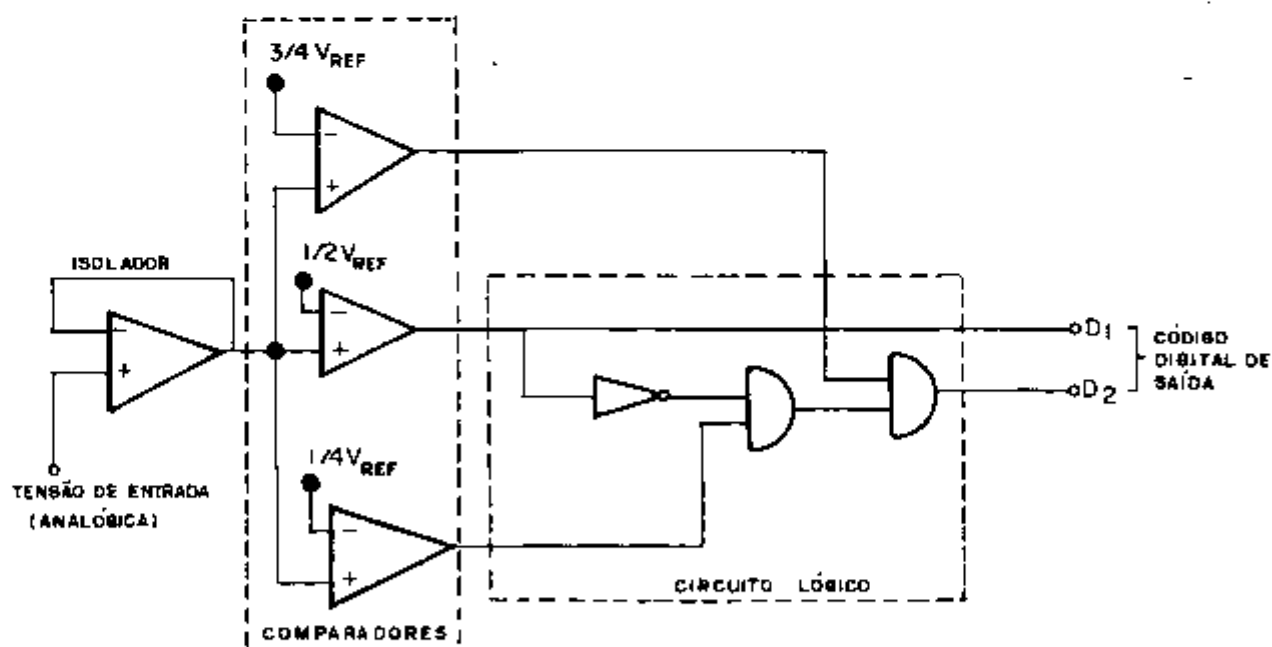


Fig 1.4 - Esquema básico de um conversor analógico digital

Nesse conversor um conjunto de níveis de referência (tensões de C.C.) chamados de níveis de discriminação, é aplicado aos comparadores do circuito.

O sinal de entrada, variável em uma faixa contínua de amplitudes é aplicado (via isolador) às outras entradas dos comparadores. As saídas dos comparadores são, por esta razão, um conjunto de variáveis binárias que especificam se o nível de entrada está acima ou abaixo de cada um dos níveis de discriminação. Esta informação é em seguida codificada (pelo circuito lógico), isto é, transformada em palavras codificadas na forma digital (neste caso, números binários).

O conversor acima (também chamado de conversor paralelo) codifica com apenas dois bits (D_0 e D_1). Mas evidentemente pode ser expandido para acomodar um número maior de bits.

Assim, podemos definir o conversor analógico digital como um dispositivo que converte uma faixa contínua de níveis de amplitude na entrada num conjunto finito e discreto de palavras codificadas digitalmente.

1.2. PARÂMETROS DE ESPECIFICAÇÃO DO CONVERSOR ANALÓGICO DIGITAL

Para permitir uma melhor compreensão dos Capítulos seguintes, serão definidos a seguir alguns dos parâmetros dos conversores A/D. Informações completas sobre estes e outros parâmetros podem ser encontrados nas referências^(7,9,19).

Denomina-se curva característica entrada/saída ou função de transferência do conversor A/D a um gráfico onde no eixo horizontal se plota a variável de entrada (amplitudes de entrada) e, no eixo vertical, a variável de saída (números binários), (vide Fig. 1.5).

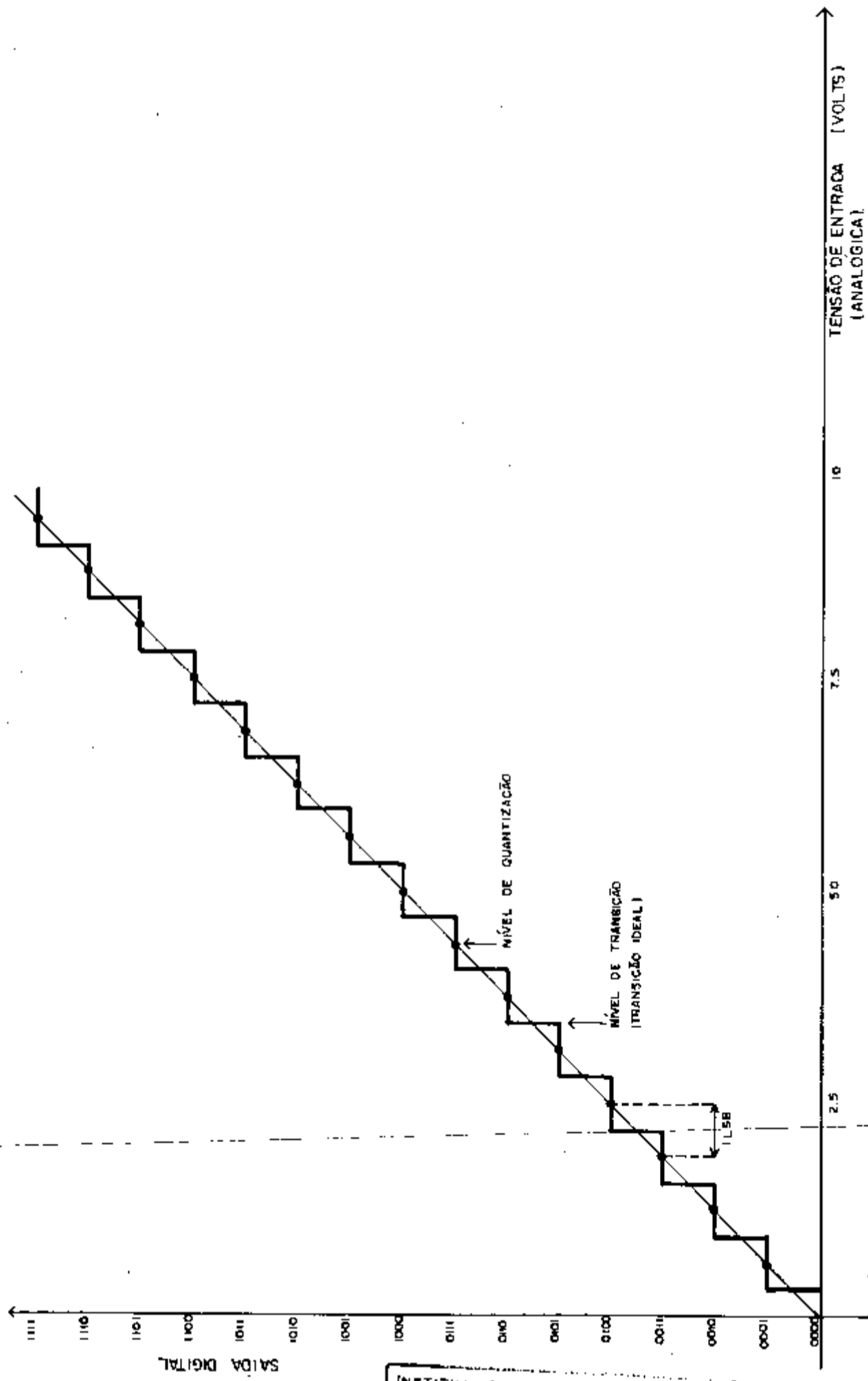


Fig. 1.5. Característica entrada/saída de um conversor A/D ideal de 4 BITS

Observa-se na Fig. 1.5 que a primeira transição do código digital de saída (mudança do código 0000 para 0001) foi ajustada para ocorrer a uma tensão de entrada equivalente a $1/2$ LSB. Um LSB (do inglês, "least significant bit" ou bit menos significativo) representa o intervalo unitário no eixo de saída da característica entrada/saída do conversor A/D. A tensão de entrada equivalente será igual a $\frac{V_{FE}}{2^n}$ onde V_{FE} é a tensão de fundo de escala do conversor e n é o número de bits do conversor.

A última transição do código digital de saída (de 1110 para 1111) foi ajustada para ocorrer em valor de tensão equivalente ao valor de fundo de escala (no exemplo igual a 10V) menos 1,5 LSB.

Com os ajustes acima, a tensão correspondente ao centro de cada degrau da característica E/S do conversor A/D, será igual à tensão de saída de um conversor digital analógico ideal de 4 bits, o qual seria então utilizado para gerar as tensões de entrada do conversor A/D.

A curva característica representa o mapeamento de amplitude entrada/saída, específico, entre um conjunto contínuo de amplitudes na entrada e um conjunto discreto de amplitudes de saída.

As amplitudes de saída, chamadas de níveis de quantização, devem ser definidas indiretamente porque a saída do conversor A/D consiste de um conjunto de palavras codificadas em digital, as quais não possuem um valor explícito. Por esta razão, são definidos os níveis de transição (ou tensões de transição) do conversor A/D como os níveis medidos (na entrada do conversor A/D) nas transições do código digital de saída.

Na realidade, para cada transição do código d:

tal de saída existe um conjunto de níveis de entrada que provocam esta transição o que caracteriza a incerteza da transição conforme está indicado na Fig. 1.9.

O nível de quantização pode então ser definido como o nível intermediário entre dois níveis de transição (Fig.1.5).

A Fig. 1.5 mostra que todos os valores analógicos dentro de uma dada faixa são representados pelo mesmo código digital (correspondente ao valor nominal na metade da faixa). Por esta razão, no processo de conversão existe um erro de quantização de $\pm 1/2$ LSB que só pode ser reduzido pelo aumento do número de bits do conversor.

De acordo com o tipo de característica apresentada pelo conversor A/D, podemos defini-lo como linear ou não linear. Neste trabalho estamos interessados apenas nos conversores lineares.

Em um conversor linear ideal a característica segue rigorosamente uma linha reta (Fig.1.5) porém, nos conversores lineares reais existem desvios de linearidade (Fig.1.6). Estes desvios são normalmente medidos e informados pelo fabricante do conversor A/D através da especificação de erro de linearidade (normalmente um valor máximo).

Quando uma tensão analógica é aplicada à entrada do conversor, a característica entrada/saída deve ter a forma de um escada com degraus de largura igual a 1LSB (Fig.1.5).

A uniformidade (em largura e altura) dos degraus, determina a linearidade da saída.

A característica de um conversor A/D pode ser no

notônica ou não. O conversor é dito monotônico quando para qualquer incremento da tensão de entrada, o código digital de saída sofre também um incremento correspondente ou permanece constante.

Em outras palavras, em um conversor A/D monotônico a curva de transferência entrada/saída nunca apresenta incremento negativo.

Os termos linearidade e monotonicidade estão ilustrados na Fig. 1.6.

O pior caso de não linearidade é a não monotonicidade da saída do conversor A/D quando o código digital resultante da conversão, não muda monotonicamente com a tensão de entrada. Neste caso, a um incremento de entrada o código digital de saída sofre um decremento no seu valor.

Os desvios de linearidade sofridos pelos conversores A/D lineares reais podem ser basicamente de dois tipos: integral e diferencial. O primeiro deles é chamado de erro de linearidade integral e o segundo erro de linearidade diferencial.

O erro de linearidade integral ou não linearidade integral é definido como uma porcentagem do fundo de escala por meio da relação $\frac{\Delta E}{E_{\text{máx}}}$ onde ΔE é a máxima diferença entre a curva característica de Entrada/Saída e uma reta de referência a qual é normalmente traçada entre o zero e o fundo de escala, como na Fig. 1.6. Os pontos extremos da reta são ajustados pelo usuário do conversor.

Em geral especifica-se um erro de linearidade integral máximo da ordem de 0,1% do fundo de escala para aplicações nucleares.

O erro de linearidade diferencial é definido co

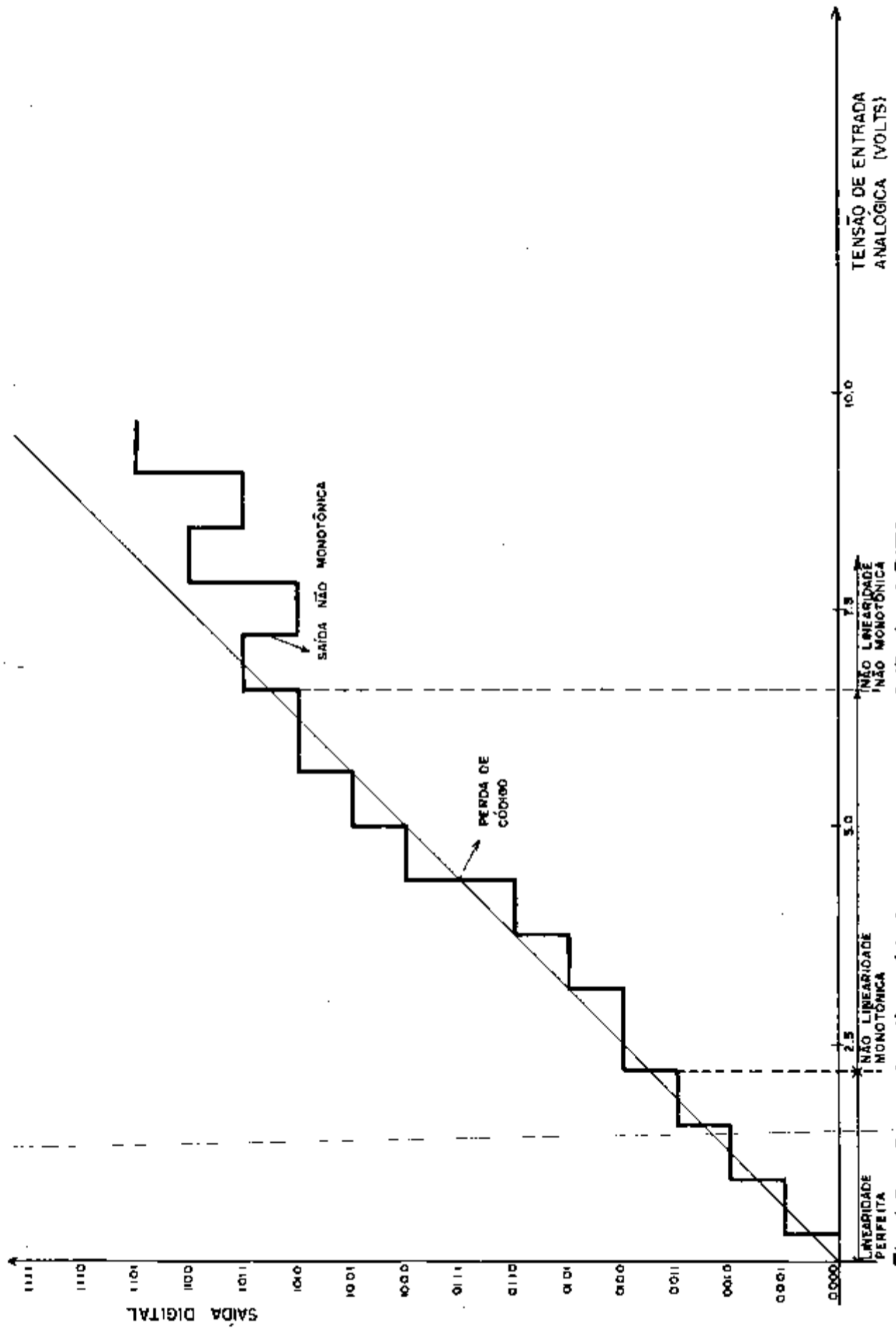


Fig 1.6 - Erros de linearidade em conversor A/D de 4 BITS

no $\left[\frac{V_{CX} - V_S}{V_S} \right] 100\%$, onde V_{CX} é a largura em volts do maior ou do menor canal e V_S , largura nominal do canal, é dada por $V_S = \frac{V_{FE}}{2^n}$ onde V_{FE} é a tensão de fundo de escala e n é o número de bits do conversor. O erro de linearidade diferencial pode também ser expresso como uma fração do LSB.

O erro de linearidade diferencial ou a não linearidade diferencial afeta a largura dos canais do conversor. O erro na largura do canal leva a uma distorção no espectro de energia verdadeiro, porque o canal acumulará um número de contagens maior ou menor que o real. Na prática, estipula-se um erro máximo inferior a 1% porque caso contrário, a figura desenhada na tela do multicanal ficará completamente distorcida e ininteligível. Esta exigência impõe uma séria restrição ao projeto do conversor analógico digital, particularmente se o número de canais é grande.

Tais considerações tem levado, até recentemente, ao uso praticamente exclusivo dos conversores A/D que utilizam o método de Wilkinson (explicado adiante), devido ao baixíssimo erro de linearidade diferencial que lhe é inerente.

Um outro conceito importante em conversores A/D é o de perfil de canal, que representa uma distribuição de probabilidades versus altura de pulso (ou energia) necessária para atingir o canal em questão. Somente o conhecimento dos perfis dos canais permite descrever completamente o conversor A/D, por que características como monotonicidade não são observáveis através da medição do erro de linearidade diferencial.

De acordo com a definição dada, o perfil ideal

para um canal qualquer deverá ser retangular e de largura igual à largura nominal do canal (Fig.1.7).

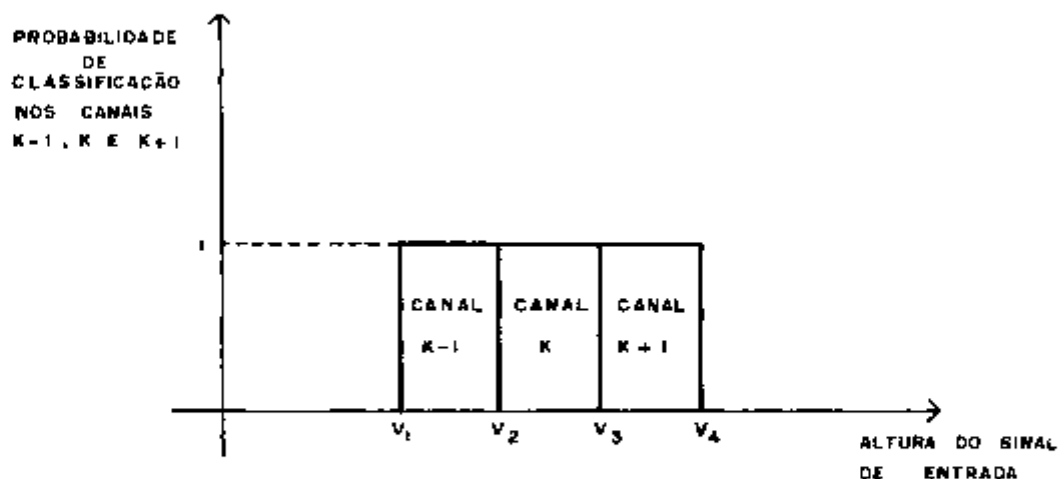


Fig. 1.7 - Perfis de canais ideais

O perfil retangular do canal K da Fig. 1.7 significa que qualquer pulso com amplitude na faixa situada entre V_2 e V_3 , terá 100% de probabilidade de ser classificado no canal K, ou em outras palavras, terá sua amplitude analógica codificada em digital com o código correspondente ao canal K. Fora desta faixa de amplitudes, a probabilidade de classificação no canal K será igual a zero.

Para os conversores A/D em geral há sempre o problema de introdução de ruído (no sinal de entrada, nos estágios de entrada e no conversor propriamente dito), o qual provoca o espalhamento do perfil do canal, ocasionando os perfis trapezoidais tais como na Fig. 1.8, que representam uma aproximação dos casos práticos.

Define-se resolução de um conversor A/D como o inverso do número de canais. Um conversor que possua 100 canais possui uma resolução de uma parte em 100; um conversor de 1000

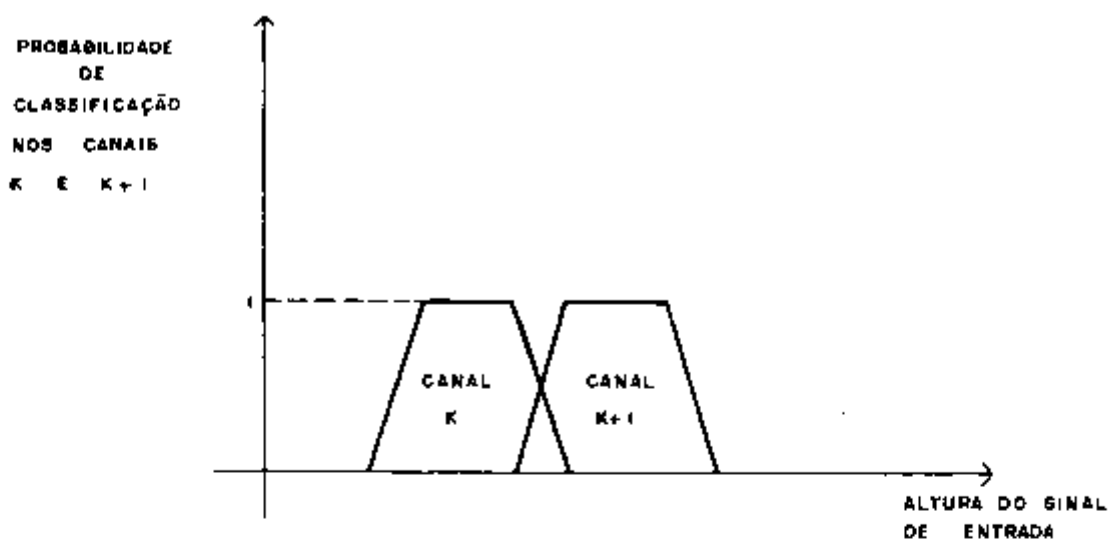


Fig. 1.8 - Perfis de canais típicos observados na prática

canais possui uma resolução de uma parte em 1000 ou seja é capaz de distinguir entre dois sinais diferindo em amplitude de até um milésimo da faixa de amplitudes de entrada.

Um conversor A/D com n bits não é necessariamente um conversor com resolução de n bits. Por outro lado, a resolução do conversor A/D naturalmente não pode ser melhor que aquela indicada pela quantidade de bits da palavra digital de saída.

Diversos fatores inerentes ao projeto, podem impedir que um conversor A/D real de n bits obtenha uma resolução consistente com o número de bits de sua palavra digital de saída.

Todos os circuitos analógicos apresentam ruído (gerado em seu interior). Se o nível de ruído r.m.s do conversor-A/D; referido à sua entrada (ou de um conversor D/A referido a sua saída), for maior que 1 LSB, então, devido a este fator somente, a unidade não terá uma resolução de n bits.

Em conversores A/D e D/A o ruído não pode exce

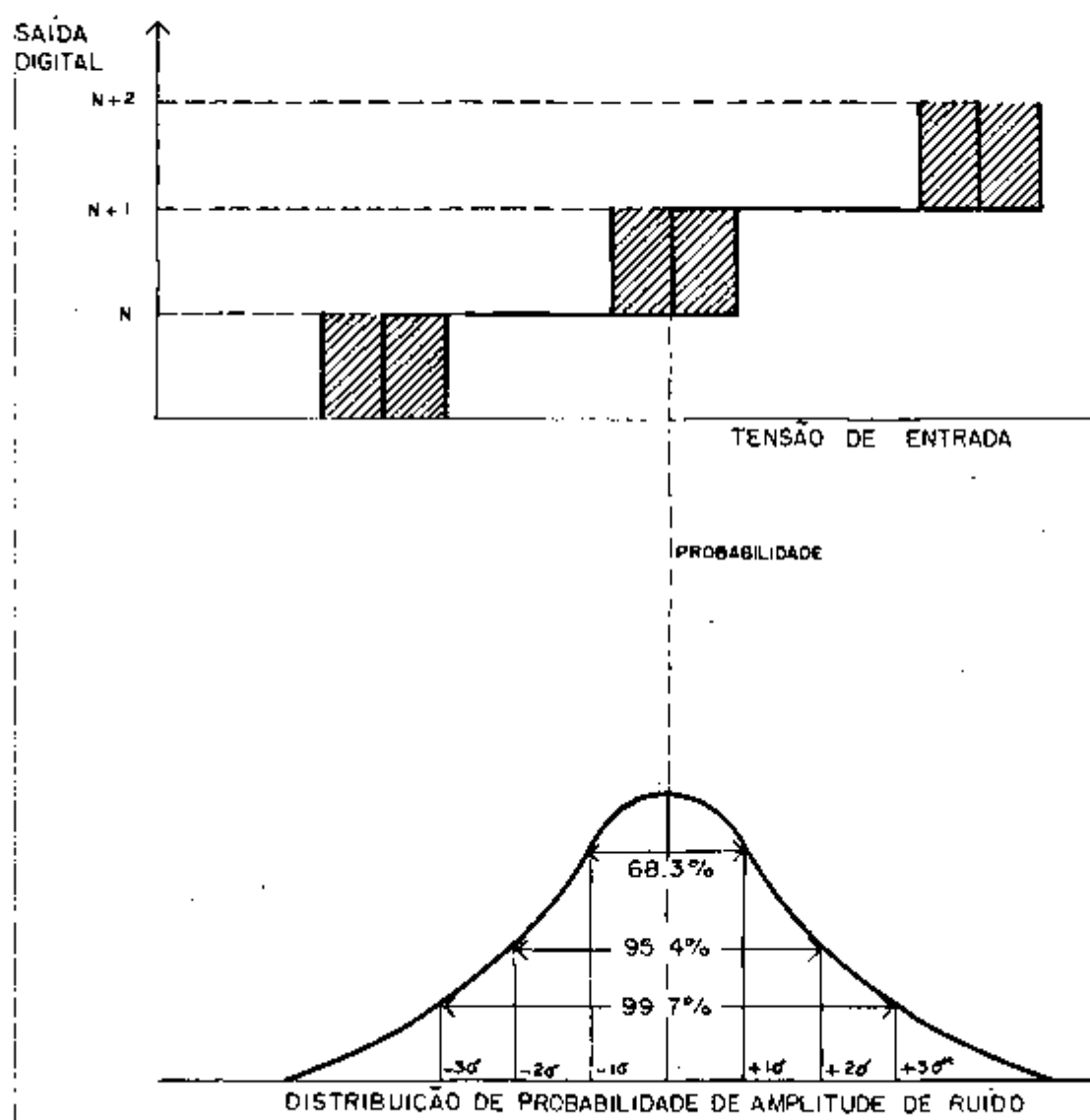


Fig 1.9 - Curva de distribuição Gaussiana

der o valor de 1 LSB dentro de uma faixa razoável de frequências. Para um conversor A/D, o ruído tanto no sinal de entrada, circuito de entrada (detetor de pico, etc) ou no conversor propriamente dito, pode aumentar o tamanho da banda de quantização e introduzir variações (de natureza estatística) nos códigos digitais de saída.

Os fabricantes de circuitos conversores A/D e D/A costumam especificar o nível de ruído do conversor em termos do nível de ruído 3σ onde σ é o desvio padrão de uma distribuição de probabilidade gaussiana de amplitude de ruído (Fig.1.9).

Outro parâmetro de interesse para os conversores A/D utilizados em medidas nucleares é o tempo de conversão. Este parâmetro é definido como o intervalo de tempo existente entre o aparecimento do pulso que inicia a conversão ("início de conversão") e o instante em que fica disponível para utilização, a palavra codificada em digital completa.

Quanto menor o tempo de conversão ou seja, quanto mais rápido o conversor A/D, maior é a taxa de contagem que este conversor pode processar. Um tempo de conversão mais curto implica também num tempo menor para os experimentos onde a flutuação estatística (inerente aos processos nucleares) é grande, especialmente aqueles que utilizam fontes radioativas de baixa atividade.

CAPÍTULO 2

O CONVERSOR A/D DE APROXIMAÇÕES SUCESSIVAS EM MEDIDAS NUCLEARES

2.1. INTRODUÇÃO

Uma conversão analógico digital pode ser realizada através de diversos métodos. A referência⁽⁷⁾ descreve os vários processos de conversão existentes e informa suas vantagens, desvantagens e aplicações mais usuais.

Em medidas nucleares emprega-se normalmente o método da rampa ("charge run down")⁽⁷⁾ proposto inicialmente por Wilkinson⁽²¹⁾ o qual é utilizado na quase totalidade dos equipamentos comerciais existentes em virtude de sua excelente linearidade diferencial.

Por outro lado, existe interesse na utilização de outros métodos de conversão em medidas nucleares, porque o conversor de Wilkinson é de difícil construção e de alto custo, especialmente se o número de canais for elevado.

Entre os vários métodos de conversão existentes, o de aproximações sucessivas permite a construção de conversores A/D extremamente rápidos e de custo relativamente baixo, os quais são atualmente disponíveis na forma de circuitos integrados ou de módulos híbridos, sendo largamente utilizados em instrumentos analíticos e médicos e em aplicações de uso geral.

Por outro lado, devido principalmente ao erro de linearidade diferencial, os conversores A/D de aproximações sucessivas não foram utilizados durante muitos anos em medidas nucleares. Porém, após a descoberta de um método de correção deste erro, o chamado método da escala móvel ("sliding scale"), por

Cottini e colaboradores⁽³⁾, conseguiu-se melhorar enormemente a linearidade diferencial destes conversores, o que possibilitou a sua utilização em espectrometria nuclear. Entretanto, a construção de conversores A/D de aproximações sucessivas com correção do erro de linearidade diferencial não era de uso comum, pois resultava num circuito complexo e caro.

Na década de 70, todavia, passou-se a utilizar intensivamente os microprocessadores, os quais tornaram simples e baratos os projetos de sistemas de aquisição de dados em geral. Esta situação obrigou os fabricantes de circuitos integrados ligados à área de aquisição de dados a desenvolverem um grande número de conversores de aproximações sucessivas, inicialmente módulos híbridos de custo relativamente elevado e posteriormente circuitos integrados monolíticos de custo menor. Desta forma ficou facilitado sobremaneira o projeto e a construção de conversores de aproximações sucessivas para aplicações nucleares, desde que fosse implementado um circuito corretor do erro de linearidade diferencial. Nas referências 10, 14 e 20 estão publicados diversos projetos de conversores de aproximações sucessivas com circuitos corretores baseados no método da escala móvel.

2.2. O CONVERSOR A/D DE APROXIMAÇÕES SUCESSIVAS

Em espectrometria nuclear, os sinais que chegam ao conversor A/D tem a forma de pulsos. Porém, apenas o valor correspondente à amplitude máxima (pico) dos pulsos deve ser convertido para digital. Este valor é detetado pelo detetador de pico e apresentado ao conversor A/D de aproximações sucessivas (Fig. 2.1) durante o tempo que este leva para realizar a conversão. O pulso de "início de conversão" é gerado logo após a deteção do pico do sinal de entrada. O circuito da porta linear impede a entrada de novos pulsos após o início da conversão.

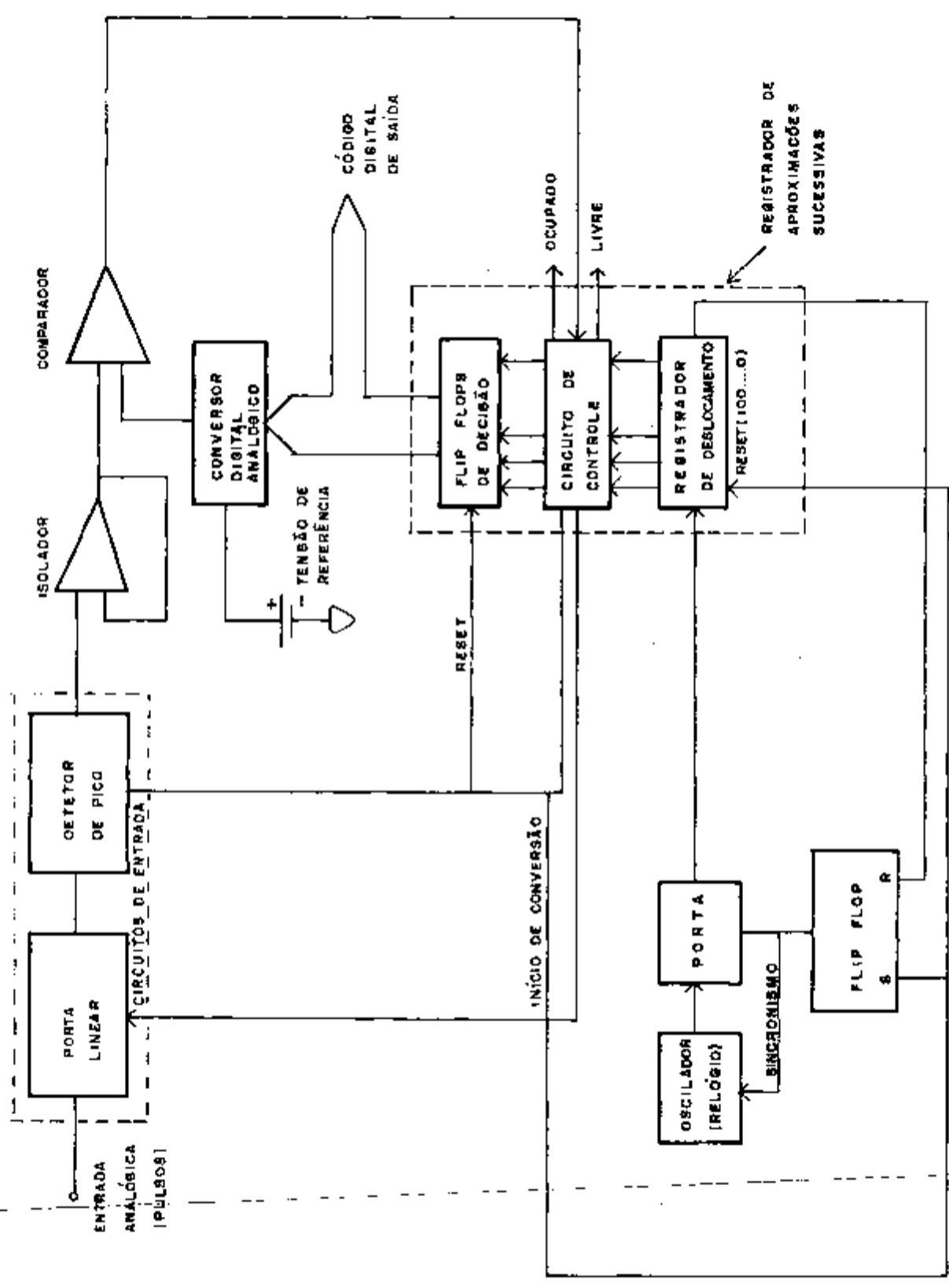


Fig 2.1 - O conversor A/D de aproximações sucessivas

No conversor A/D de aproximações sucessivas, conversor digital analógico (com a tensão de referência associada) fornece em sua saída níveis de tensão correspondentes ao estado dos flip flop de decisão, cada flip-flop representando um bit da palavra codificada em digital. Um comparador compara a saída do conversor D/A com o sinal de entrada desconhecido (qual será convertido para digital). O resultado da comparação (nível lógico zero ou um) é transferido para o flip-flop correspondente.

Mais detalhadamente, a operação do conversor A/D é a seguinte: Após receber um pulso de "início de conversão", o registrador de deslocamento é inicializado no código 10 ... 0 e ao mesmo tempo o conjunto dos flip-flops de decisão é inicializado também no código 10 ... 0. Desta forma, o valor digital gerado na saída dos flip flops representa a metade do fundo de escala e por conseguinte a tensão de saída do conversor D/A corresponde à metade do máximo valor que pode ser convertido para digital.

Se a tensão a ser convertida é maior que a metade do valor máximo, o comparador informa o circuito de controle para manter o flip flop mais significativo no nível lógico um. Se a tensão é menor que a metade do valor máximo, o flip flop mais significativo deve ser zerado. Após esta operação, é enviado um pulso do oscilador ao registrador de deslocamento, avançando o bit um no registrador um bit para a direita e ao mesmo tempo o flip flop mais significativo seguinte passa para o nível lógico um. A saída do conversor D/A representa agora 3/4 ou 1/4 do fundo de escala dependendo de o bit mais significativo ter sido mantido em um ou zerado. O processo continua de forma tal que a cada decisão (ou aproximação) sucessiva, mais e mais divisões finais são realizadas até que a resolução final é alcançada.

O processo de conversão A/D de aproximações sucessivas pode ser entendido como similar a uma pesagem com uma balança de braços na qual são realizadas comparações sucessivas do peso desconhecido com pesos padrões de valores decrescentes. No conversor A/D acima, os "pesos" são gerados pelo conversor D/A. Para o sistema binário de "pesos" torna-se evidente que as entradas do conversor D/A (que coincidem com as saídas dos flip-flops de decisão) representam o número do canal na forma binária. Por esta razão, este método de conversão também é chamado de aproximações binárias sucessivas.

Para o caso de um conversor de 1024 (2^{10}) canais são necessárias 10 comparações sucessivas e dez "pesos" diferentes, $V/2, V/4, V/8, \dots, V/1024$, onde V é o maior valor de tensão que pode ser convertido para digital. A principal dificuldade associada com o método de aproximações sucessivas é a realização dos "pesos" com suficiente exatidão, especialmente os "pesos" maiores, a fim de obter uma linearidade diferencial aceitável. Em geral se o erro de linearidade diferencial, tiver que ser menor que $X\%$, o maior "peso" terá que ser implementado com uma exatidão dentro de uma faixa equivalente a $X\%$ do menor "peso". Supondo, por exemplo, que um conversor A/D de 1024 canais gere o "peso" $V/2$ com um valor menor que o normal, com um erro de uma parte em 10^4 , e considerando também que os demais "pesos" sejam exatos, então, o canal de número 512 terá uma largura aproximadamente 5% menor que a nominal e os demais canais terão largura correta.

Numericamente isto pode ser verificado da seguinte forma:

$$\frac{V}{2^{10}} = \text{largura nominal do canal}$$

$$\frac{V}{2 \cdot 10^4} = \text{erro de } 1/10^4 \text{ no peso } V/2$$

$$\text{Logo: } \frac{V}{2 \cdot 10^4} = X \frac{V}{2^{10}}$$

onde x é o erro na largura do canal.

$$\text{Logo: } X = \frac{2^{10}}{2 \cdot 10^4} \implies X = 5\%$$

Devido à dificuldade em realizar na prática os "pesos" com suficiente exatidão e estabilidade (conforme será visto adiante), torna-se necessário a utilização de métodos de regularização da largura dos canais ("smoothing") para diminuir o erro de linearidade diferencial, tal como o método da escala móvel já citado.

2.3. O CONVERSOR DE WILKINSON

Na próxima seção comparamos o conversor de aproximações sucessivas ao conversor de Wilkinson. Por esse motivo, apresentamos nesta seção uma descrição rápida deste último tipo de conversor A/D.

No conversor de Wilkinson⁽²¹⁾, após a coleta de carga correspondente ao pico do pulso de entrada pelo capacitor C (Fig.2.2), o circuito de controle é gatilhado (pulso de "início de conversão") de forma que, simultaneamente, uma corrente de descarga proporcional a uma tensão de referência é aplicada ao capacitor e um contador de alta velocidade é incrementado via oscilador gatilhado (observe que o contador é zerado previamente pelo circuito de controle).

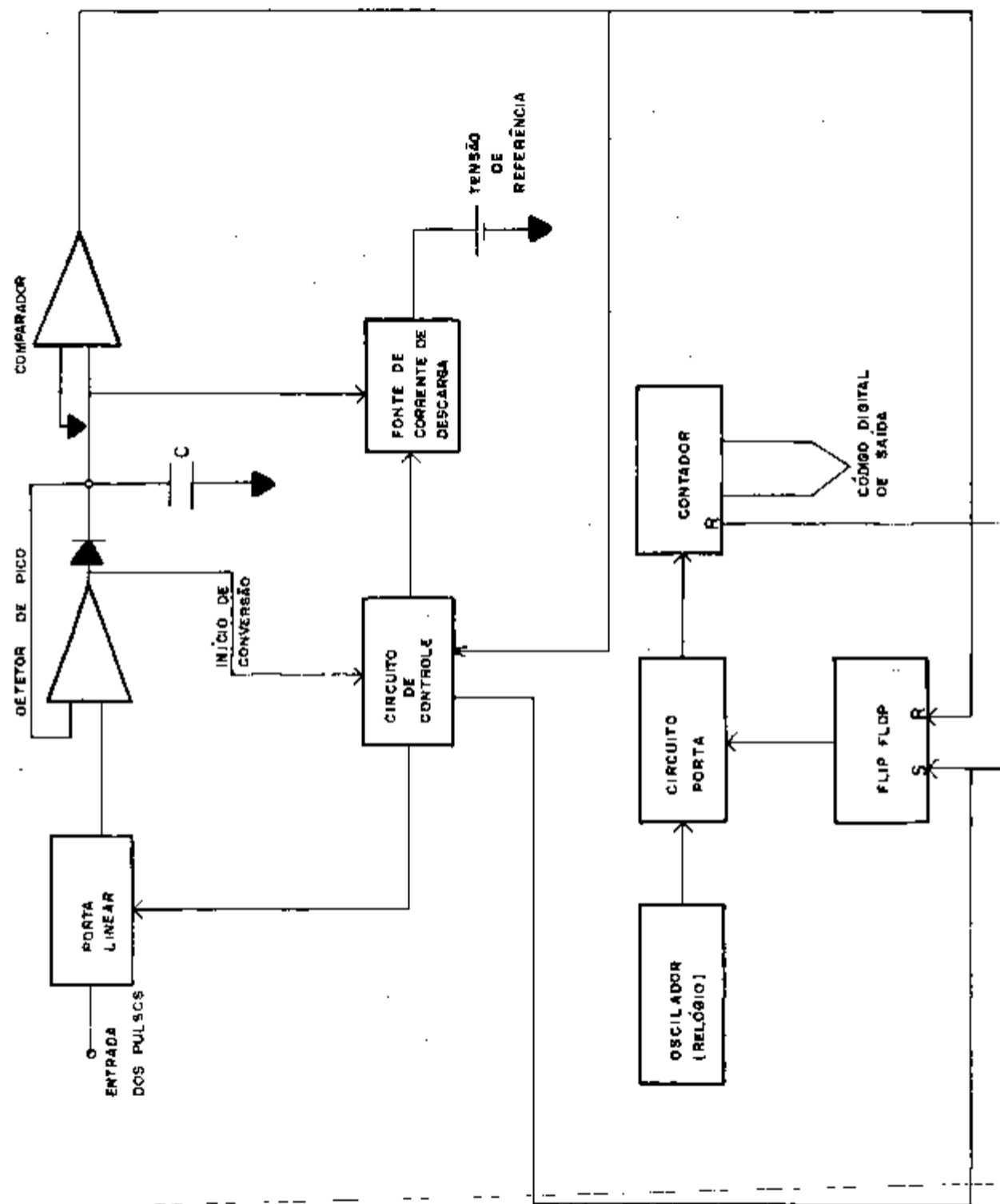


Fig 2.2- Conversor analógico digital de Wilkinson

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DO RIO GRANDE DO NORTE

Quando a carga no capacitor alcança o valor nominal do zero, a contagem é interrompida. Logo, o período de descarga e o número de ciclos (ou pulsos) do oscilador são proporcionais à amplitude do pulso de entrada. Neste tipo de conversor incrementos aproximadamente iguais de carga (descarga) no capacitor representam um avanço na contagem do contador. A estrutura é então inerentemente monotônica e com alto grau de linearidade diferencial.

A exatidão da conversão depende da estabilidade da corrente de descarga e da frequência do oscilador, mas não do capacitor C.

Caso se deseje alto grau de resolução com tempo de conversão curto devem ser empregadas frequências elevadas no oscilador, porque o tempo de conversão do conversor de Wilkinson de um determinado número de canais é proporcional ao número do canal.

2.4. COMPARAÇÃO ENTRE OS CONVERSORES A/D DE WILKINSON E DE APROXIMAÇÕES SUCESSIVAS

Nesta comparação mostra-se que, globalmente o conversor A/D de aproximações sucessivas corrigido é mais vantajoso para aplicações de espectrometria nuclear que o de Wilkinson.

Os dois métodos de conversão são comparados em termos de velocidade (tempo de conversão), não linearidade diferencial e implementação prática.

1. Tempo de Conversão

O tempo de conversão para o conversor de Wilkinson é proporcional ao número do canal. Para o N-ésimo canal, são necessários N ciclos do os

cilador (relógio) ou um tempo NT (onde T é o pe-
 ríodo do oscilador). O tempo de conversão só po-
 de ser reduzido por meio do aumento da frequên-
 cia do oscilador, o que torna necessário a utili-
 zação de circuitos digitais mais rápidos. Por es-
 ta razão, a velocidade de conversão do conversor
 de Wilkinson é limitada pela máxima frequência
 do oscilador a ser processada pelos circuitos di-
 gitais associados. Quanto maior a frequência de
 operação, mais difícil a construção do circuito.
 Um conversor A/D de Wilkinson de 12 bits com os-
 cilador de 100 MHz (período igual a 10 ns), pos-
 sui um tempo de conversão máximo igual a 40 μ s
 aproximadamente.

No conversor de aproximações binárias suces-
 sivas, o número de aproximações sucessivas ou o
 número de operações do circuito é $\log_2 N$, onde N
 é o número de canais do conversor, e o tempo de
 conversão é proporcional a este valor em primei-
 ra aproximação. Admitindo que o oscilador inter-
 no (relógio) deste conversor A/D tenha uma fre-
 quência de apenas 10 MHz (período igual a 100ns)
 seriam necessários somente 1,2 μ s para realizar
 cada conversão ($100 \text{ ns } \log_2^{4096}$).

À primeira vista, pode parecer que o conver-
 sor A/D de aproximações binárias sucessivas terá
 um tempo de conversão muito menor que o de Wil-
 kinson, especialmente para grandes valores de N.
 Isto não é necessariamente verdadeiro conforme
 observou Guillon(8), porque as operações que con-

somem tempo nos conversores de Wilkinson são operações digitais enquanto que aquelas nos conversores de aproximações sucessivas são operações analógicas. Uma operação analógica é inevitavelmente mais lenta que uma operação digital, por que naquelas é necessário esperar algum tempo até que os transitórios desapareçam. Numa operação digital os transitórios não tem importância desde que se possa distinguir os estados lógicos zero e um. Por outro lado, caso o conversor A/D de aproximações sucessivas possua um grande número de canais, haverá necessidade de se esperar um tempo maior para cada operação analógica porque a precisão de tais operações deverá ser também maior.

Contudo, para um conversor A/D de aproximações sucessivas de 12 bits mesmo que o conversor D/A interno tenha um tempo de acomodação de transitórios ("settling time") de $1 \mu s$ (para 0,0125%) por decisão (ou aproximação sucessiva) o tempo máximo por conversão será apenas $12 \mu s$ ou seja $(1 \mu s \cdot \log_2^{4096})$, quando no exemplo do conversor de Wilkinson com uma frequência elevada no oscilador (100 MHz) o tempo máximo de conversão chegava a $40 \mu s$. Para o conversor A/D de Wilkinson chegar a um tempo de conversão comparável ao de aproximações sucessivas (no exemplo acima), seria necessário utilizar uma frequência próxima a 400 MHz no oscilador, o que torna difícil a construção do circuito, mesmo no atual estágio de desenvolvimento da eletrônica. Por outro lado a ve

locidade do conversor A/D de aproximações sucessivas pode ser aumentada com relativa facilidade.

2. Não Linearidade Diferencial

Do princípio do método de Wilkinson, vê-se que se a frequência for estável e a descarga linear, as larguras dos canais são quase idênticas, o que faz com que a não linearidade diferencial seja pequena. Porém, o início da descarga do capacitor deve estar sincronizado com o pulso do oscilador para evitar problemas na seleção do canal. Esta exigência e as citadas anteriormente (estabilidade da frequência e descarga linear) dificultam também a implementação prática do circuito.

Nos conversores A/D de aproximações sucessivas a não linearidade diferencial não é boa devido as dificuldades já citadas de se implementar na prática os "pesos" com suficiente exatidão e estabilidade. Porém, este problema pode ser resolvido através de circuitos corretores, entre os quais os que utilizam o método da escala móvel.

3. Implementação Prática

A implementação prática dos conversores A/D de aproximações sucessivas para aplicações nucleares é mais simples e barata que para os conversores A/D de Wilkinson, porque os primeiros já estão disponíveis na forma de módulos híbridos ou circuitos integrados e só necessitam de alguns circuitos adicionais (relativamente fáceis de se

implementar) para corrigir o erro de linearidade diferencial. Se considerarmos ainda a construção de conversores de alta resolução (maior que 10 bits) e velocidade (tempo de conversão menor que 40 μ s), a vantagem se torna ainda maior para o lado do conversor A/D de aproximações sucessivas.

CAPÍTULO 3

O ERRO DE LINEARIDADE DIFERENCIAL EM CONVERSORES A/D DE APROXIMAÇÕES BINÁRIAS SUCESSIVAS

Um conversor analógico digital do tipo de aproximações binárias sucessivas é composto como já vimos por diversos circuitos tais como comparador, conversor digital analógico, referência, circuitos lógicos padronizados etc. De todos os componentes citados acima, o conversor digital analógico é o principal responsável pela variação na largura dos canais do conversor analógico digital e por esta razão será analisado com certo detalhe.

A explicação dada a seguir evidencia como surge o erro de linearidade diferencial.

O conversor digital analógico normalmente utilizado em conversores analógico digitais de aproximações binárias sucessivas (especialmente os conversores modulares e a circuitos integrados), é constituído basicamente por uma rede de resistores, um conjunto de chaves eletrônicas, e um amplificador de saída tal como está indicado na Fig.3.1.

A conversão do código digital de entrada para uma tensão analógica de saída é realizada através da conexão de cada uma das entradas da rede de resistores a uma tensão de referência V_R ou ao zero volts. A comutação das chaves eletrônicas é comandada pelos bits de entrada do conversor. Cada seção da rede de resistores contribui com uma parte da tensão total. O amplificador operacional isola a rede de resistores da saída (o ganho deste estágio pode ser unitário ou não).

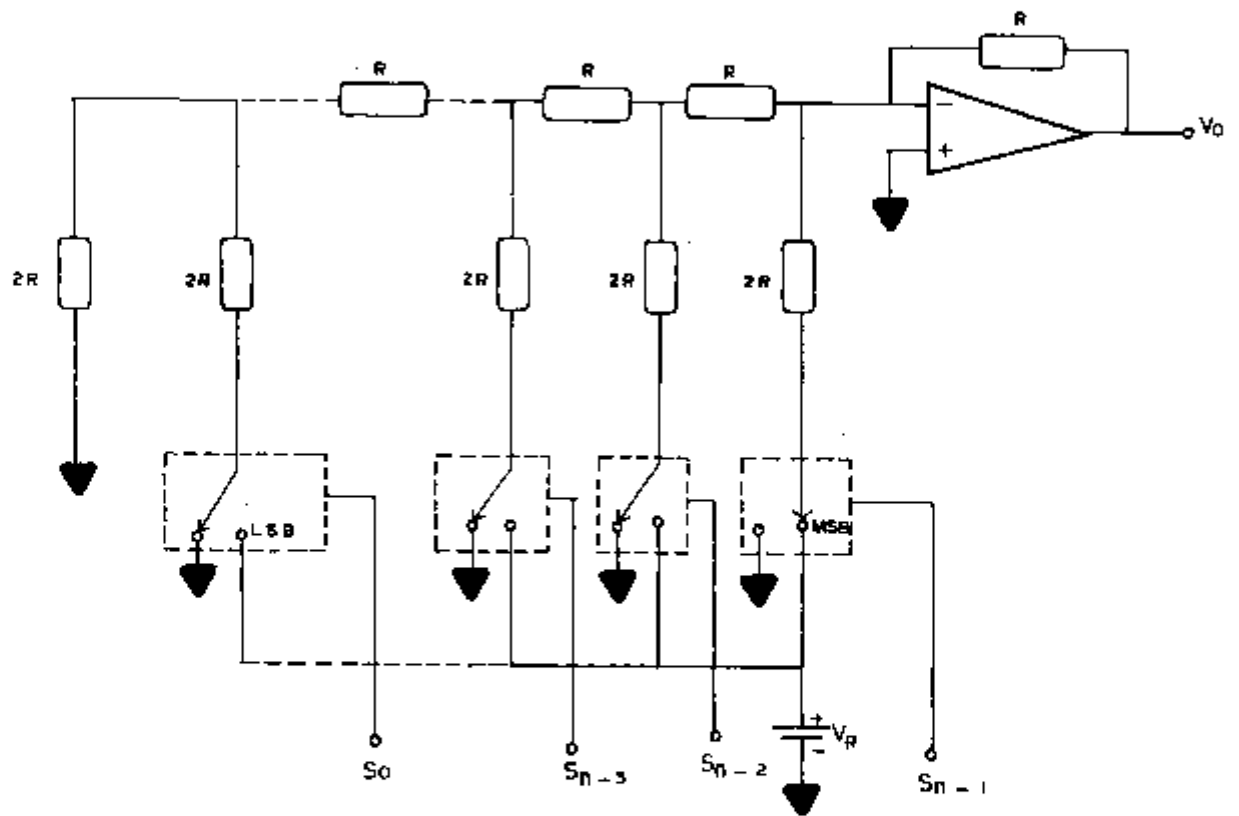


Fig 3.1 .. Conversor D/A utilizando a rede R-2R

Para efeito de análise utilizaremos a Fig. 3.2⁽¹⁸⁾. Conforme se observa, o conjunto de resistores do conversor utiliza somente dois valores de resistência, R e 2R.

Na Fig. 3.2a somente estão indicados 4 bits, mas naturalmente, a rede pode ser expandida de forma a acomodar um número arbitrário de bits. Na figura em questão, por razão de simplicidade, foram omitidas as chaves do conversor, mas deve ser entendido que quando $S_k = 1$ o resistor correspondente é conectado a uma tensão V_R e quando $S_k = 0$ o resistor correspondente é aterrado.

Supondo $S_0 = 1$ e $S_1 = S_2 = S_3 = 0$ e aplicando o teorema de Thevenin em AA', a nova configuração do circuito fica igual à da Fig. 3.2c onde encontramos o gerador equivalente $\frac{V_R}{2}$ e o resistor equivalente R. À medida que aplicamos o teorema de Thevenin a outros pontos do circuito (BB', CC', DD'), a tensão equivalente de Thevenin é dividida por 2 enquanto que a impedância de saída equivalente permanece constante e igual a R. Desta forma o circuito equivalente final para a saída do circuito é igual ao da Fig. 3.2d.

Caso seja repetido o procedimento para $S_1 = 1$, $S_0 = S_2 = S_3 = 0$, o circuito equivalente final será igual ao da Fig. 3.2d com a diferença no valor da fonte de tensão que agora será $V_R/2^3$. Desta forma, cada chave contribui com seu peso binário apropriado e, para o arranjo da Fig. 3.2a, teremos:

$$V_o = V_R \left(\frac{S_3}{2^1} + \frac{S_2}{2^2} + \frac{S_1}{2^3} + \frac{S_0}{2^4} \right)$$

ou

$$V_o = \frac{V_R}{2^4} (S_3 2^3 + S_2 2^2 + S_1 2^1 + S_0 2^0) \quad (2.1)$$

De uma forma mais geral, ou seja para o caso de

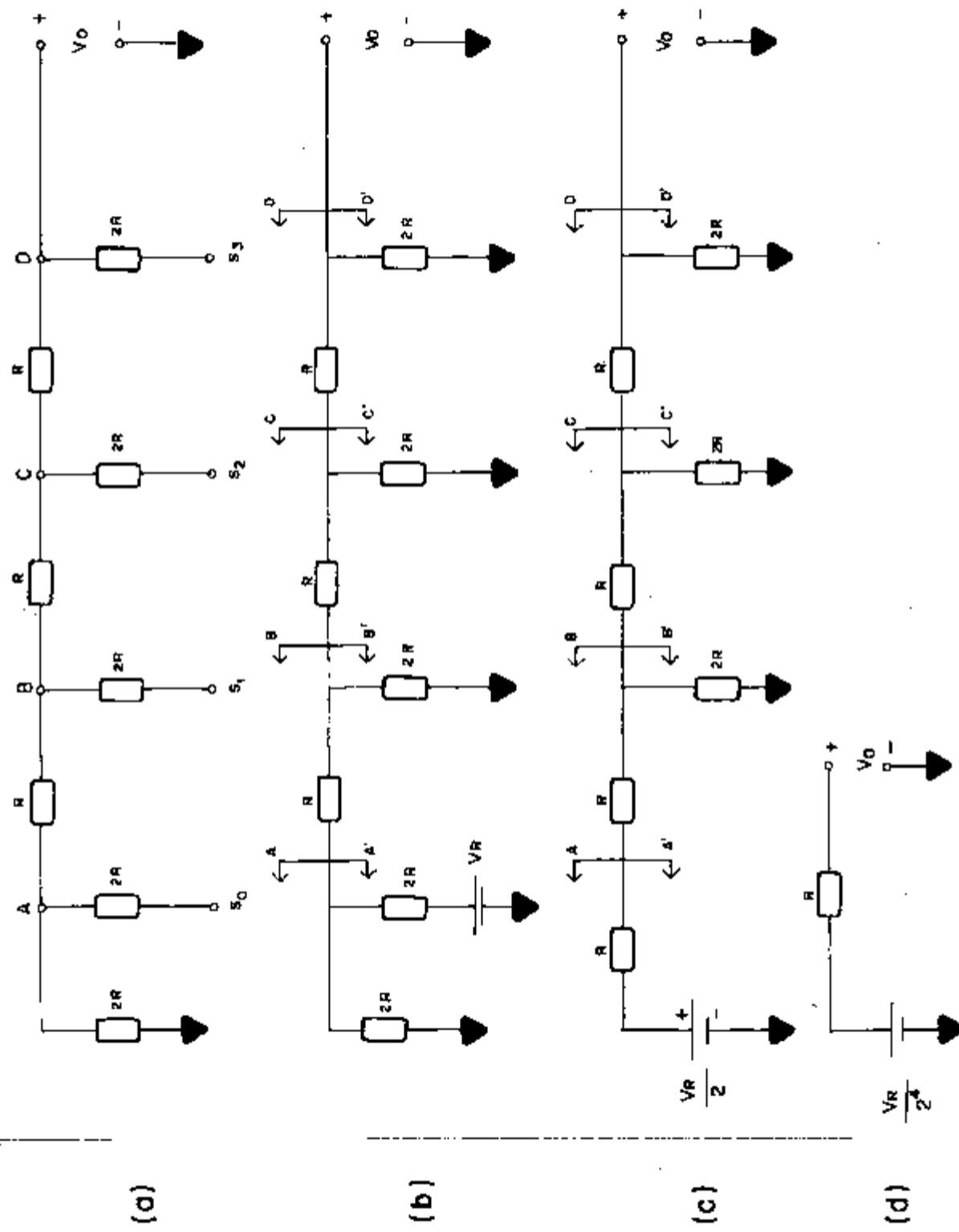


Fig 3.2_ Conversor digital analógico tipo R-2R

n chaves, ou de um conversor D/A de n bits, teremos:

$$V_o = \frac{V_R}{2^n} (S_{n-1} 2^{n-1} + S_{n-2} 2^{n-2} + \dots + S_0 2^0) \quad (2.2)$$

A explicação acima assumiu que os resistores são ideais. Supondo agora que os resistores da rede apresentem uma certa tolerância nos seus valores, poderemos analisar a sua influência sobre a linearidade do conversor A/D que utiliza a rede em questão.

Considerando a rede R - 2R da Fig. 3.2a composta por resistores com a mesma tolerância (x%), e, assumindo que na entrada é aplicado o código 1000, vamos calcular o gerador e o resistor equivalentes aplicando o teorema de Thevenin em AA'.

Cada resistor da rede terá um erro ϵ_n (com n variando de 1 a 8 no exemplo acima) no seu valor. Por conseguinte, o resistor equivalente (Fig. 3.2d) terá o valor da associação em paralelo de $2R + \epsilon_1$ e $2R + \epsilon_2$ ou seja: $R_e = R + \epsilon_p$, onde ϵ_p é o erro do resistor equivalente.

O gerador equivalente assumirá o seguinte valor:

$$V_e = S_0 V_R \frac{2R + \epsilon_1}{4R + \epsilon_1 + \epsilon_2}$$

Dividindo o numerador e o denominador por 4R, teremos:

$$V_e = S_0 V_R \frac{\frac{2R + \epsilon_1}{4R}}{\frac{4R + \epsilon_1 + \epsilon_2}{4R}} = S_0 V_R \frac{\frac{1}{2} + \frac{\epsilon_1}{4R}}{1 + \left(\frac{\epsilon_1 + \epsilon_2}{4R}\right)} \quad \text{ou}$$

$$V_e = S_0 \frac{V_R}{2} \frac{1 + \frac{\epsilon_1}{2R}}{1 + \left(\frac{\epsilon_1 + \epsilon_2}{4R}\right)} = \frac{S_0 V_R}{2} \left(1 + \frac{\epsilon_1}{2R}\right) \frac{1}{1 + \left(\frac{\epsilon_1 + \epsilon_2}{4R}\right)}$$

$\frac{\epsilon_1 + \epsilon_2}{4R} \ll 1$, porque o valor dos erros ϵ_1 e ϵ_2 é pequeno face ao valor dos resistores. Logo, podemos dizer que $\frac{1}{1 + (\frac{\epsilon_1 + \epsilon_2}{4R})} \approx 1 - (\frac{\epsilon_1 + \epsilon_2}{4R})$

Então:

$$V_e = \frac{S_0 V_R}{2} \left(1 + \frac{\epsilon_1}{2R}\right) \left(1 - \frac{\epsilon_1 + \epsilon_2}{4R}\right) \quad \text{ou}$$

$$V_e = \frac{S_0 V_R}{2} \left(1 + \frac{2\epsilon_1}{4R} - \frac{\epsilon_1 + \epsilon_2}{4R} - \frac{\epsilon_1}{2R} \frac{\epsilon_1 + \epsilon_2}{4R}\right)$$

A equação acima se reduz a:

$$V_e = S_0 \frac{V_R}{2} \left(1 + 2 \frac{\epsilon_1}{4R} - \frac{\epsilon_1 + \epsilon_2}{4R}\right)$$

O termo que contém o produto dos erros foi eliminado por ser muito pequeno.

Finalmente chegamos à seguinte equação:

$$V_e = S_0 \frac{V_R}{2} \left(1 + \frac{\epsilon_1 + \epsilon_2}{4R}\right) \quad \text{ou}$$

$$V_e = S_0 \frac{V_R}{2} (1 + A_0)$$

Aplicando o teorema de Thevenin a BB' obteremos uma expressão da forma: $V_e = S_0 \frac{V_R}{2} (1 + A_1)$

Na posição DD', teremos:

$$V_e = S_0 \frac{V_R}{2^4} (1 + A_3) \quad (2.3)$$

A expressão (2,3) pode ser reescrita para maior

clareza, de outra forma: $V_o = S_0 \frac{V_R}{2^4} (1 + E_0)$, onde V_o é a tensão de saída do conversor D/A e E_0 o erro associado ao bit menos significativo.

Repetindo o procedimento acima para os códigos 0100, 0010 e 0001, obtemos uma expressão semelhante aquela da equação 2.1:

$$V_o = S_0 \frac{V_R}{2^4} (1 + E_0) + S_1 \frac{V_R}{2^3} (1 + E_1) + S_2 \frac{V_R}{2^2} (1 + E_2) + S_3 \frac{V_R}{2} (1 + E_3) \quad \text{ou}$$

$$V_o = \frac{V_R}{2^4} [S_3(1+E_3)2^3 + S_2(1+E_2)2^2 + S_1(1+E_1)2^1 + S_0(1+E_0)2^0]$$

Para o caso de 1 conversor D/A de n bits, teremos:

$$V_o = \frac{V_R}{2^n} [S_{n-1}(1+E_{n-1}) 2^{n-1} + S_{n-2}(1+E_{n-2}) 2^{n-2} + \dots S_0(1+E_0)2^0] \quad (2.4)$$

Nota-se na equação (2.4) que a parcela que contribui com maior erro é a primeira, porque o fator multiplicador também é maior.

Os erros E_0, E_1, \dots, E_{n-1} são os principais causadores dos erros de linearidade diferencial em um conversor A/D que esteja utilizando um conversor D/A deste tipo em seu circuito.

Através da equação (2.4), podemos calcular facilmente para um conversor D/A de 3 bits o valor da tensão de saída correspondente a todas as combinações digitais da entrada e com os valores obtidos, calcular por diferença, a largura de todos os canais do conversor D/A.



Entrada do Conversor D/A (Digital)	Saída do Conversor D/A (Analógica)
000	0
001	$\frac{V_R}{8}(1+E_0)$
010	$\frac{V_R}{4}(1+E_1)$
011	$\frac{V_R}{4}(1+E_1) + \frac{V_R}{8}(1+E_0)$
100	$\frac{V_R}{2}(1+E_2)$
101	$\frac{V_R}{2}(1+E_2) + \frac{V_R}{8}(1+E_0)$
110	$\frac{V_R}{2}(1+E_2) + \frac{V_R}{4}(1+E_1)$
111	$\frac{V_R}{2}(1+E_2) + \frac{V_R}{4}(1+E_1) + \frac{V_R}{8}(1+E_0)$

TABELA 3.1 - Valores de Entrada/Saída de um Conversor D/A de 3 Bits

A largura de cada canal será:

Número do Canal	Largura do Canal
1	$\frac{V_R}{8}(1 + E_0)$
2	$\frac{V_R}{8}(1+2E_1-E_0)$
3	$\frac{V_R}{8}(1 + E_0)$
4	$\frac{V_R}{8}(1+4E_2-2E_1-E_0)$
5	$\frac{V_R}{8}(1 + E_0)$
6	$\frac{V_R}{8}(1+2E_1-E_0)$
7	$\frac{V_R}{8}(1 + E_0)$

TABELA 3.2 - Largura dos Canais de um Conversor D/A de 3 Bits

Do já exposto anteriormente, podemos tirar algumas conclusões interessantes:

Conforme está ilustrado na Tabela 3.2, o maior erro deve surgir no canal nº 4. Este canal é delimitado pelos códigos 011 e 100. Note que na passagem de 011 para 100, todos os bits do código digital de entrada sofrem alteração. Esta variação é mais sensível ainda em conversores com grande número de bits, de forma que os resultados da Tabela 3.2 podem ser extrapolados para um conversor com qualquer número de bits, ou seja, os canais onde ocorre maior alteração nos bits do código digital de entrada poderão possuir maior erro.

Intuitivamente podemos chegar a mesma conclusão, porque o código correspondente aos canais onde há maior alteração nos bits do código digital de entrada, envolve também o chaveamento de um grande número de bits, os quais levam a unidade conversor D/A, interna ao conversor A/D de aproximações sucessivas, a realizar grandes excursões em sua saída. Neste caso, são chaveadas porções significativas da rede de ponderação do conversor D/A, passando a fazer parte do circuito de saída do conversor aqueles resistores de maior peso e que portanto contribuem com maior intensidade para o erro global do sistema.

A conclusão acima é de grande importância e será utilizada adiante para simplificar a medida do erro de linearidade diferencial e o levantamento dos perfis de canais do conversor A/D com e sem circuito corretor (Capítulo 6).

Do exposto acima fica evidente que o conversor D/A deve utilizar resistores com valores de tolerância bastante reduzidos especialmente se o número de bits do conversor for grande.

Só recentemente (década de 70) com a introdução das chamadas "quad switches" e dos resistores em filmes finos ajustados por laser, (15)(16), é que se conseguiu implementar conversores D/A de qualidade a um custo razoável.

Através da curva característica entrada/saída do conversor A/D de aproximações sucessivas, podemos visualizar melhor o efeito dos erros do conversor digital analógico interno ao conversor A/D.

A função de transferência da Fig. 3.3 pertence a um conversor A/D de 4 bits com um conversor D/A interno que apresenta os seguintes erros nos bits individuais: $E_3 = + \frac{1}{2}$ LSB, $E_2 = - \frac{1}{2}$ LSB, $E_1 = 0$, $E_0 = 0$ (E_3 é o erro associado ao bit mais significativo, E_2 ao seguinte, e assim por diante).

O pior caso de erro de linearidade diferencial de $+ 1$ LSB, ocorre no código 0111 e as tensões de transição estão deslocadas de $(- \frac{1}{2}$ LSB) para 4 códigos situados abaixo do valor correspondente a metade do fundo de escala, e, $+ \frac{1}{2}$ LSB para 4 códigos acima da metade do fundo de escala.

Caso os erros apresentados pelo conversor D/A interno ao conversor A/D sejam de sinais opostos àqueles do conversor D/A anterior ($E_3 = - \frac{1}{2}$ LSB, $E_2 = + \frac{1}{2}$ LSB, $E_1 = 0$, $E_0 = 0$), então, a função de transferência do conversor A/D será igual à da Fig. 3.4. Nesta figura podemos observar a perda de código em 0111 (erro de linearidade diferencial igual a $- 1$ LSB) e o deslocamento das tensões de transição na direção oposta.

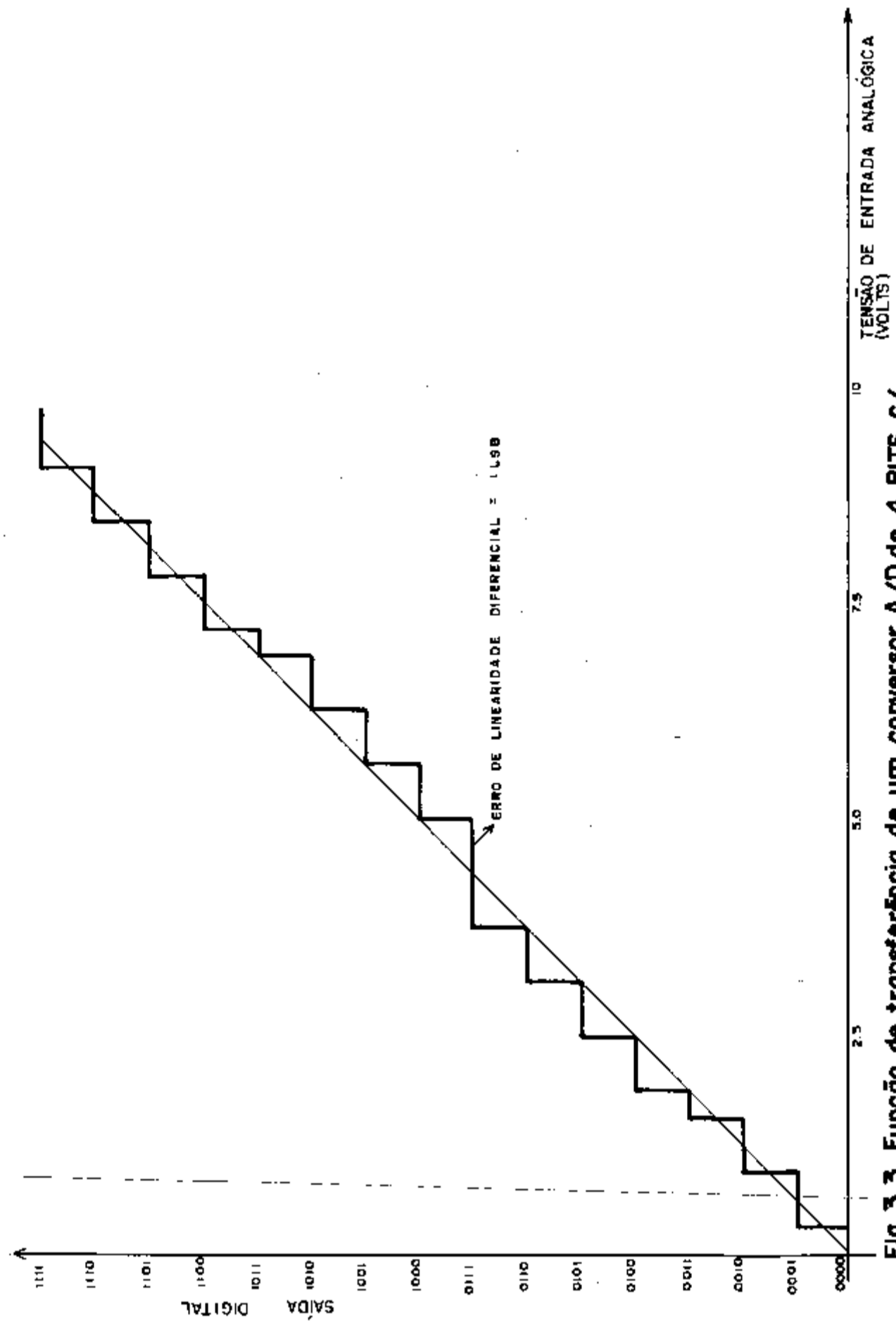


Fig 3.3 - Função de transferência de um conversor A/D de 4 BITS c/ C.D.A. interno com erro nos BITS individuais igual a : $E_3 = +1/2$ LSB, $E_2 = -1/2$ LSB, $E_1 = 0$, $E_0 = 0$

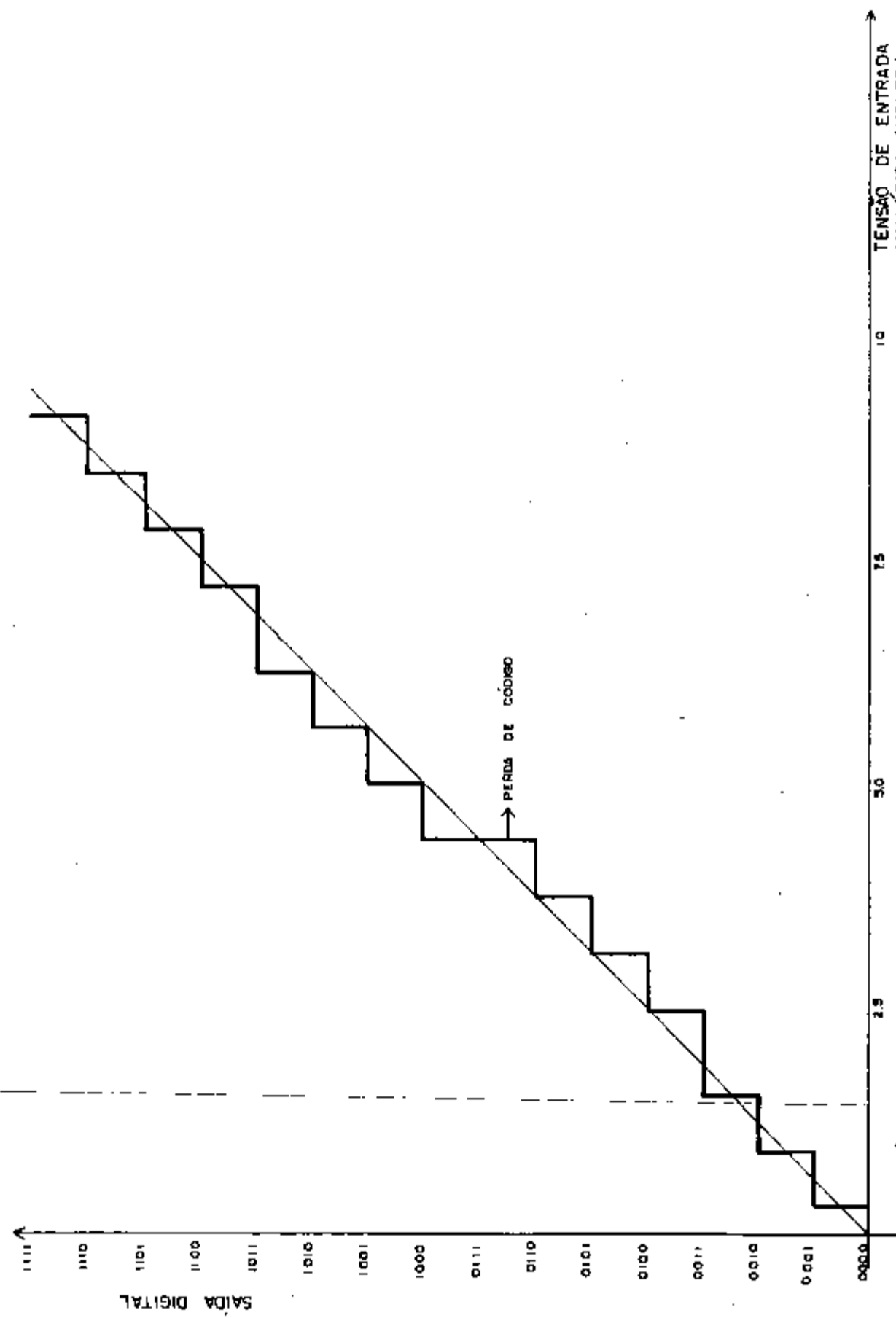


Fig 3.4 - Função de transferência de um conversor A/D de 4BITS com C.D.A. Interno c/ erro nos BITS individuais igual a: $E_3 = -1/2 \text{ LSB}$, $E_2 = +1/2 \text{ LSB}$, $E_1 = 0$, $E_0 = 0$

CAPÍTULO 4

CORREÇÃO DO ERRO DE LINEARIDADE DIFERENCIAL EM CONVERSORES A/D DE APROXIMAÇÕES SUCESSIVAS

4.1. O MÉTODO DE CORREÇÃO

Cottini e colaboradores⁽³⁾, conforme já citado no Capítulo 2, descobriram um método de correção chamado método da escala móvel, que pode ser aplicado à correção da não linearidade diferencial de qualquer conversor A/D, mas que apresenta particular interesse para o tipo de aproximações binárias sucessivas. Este método será exposto a seguir.

No conversor de aproximações sucessivas, um canal qualquer C_K é definido por dois limites nos níveis K e $K+1$ os quais possuem respectivamente os erros E_K e E_{K+1} com respeito a suas posições ideais K e $K+1$. Nestas condições, o centro do canal C_K será $\frac{K + K + 1}{2} = \frac{2K + 1}{2}$ com um erro igual a $\frac{E_K + E_{K+1}}{2}$. Por esta razão, o erro relativo na posição central do canal C_K é $\frac{E_K + E_{K+1}}{2} / \frac{2K + 1}{2} = \frac{E_K + E_{K+1}}{2K + 1}$, enquanto que a largura do canal possui um erro relativo igual a $\frac{E_{K+1} - E_K}{K+1-K} = E_{K+1} - E_K$. Em geral, o erro relativo na largura do canal é cerca de K vezes o erro relativo na posição central do canal.

Para corrigir o erro relativo na largura de um canal qualquer, através do método da escala móvel, utiliza-se o artifício de somar um "peso" analógico a ao sinal que vai ser convertido para digital (ou classificado no canal C_K). Desta for

ma, o sinal soma será classificado num canal diferente de C_K (por tanto, com erro também diferente). O código final de saída do conversor A/D, porém, não corresponderá ao do sinal presente na entrada e deve ser corrigido. A correção é realizada subtraindo-se do código final, o valor digital correspondente ao "peso" analógico somado à entrada.

O "peso" analógico a não é fixo, mas varia sequencialmente assumindo valores de zero a m , um para cada sinal a ser convertido para digital.

Quando se utiliza o artifício acima, o sinal de entrada será classificado no canal definido pelo extremos $K+a$ e $K+1+a$ e E_{K+a} e E_{K+1+a} .

O erro na largura do canal C_K que é visto pelo sinal de entrada (para um dado valor de a) não será mais $E_{K+1} - E_K$, mas $E_{K+1+a} - E_{K+a}$ independente do erro do peso analógico, enquanto que a posição central do canal será $K + \frac{1}{2} + \frac{1}{2}(E_{K+a} + E_{K+1+a})$.

Desde que o valor de a varie sequencialmente sempre que um novo sinal apareça na entrada do conversor A/D, o erro relativo efetivo na largura do canal para uma dada sucessão de pulsos será dado pela média abaixo:

$$E_{LK} = \frac{\sum_{a=0}^m (E_{K+1+a} - E_{K+a})}{m+1}$$

$$e \sum_{a=0}^m (E_{K+1+a} - E_{K+a}) = E_{K+1+0} - E_{K+0} + E_{K+1+1} - E_{K+1} + \dots$$

$$+ E_{K+1+m} - E_{K+m} = E_{K+1+m} - E_K$$

Logo:

$$E_{LK} = \frac{E_{K+1+m} - E_K}{m + 1}$$

O erro dado pela expressão acima é $m + 1$ vezes menor que o erro relativo na largura do canal do conversor A/D original.

Por outro lado, os pequenos deslocamentos sofridos pela posição central do canal devido a imprecisões dos pesos analógicos, são de pouca importância, desde que tais imprecisões sejam pequenas com respeito à largura do canal.

A realização prática do método descrito acima será explicada a seguir.

4.2. REALIZAÇÃO DO MÉTODO DE CORREÇÃO

O princípio básico da correção está indicado através da Fig. 4.1:

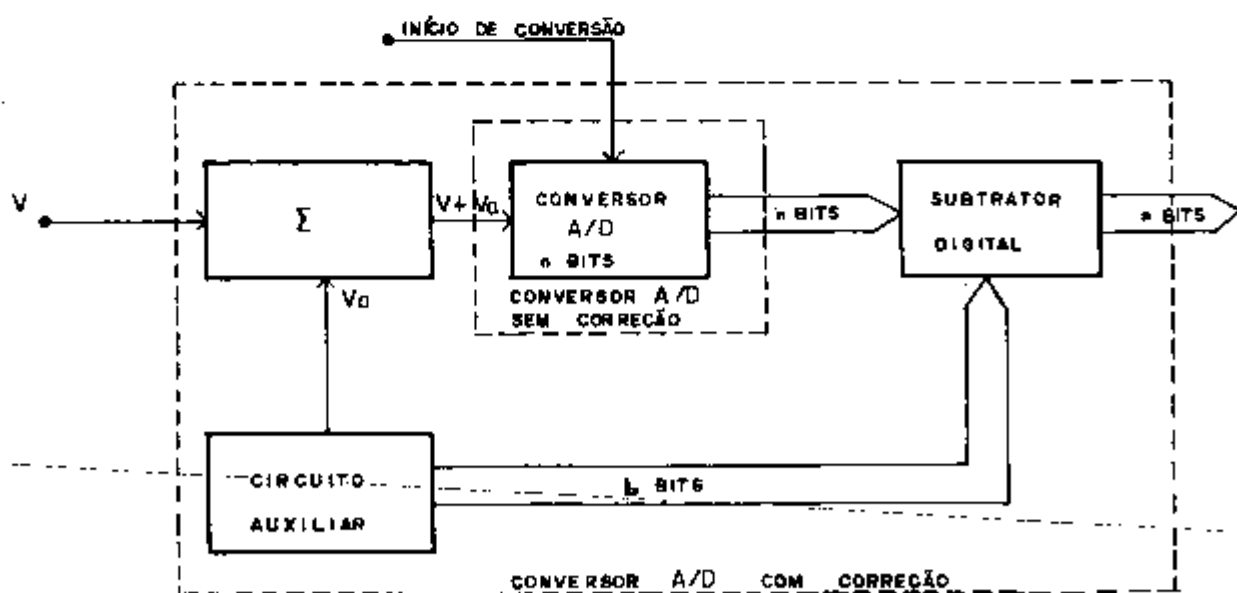


Fig 4.1 - Princípio básico do método de correção

O conversor A/D a ser corrigido é um conversor de n bits. A largura nominal do canal do conversor A/D é K volts.

A variável a ser convertida para digital (no caso, a tensão V proveniente do detetor de pico) não é aplicada diretamente ao conversor A/D, mas somada previamente com uma tensão V_a , gerada por um circuito auxiliar. A tensão auxiliar V_a não é fixa e varia de conversão para conversão, assumindo valores múltiplos de K volts. Para cada valor analógico da tensão auxiliar existe um valor digital correspondente (palavra de b bits).

A tensão soma $V + V_a$ é então aplicada ao conversor A/D (que apresenta um grande erro de linearidade diferencial), obtendo-se na saída a palavra digital (n bits) correspondente à tensão $V + V_a$. Para obtermos a palavra digital correta, correspondente a conversão da tensão V , devemos subtrair do valor digital assim obtido o valor digital correspondente à tensão auxiliar V_a . Na saída do subtrator obtemos então o código verdadeiro.

O conjunto dos blocos da Fig. 4.1 representa então o conversor A/D corrigido (com pequeno erro de linearidade diferencial).

No conversor A/D corrigido, caso a tensão auxiliar V_a assuma muitos valores, a distribuição estatística dos números finais dos canais do conversor A/D corrigido, será determinada por uma média ponderada sobre parte da faixa de operação do conversor A/D, e, por esta razão, será insensível a características (tais como largura) de qualquer canal. O princípio é por esta razão, análogo a se medir um objeto com uma régua de comprimento bem definido mas com divisões inexatas. Caso sejam feitas muitas medidas do mesmo objeto com a régua, mas utilizan

do diferentes porções da mesma, obtem-se então uma medida acurada desde que se tome uma média das medidas individuais.

O método acima é obviamente mais eficiente quando V_a varia numa larga faixa (por exemplo de V_0 a V_m com $m > 100$).

4.3. GERAÇÃO DA TENSÃO AUXILIAR

Um arranjo prático para gerar a tensão auxiliar V_a , consiste de um conversor digital analógico excitado por um contador que avança de uma contagem para cada conversão, tal como na Fig. 4.2.

Alternativamente, se o conversor A/D sem correção do erro de linearidade diferencial for do tipo de aproximações binárias sucessivas, pode-se utilizar o próprio conversor D/A interno ao conversor A/D para gerar as tensões auxiliares (V_a). Então, durante um certo tempo, o conversor D/A faz parte do circuito do conversor A/D de aproximações sucessivas e a seguir é chaveado de forma a gerar a tensão auxiliar V_a . Esta tensão é somada à tensão de entrada antes do detetor de pico (Fig. 4.3).

Na Fig.4.3 o conversor A/D de aproximações sucessivas é mostrado de forma mais simplificada que aquele da Fig. 2.2. O bloco do registro de aproximações sucessivas engloba vários dos blocos da Fig. 2.2.

Em nosso caso, optamos pelo arranjo da Fig. 4.2 porque utilizamos um conversor A/D modular comercial, o que torna impossível o acesso ao conversor D/A interno.

Por outro lado, o arranjo da Fig. 4.2 também é melhor porque resulta num conversor A/D mais rápido, e permite

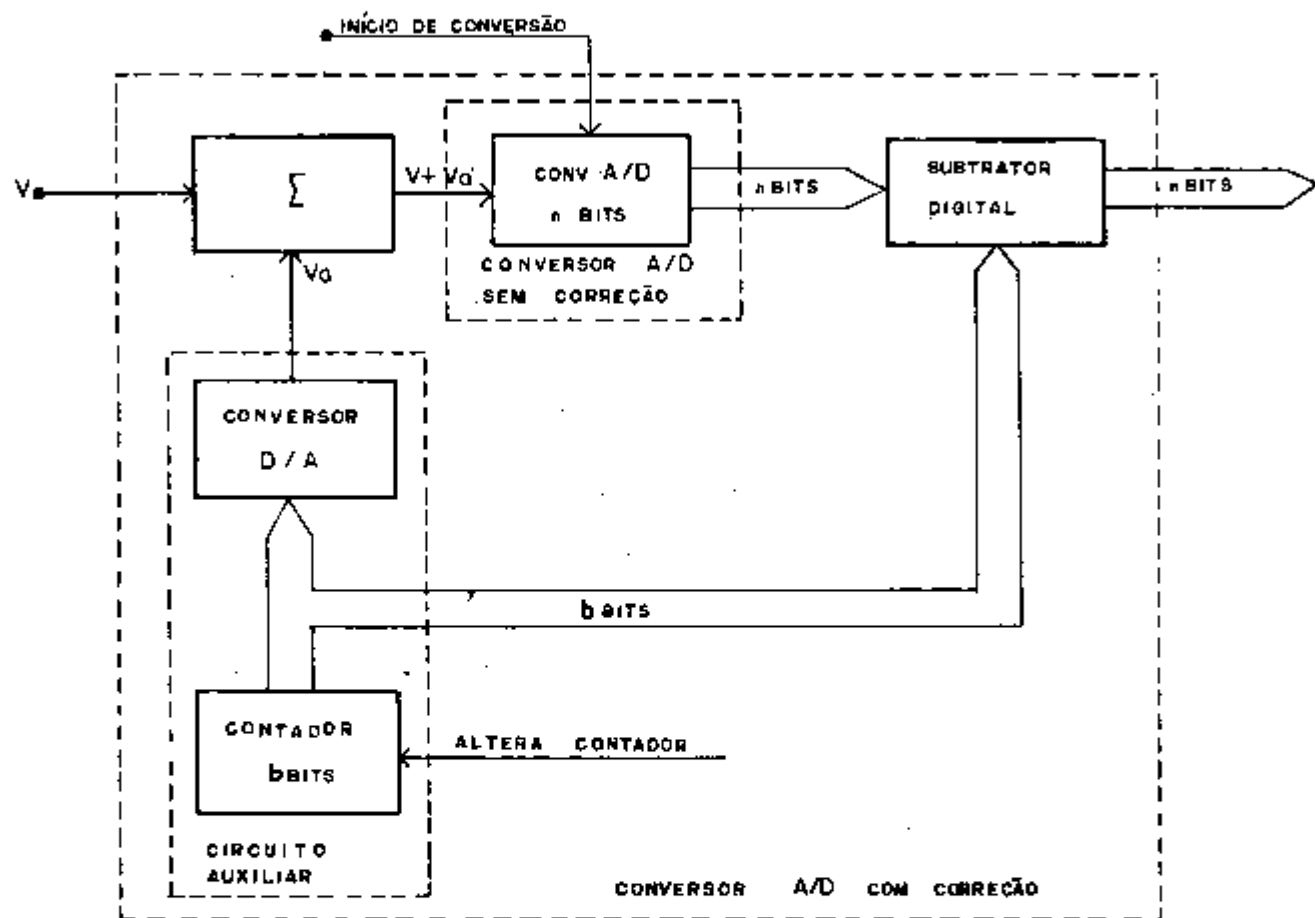


Fig 4.2 - Geração da tensão auxiliar

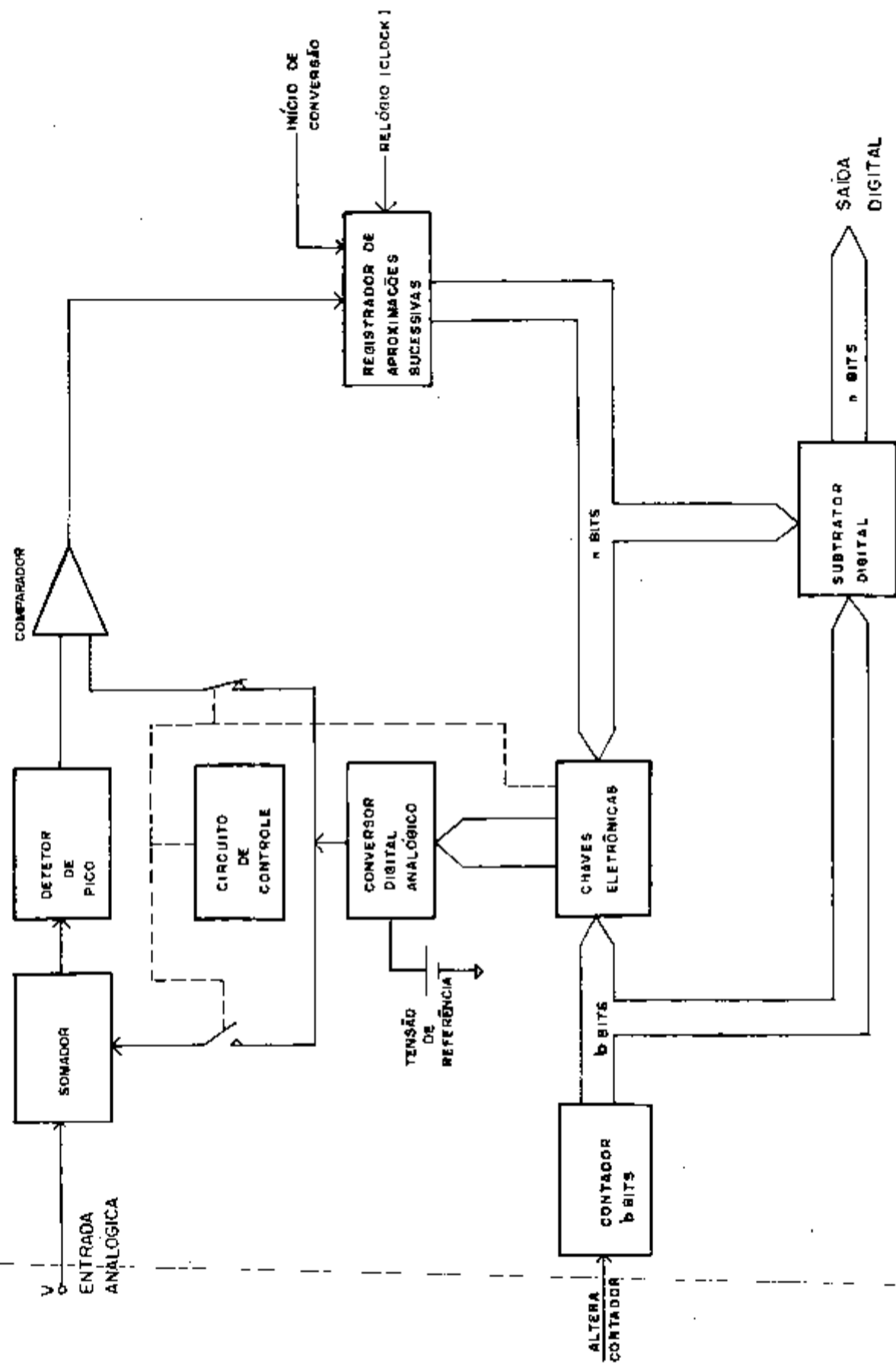


Fig. 4.3 - Conversor A/D de aproximações sucessivas com circuito de correção

a utilização de um conversor D/A mais preciso que o existente no interior do conversor A/D não corrigido.

4.4. LIGAÇÃO DO CONTADOR AO CONVERSOR D/A

Na Fig. 4.2 cada vez que é realizada uma conversão A/D, um número digital entre 0 e $2^b - 1$ (onde b é o número de bits do contador) é apresentado ao subtrator digital para ser posteriormente subtraído do código gerado pelo conversor A/D, e, um sinal analógico proporcional é somado àquele que se deseja converter para digital. O número digital a ser subtraído poderia em princípio avançar numa sequência monotônica de um passo a outro, porém conforme observou Kurz⁽¹⁰⁾, é preferível avançar o contador segundo uma sequência pseudoaleatória. Este tipo de operação é obtido por meio da conexão cruzada das linhas entre o contador e o conversor D/A (Fig. 4.4).

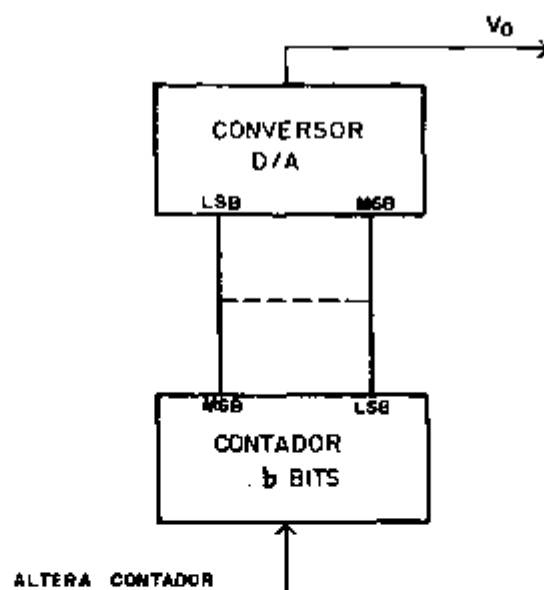


Fig 4.4 - Ligação do contador ao conversor D/A

A razão deste procedimento será exposta a seguir.

Quando se utiliza um pulsador de precisão de frequência constante para estabilização de espectro ou para teste, juntamente com os pulsos nucleares em processamento pelo conversor A/D, pode ocorrer que entre o aparecimento de um pulso do pulsador e a chegada do seguinte, o contador do circuito gerador da tensão auxiliar esteja na mesma posição anterior ou próxima desta. Esta condição só pode ocorrer se a taxa média dos pulsos que chegam para serem convertidos for aproximadamente constante e com um valor múltiplo inteiro (ou aproximado) da frequência do pulsador. Desta forma, o código correspondente à amplitude do pulsador convertida para digital, não sofrerá a ação do circuito corretor (ou sofrerá uma ação deficiente), e será afetado pela não linearidade diferencial do conversor A/D não corrigido. Se o contador avançar numa sequência pseudoaleatória, este problema é evitado.

O método de correção descrito acima pode evidentemente ser implementado de diversas maneiras, seja alterando a relação entre o número de canais do conversor A/D a ser corrigido e o número de canais do conversor auxiliar, ou variando-se a forma da distribuição dos estados internos (correspondentes a cada valor de tensão auxiliar V_a). Os estados internos são os estados do contador (m bits) citado anteriormente.

De uma maneira mais geral, podemos dizer que os estados internos podem ser variados aleatoriamente (com uma probabilidade de ocorrência $G(a)$) ou sequencialmente (neste caso $G(a) = 1$). Em qualquer dos casos porém, devemos realizar um número suficiente de conversões para minimizar o efeito de superposição dos perfis de canais adjacentes conforme ficou constatado experimentalmente (Capítulo 6).

CAPÍTULO 5

IMPLEMENTAÇÃO DO CIRCUITO CORRETOR DO ERRO DE LINEARIDADE DIFERENCIAL PARA CONVERSORES A/D DE APROXIMAÇÕES SUCESSIVAS

5.1. INTRODUÇÃO

Neste capítulo será analisado um circuito corretor de erro de linearidade diferencial, que foi implementado com o objetivo de comprovar a aplicabilidade do método de correção da escala móvel aos conversores A/D de aproximações sucessivas comerciais, tanto modulares como a circuitos integrados (híbridos ou monolíticos). Estes conversores, embora apresentem em geral excelentes características quanto à linearidade integral, ruído, monotonicidade, estabilidade com a temperatura, etc, não podem ser utilizados em medidas nucleares devido ao grande erro de linearidade diferencial a eles associado (em geral de 50% a 100%).

Aparentemente, a implementação comercial (pelos fabricantes de circuitos integrados) de conversores A/D de aproximações sucessivas com erros de linearidade diferencial menor que 1%, não se justifica pelo aumento do custo e baixo mercado consumidor (instrumentação nuclear).

Inicialmente, foi selecionado um conversor A/D comercial de aproximações sucessivas e em seguida, projetado o circuito de correção do erro de linearidade diferencial.

Para realizar este trabalho, escolheu-se o conversor A/D modelo ADC-12QZ da Analog Devices, em razão de suas características. Este conversor é do tipo modular, ou seja, to

do o circuito do conversor A/D é montado sobre uma placa de circuito impresso contendo componentes discretos e circuitos integrados, e o conjunto envolvido por invólucro apropriado. O acesso ao circuito é realizado por meio dos pinos do invólucro. Na Fig. 5.1 mostra-se o aspecto interno e externo deste conversor. Na Fig. 5.2 estão indicadas as conexões dos diversos pinos do invólucro ao circuito interno (extraído da referência número 1).

O conversor ADC-12Q2 é um conversor A/D de 12 bits que utiliza o método de aproximações sucessivas. Este conversor realiza cada conversão no tempo máximo de 40 μ s e possui erro de linearidade integral (exatidão relativa) e diferencial, ambos com valor máximo igual a $\pm 50\%$ ($\pm \frac{1}{2}$ LSB). Uma descrição completa de suas características aparece na referência(1) .

O projeto foi elaborado em torno de um conversor A/D de 12 bits e o produto final poderia ser em princípio um conversor A/D corrigido (com erro de linearidade diferencial menor que 1%) também de 12 bits. Preferiu-se porém, concluir o projeto com somente 10 bits devido principalmente à dificuldade em se medir o erro de linearidade diferencial do conversor A/D corrigido. Neste caso, o maior problema está ligado à qualidade dos instrumentos (nem sempre disponíveis) utilizados na medição, que é tanto mais crítica quanto maior o número de bits do conversor. Estes instrumentos devem possuir precisão e estabilidade de compatíveis com a medida a ser feita.

Uma segunda restrição à construção de um conversor A/D corrigido de 12 bits está relacionada com os erros introduzidos pelos coeficientes de temperatura do ganho e zero (ou "off set") do conversor A/D, conversor D/A e seção analógica e, da não linearidade diferencial (do conversor A/D). Esta restrição, no entanto, não chega a ser um empecilho porque os

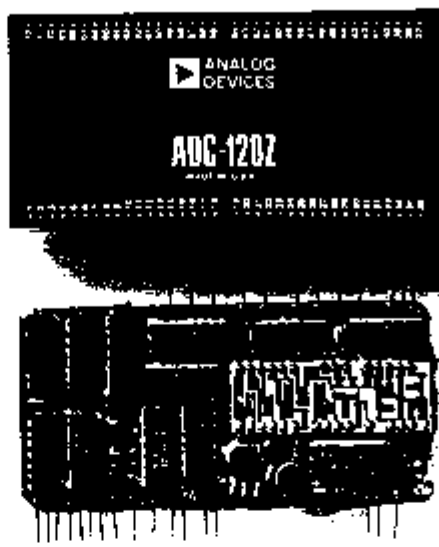


Fig 5.1 - Aspecto interno e externo do conversor ADC-120Z

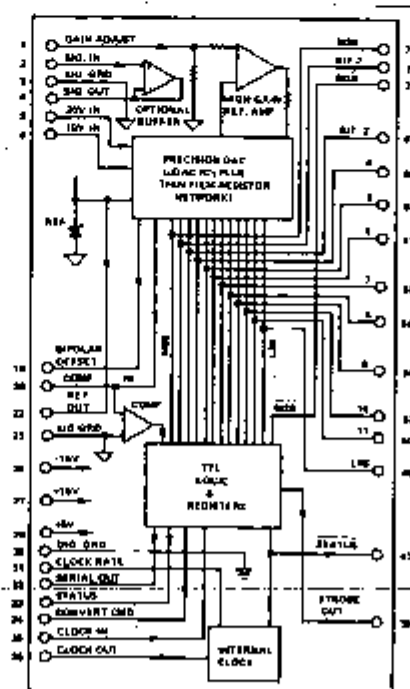


Fig 5.2 - Ligações dos pinos do invólucro do conversor ADC-120Z ao circuito interno

sistemas de aquisição de dados nucleares, especialmente aqueles de alta resolução, operam em ambientes com temperatura controlada (variação de temperatura máxima da ordem de $\pm 2^{\circ}\text{C}$) e possuem estabilizadores de espectro, os quais corrigem o ganho e o zero do sistema de aquisição de dados de forma a compensar pequenas variações que ocorrem dentro da faixa permissível de variação da temperatura do ambiente no qual os equipamentos estão inseridos.

Ainda com relação a estes erros, cabe ressaltar que em sistemas de aquisição de dados nucleares, as medidas são afetadas principalmente pelos erros introduzidos pelo coeficiente de temperatura da não linearidade diferencial, os quais afetam a largura dos canais do conversor A/D. O fabricante do conversor ADC-12QZ especifica um erro máximo de linearidade diferencial a 25°C , de forma que em outra temperatura qualquer este erro poderá ser maior ou menor. Admitindo uma variação máxima na temperatura ambiente de $\pm 5^{\circ}\text{C}$ em torno do ponto de calibração da instrumentação, podemos calcular para o conversor ADC-12QZ, a variação do erro de linearidade diferencial no pior caso.

Então:

Coeficiente de temperatura da não linearidade diferencial = $\pm 10 \text{ ppm}/^{\circ}\text{C}$ do fundo de escala (máximo)

Variação da temperatura de trabalho = 5°C

Variação da não linearidade diferencial = $5^{\circ}\text{C} \times$
 $\times (\pm 10 \text{ ppm}/^{\circ}\text{C}) = \pm 50 \text{ ppm ou } \pm 0,005\%$

Em tensão, esta variação representa $\pm 500\mu\text{V}$ ($\pm 0,005\%$ do fundo de escala) ou cerca de 20% da largura do canal (para 12 bits).

Então, para compensar a variação da não linearidade

dade diferencial com a temperatura, o circuito corretor deve ser projetado para corrigir um erro maior que 50%.

Com respeito aos demais erros (ganho e zero) se rão feitas a seguir algumas considerações.

Uma variação no ajuste de zero com a temperatura durante o levantamento do espectro, tende a deslocar todos os canais do conversor para a direita ou para a esquerda igualmente, sem afetar a sua largura. Só é afetada a posição do centro do canal. Se este erro atingir valores da ordem de $1/2$ LSB, o espectro levantado pelo sistema de aquisição de dados será afetado de forma significativa, surgindo então na tela do multicanal uma figura borrada (sem definição).

Uma variação no ajuste de ganho tende a expandir ou comprimir a escala (por exemplo 0 a 10V), ajustada inicialmente.

Todos os canais são afetados igualmente em largura, mas a posição do centro do canal é afetada de forma diferente de um canal para outro. Os últimos canais do conversor A/D apresentam, neste caso, os maiores erros (devido ao acúmulo dos erros dos canais anteriores). Um erro de ganho considerável ($1/2$ LSB), irá produzir na tela do multicanal um espectro borrado principalmente nos últimos canais. O borrão aumenta da esquerda para a direita ou seja do canal zero ao último canal.

Supondo que o sistema de aquisição de dados não possua estabilizador de espectro, podemos calcular o erro introduzido pela variação no ajuste de ganho e zero do conversor ADC 12QZ (para uma variação de temperatura de $\pm 5^{\circ}\text{C}$).

Então:

Coeficiente de temperatura do ganho = $\pm 30\text{ppm}/^{\circ}\text{C}$
da leitura (máximo). O pior caso será leitura igual ao fundo de escala.

$$\text{Erro do ganho} = 5^{\circ}\text{C} \times (\pm 30\text{ppm}/^{\circ}\text{C}) = \pm 150\text{ppm} \text{ ou } \pm 0,015\%$$

Em tensão, este erro equivale a $\pm 1,5 \text{ mV}$ (excessivo para um conversor de 12 bits porém tolerável para um conversor de 10 bits).

Coefficiente de temperatura do zero = $\pm 5\text{ppm}/^{\circ}\text{C}$ do fundo de escala (máximo).

Erro do zero = $5^{\circ}\text{C} \times (\pm 5\text{ppm}/^{\circ}\text{C}) = \pm 25\text{ppm}$ ou $\pm 0,0025\%$. Em tensão, este erro equivale a $\pm 250 \mu\text{V}$ (pequeno tanto para um conversor de 10 bits quanto para um de 12 bits).

5.2. DESCRIÇÃO GERAL DO CIRCUITO DE CORREÇÃO

Através da reunião e detalhamento das idéias apresentadas nas seções 4.2, 4.3 e 4.4, chegamos à configuração do circuito corretor indicada na Fig. 5.3, que será descrito e analisado nas seções subsequentes.

5.2.1. Seção Digital do Circuito Corretor

O "peso" analógico a ser somado ao sinal de entrada é gerado por um conversor digital analógico modular modelo DAC10Z-1 fabricado pela Analog Devices⁽¹⁾, escolhido em função de suas qualidades e disponibilidade no estoque de componentes.

O projeto foi elaborado de forma a permitir a utilização do conversor A/D corrigido na faixa de 0 a 10V. Desta forma, o conversor D/A DAC10Z-1 se enquadra perfeitamente neste objetivo, porque sua excursão de saída está situada na faixa de 0 a -10V.

A excursão negativa deste conversor não represen

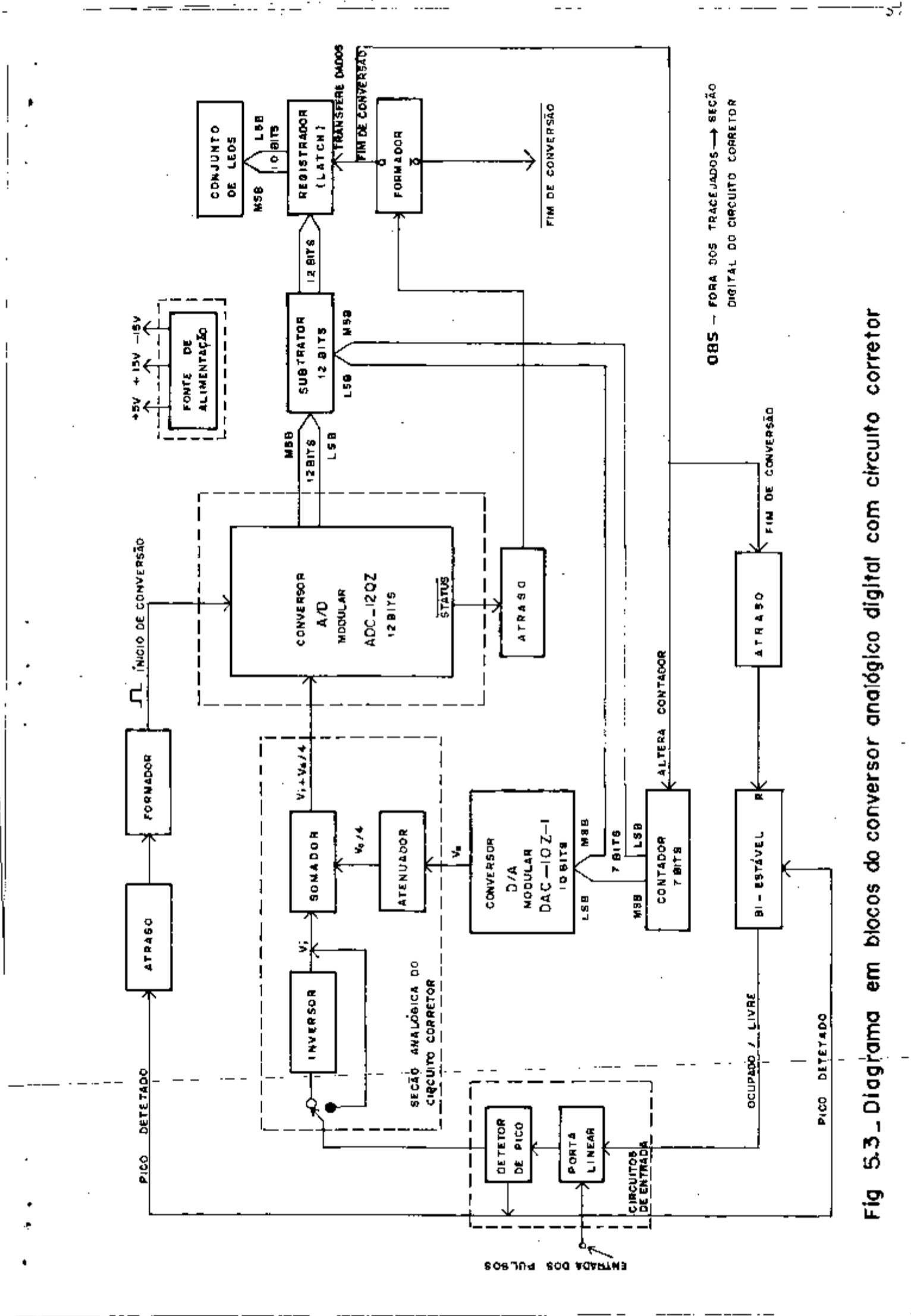


Fig 5.3 - Diagrama em blocos do conversor analógico digital com circuito corretor

ta um problema desde que o sinal de entrada seja também invertido (Esta função é realizada pelo bloco inversor na Fig. 5.3). Por outro lado, a resolução do conversor DAC 10Z-1 (10 bits) é inferior à do conversor ADC-12QZ(12 bits), o que nos obrigou a implementar um atenuador para a saída do conversor D/A a fim de permitir que os "pesos" analógicos gerados fossem múltiplos inteiros do valor de tensão correspondente ao LSB do conversor ADC-12QZ (1LSB, 2LSB, ...). Como a diferença de resolução é de 2 bits, a atenuação tem que ser igual a 4. A forma de realizar esta atenuação está detalhada na Fig. 5.5 e será explicada ao analisarmos a seção analógica do circuito de correção.

Neste ponto, vamos avaliar os erros apresentados pelos "pesos" analógicos.

O fabricante do conversor DAC10Z-1⁽¹⁾ especifica a exatidão do conversor em $\pm 1/2$ LSB. Como este conversor deve ser utilizado na faixa de 0 a -10V, a exatidão pode ser expressa em tensão como sendo igual a $\pm 4,88$ mV. No entanto, devido à presença do atenuador na saída do conversor, este valor de tensão é dividido por quatro ou seja $\pm 1,22$ mV. Porém, podemos seguramente afirmar que esta imprecisão (máxima) dos "pesos" analógicos será bem menor que $\pm 1,22$ mV, porque os três bits mais significativos do conversor D/A estão permanentemente em zero e de acordo com a expressão (2.4) (Capítulo 3), são eliminadas três parcelas que contribuem mais intensamente para o erro global do conversor. De qualquer forma, o erro residual nos "pesos" só irá afetar a posição do centro do canal. O erro final na posição do centro do canal será uma média dos erros dos "pesos" individuais do conversor.

Quanto aos erros do ganho e do zero do conversor D/A devido à variação da temperatura, serão feitas a seguir algumas considerações.

O erro do zero aumenta igualmente a amplitude de todos os "pesos". Desta forma, o único efeito apreciável neste caso será de deslocar o centro do canal. Admitindo uma variação de $\pm 5^{\circ}\text{C}$ na temperatura podemos calcular a variação do ajuste de zero do conversor DAC10Z-1.

Coeficiente de temperatura do zero = $10 \text{ ppm}/^{\circ}\text{C}$ do fundo de escala.

Erro do zero = $5^{\circ}\text{C} \times (10 \text{ ppm}/^{\circ}\text{C}) = 50 \text{ ppm}$ do fundo de escala.

Em tensão, este valor equivale a $500 \mu\text{V}$. Porém, devido ao atenuador, esta tensão será no máximo igual a $125 \mu\text{V}$. Este valor representa cerca de 1,2% da largura do canal (para 10 bits) e pode ser desprezado.

O erro do ganho afeta de forma diferente os "pesos" do conversor, sendo maior para os "pesos" maiores. Neste caso, além do deslocamento no centro do canal, o perfil do canal também é afetado havendo maior superposição entre canais adjacentes.

O coeficiente de temperatura do ganho do conversor DAC10Z-1 é $30 \text{ ppm}/^{\circ}\text{C}$ da tensão de saída⁽¹⁾, a qual no pior caso corresponde ao fundo de escala ou 10V. Como são utilizados apenas os 7 bits menos significativos do conversor D/A e, devido ao atenuador, o efeito deste coeficiente sobre o valor de tensão do "peso" gerado será 32 vezes menor. Este valor de tensão pode então ser calculado admitindo também neste caso uma variação de temperatura igual a $\pm 5^{\circ}\text{C}$.

De fato:

$$5^{\circ}\text{C} \times (30\text{ppm}/^{\circ}\text{C}) = 150 \text{ ppm (do fundo de escala)}$$

$$150 \text{ ppm} \times 10\text{V} = 1,5 \text{ mV}$$

$$\text{Erro máximo no "peso" gerado} = \frac{1,5 \text{ mV}}{32} = 46,8 \text{ } \mu\text{V}$$

Este erro é considerado pequeno tanto para um conversor de 10 bits quanto para um conversor de 12 bits.

Conforme vimos, o conversor ADC-12QZ apresenta um erro de linearidade diferencial máximo da ordem de $\pm 50\%$, de forma que para reduzi-lo abaixo de $\pm 1\%$ é necessário gerar um número de "pesos" analógicos maior ou igual a 50. Entretanto, como os conversores A/D modulares comerciais podem apresentar erros de linearidade diferencial de até $\pm 100\%$ e considerando-se a variação destes erros com a temperatura, optou-se pela construção de um circuito com capacidade para corrigir erros superiores a 100% . Então, o circuito corretor precisa gerar um número de "pesos" analógicos superior a 100 (1 LSB, 2 LSB, ... 100 LSB, ...) , os quais podem ser obtidos facilmente através da conexão de um contador de 7 bits às 7 entradas menos significativas do conversor D/A. Desta forma, são gerados 128 "pesos" analógicos (2^7). Note que este tipo de configuração permite obter "pesos" analógicos em número igual as potências de $2(2^1, 2^2, 2^3, \dots 2^n)$. O maior valor de tensão a ser somado ao sinal de entrada será igual a 312,5 mV, conforme mostramos a seguir.

A maior tensão na saída do conversor DAC10Z-1 será igual a 10V dividido por 2^3 (os três bits mais significativos do conversor D/A não são utilizados e estão permanentemente

em zero) ou 1,25V. Após o atenuador este valor é dividido por 4 resultando portanto 312,5 mV. Como este valor de tensão é somado ao sinal de entrada, e como o fundo de escala do conversor ADC-12QZ é igual a 10V, a maior amplitude de de entrada sô poderá alcançar 9,6875V. Como o conversor A/D corrigido é um conversor de 10 bits, resulta uma perda em número de canais da ordem de 32 canais.

De fato:

$$\begin{aligned} \text{largura nominal de cada canal} &= 10V \div 1024 \\ \text{amplitude do maior peso analógico} &= 312,5 \text{ mV} \\ \text{número de canais perdidos} &= \frac{312,5 \cdot 10^{-3}}{\frac{10}{1024}} = 32 \end{aligned}$$

O método de correção da escala móvel neste caso, não permite a utilização dos últimos 32 canais do conversor. Este número, no entanto, é pequeno se comparado ao número de canais do conversor A/D corrigido (1024).

Cada vez que o conversor A/D ADC-12QZ completa uma conversão, o sinal "fim de conversão" (vide Fig. 5.3) é utilizado para excitar o contador. Ao receber este sinal, o contador altera seu estado, e, devido ao acoplamento com o conversor D/A, um novo "peso" analógico é gerado para ser somado ao próximo sinal de entrada.

Na Fig. 5.4 que representa o detalhamento da parte digital do circuito corretor, pode-se observar a conexão cruzada-das-saídas-do-contador às entradas do conversor D/A, com a finalidade de gerar uma sequência pseudo-aleatória de "pesos" analógicos (vide explicação do Capítulo 4).

O sinal na entrada do conversor ADC-12QZ não po

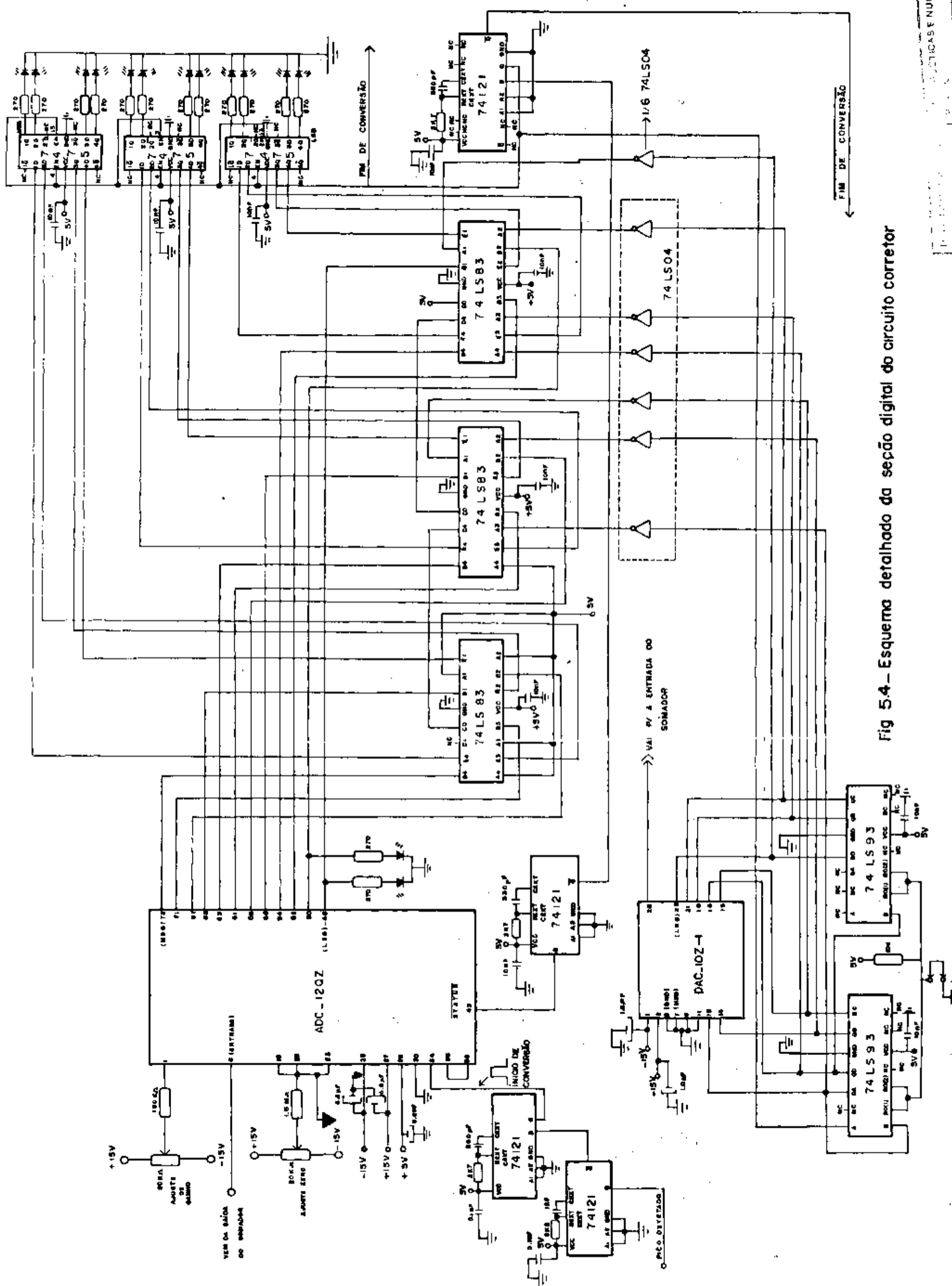


Fig 5.4 - Esquema detalhado da seção digital do circuito corretor

de variar mais que 1,22 mV(1/2LSB para 12 bits), durante o tempo que o conversor leva para realizar cada conversão (40 microsegundos no máximo). Logo, a amplitude de saída do somador deve estar suficientemente estável ao ser iniciada a conversão.

Em medidas nucleares os sinais a serem convertidos para digital, são aleatórios e podem atingir a entrada do conversor em rápida sucessão. Neste caso, pode ocorrer o empilhamento dos sinais, com a conseqüente distorção do espectro que está sendo medido. Este problema pode ser evitado, instalando-se um circuito do tipo porta-linear (Fig.5.3) controlado (controle do tipo aberto/fechado) pelo sinal ocupado/livre enviado pelo circuito conversor. O circuito de geração do sinal ocupado/livre recebe o sinal "fim de conversão" e após um certo atraso inicia um bi-estável, avisando que o conversor está livre para receber outro pulso. O atraso deve ser calculado em função do tempo necessário para que o "peso" analógico gerado já esteja suficientemente estável para poder ser somado com um novo sinal de entrada. Este atraso será tanto maior quanto maior for a especificação de tempo de acomodação ("settling time") do conversor D/A.

Quando um novo sinal passa através da porta-linear, a sua amplitude máxima é detetada pelo detetor de pico. Ao mesmo tempo, o bi-estável muda de estado (Fig.5.3) para que seja gerado o sinal de ocupado, e fechada a porta-linear, e, simultaneamente gerado o sinal "pico detetado", o qual após um certo atraso fornece o pulso "início de conversão". Este atraso é calculado em função do tempo que o somador leva para somar o sinal de entrada ao "peso"

analógico, com resolução de 0,0122% (12 bits). Este atraso será tanto maior quanto maior for a especificação de tempo de acomodação dos amplificadores operacionais dos estágios inversor e somador.

Neste trabalho, não construímos o detetor de pico e a porta-linear referidas uma vez que utilizamos geradores eletrônicos para simular os pulsos nucleares necessários ao teste do circuito corretor. Em consequência, também não foi implementado o bi-estável "ocupado/livre".

Na Fig. 5.4 está detalhado o subtrator de 12 bits construído com circuitos integrados TTL. Do código digital obtido na saída do conversor ADC-12QZ, é subtraído o valor digital correspondente ao "peso" analógico adicionado à entrada deste mesmo conversor. A subtração é realizada em complemento de 2. Observe que o sinal "fim de conversão" é gerado com certo atraso, calculado em função do tempo necessário para o subtrator realizar a subtração. Todos os circuitos de atraso (Fig. 5.4) do conversor A/D corrigido foram implementados com circuitos monoestáveis TTL.

Na saída do subtrator obtemos o código digital correspondente ao sinal de entrada, o qual deve ser transferido para a saída por meio de registradores ("latches"). Na saída dos registradores, o código digital fica disponível até que um novo código, correspondente a um novo sinal de entrada, seja gerado. Estes registradores foram implementados com circuitos integrados digitais TTL.

5.2.2. Seção Analógica do Circuito Corretor

5.2.2.1. Escolha dos Componentes

Conforme já visto anteriormente, a se

ção analógica do circuito corretor realiza a soma do sinal de entrada ao "peso" analógico gerado internamente. Devido à sua importância, estes circuitos serão analisados com um pouco mais de detalhe (Fig.5.5).

Inicialmente serão relacionadas algumas exigências básicas as quais foram seguidas no projeto destes circuitos.

- Estabilidade do Ganho e pequena deriva ("drift") da tensão de "off set" (zero) com a temperatura.
- Banda Larga

Para processar os sinais de entrada sem distorção

- Alta velocidade

Para minimizar o tempo de conversão do conversor A/D corrigido e permitir a sua utilização com maiores taxas de contagem na entrada.

Para preencher os requisitos acima é necessário escolher convenientemente os diversos componentes do circuito e, elaborar um "lay out" adequado do circuito impresso.

Os estágios inversor e somador utilizam o amplificador operacional AD518K da Analog Devices (Fig. 5.5), cujas características de interesse serão mostrados a seguir.

- Ganho de malha aberta = 100.000 (típico) ou 50.000 (mínimo)
- Largura da faixa = 12 MHz (malha aberta)

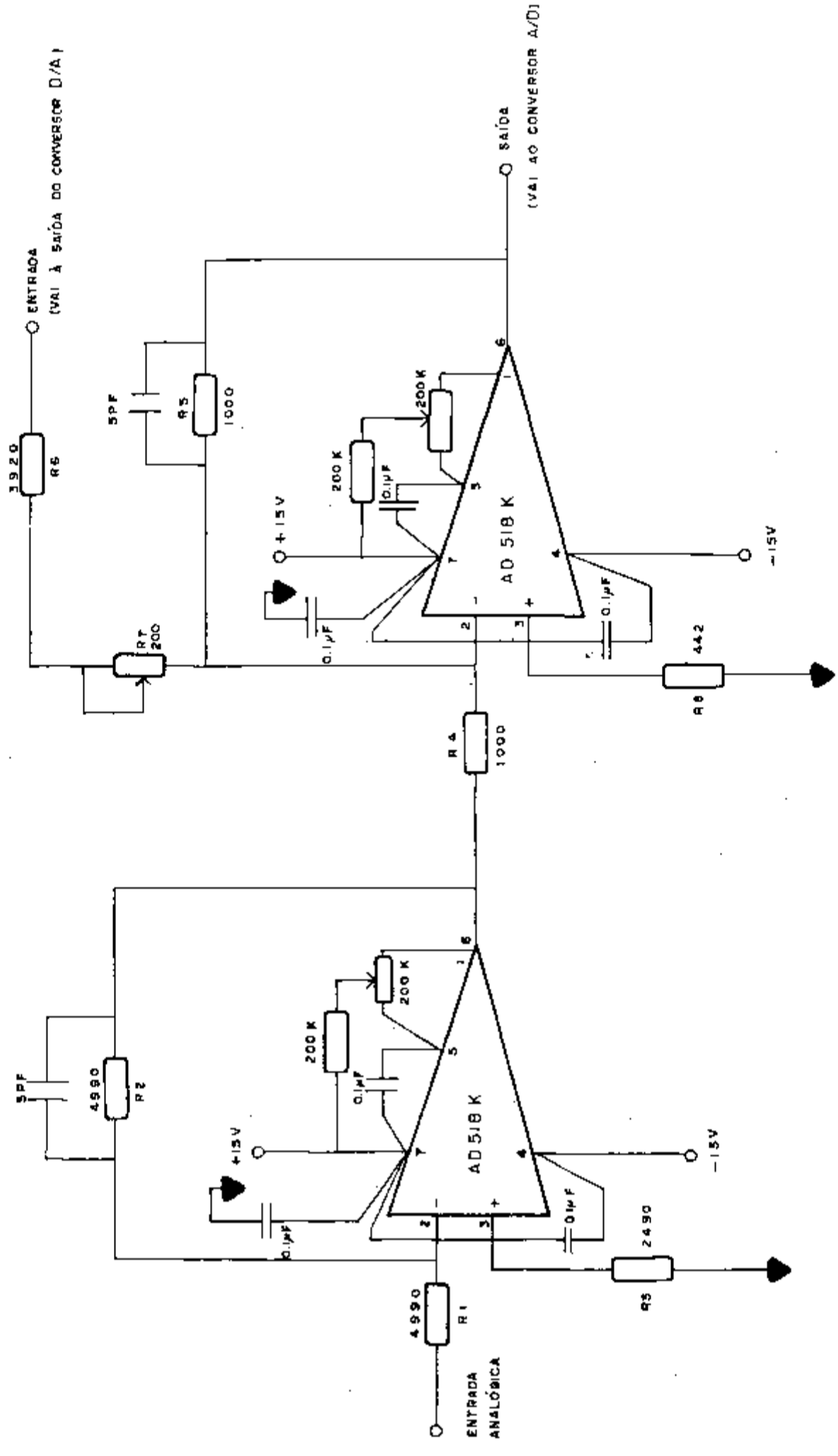


Fig 5.5 - Esquema detalhado da seção analógica do circuito corretor

Os circuitos inversor e somador (Fig. 5.5) são implementados em configuração de baixo ganho de malha fechada (ganho unitário). Para o sinal proveniente do conversor D/A o ganho é $1/4$, para atenuar o sinal de 4 vezes.

Com as especificações anteriores podemos garantir para o ganho de malha fechada uma boa estabilidade com a temperatura e, concomitantemente, operação numa larga faixa de frequências

- "Slew rate" = 50 V/ μ s (mínimo)
- "Settling Time" = 800 ns (para 0,1% do valor final)

As características do ADS18K acima, permitem a construção de estágios de alta velocidade.

- Deriva da tensão de "off set" com a temperatura ("Drift") = 5 μ V/ $^{\circ}$ C (típico) e 15 μ V/ $^{\circ}$ C (máximo)

Neste ponto, podemos calcular o "drift" máximo da seção analógica admitindo uma variação de temperatura de $\pm 5^{\circ}$ C.

O estágio mais crítico é o somador porque uma de suas entradas atenua o sinal de 4 vezes. O "drift" neste estágio é calculado a seguir (Fig. 5.6).

$$\frac{e_o}{15} = \frac{0,8R+R}{0,8R} = \frac{1,8R}{0,8R} = 2,25 \text{ ou}$$

$$e_o = 2,25 \cdot 15 = 33,75 \text{ } \mu\text{V}/^{\circ}\text{C}$$

O "drift"/ $^{\circ}$ C (máximo) do estágio inversor é igual a 15 μ V/ $^{\circ}$ C (o inversor possui ganho unitário).

O "drift" total por $^{\circ}$ C da seção analógica será igual a:

$$33,75 \text{ } \mu\text{V}/^{\circ}\text{C} + 15 \text{ } \mu\text{V}/^{\circ}\text{C} = 48,75 \text{ } \mu\text{V}/^{\circ}\text{C}$$

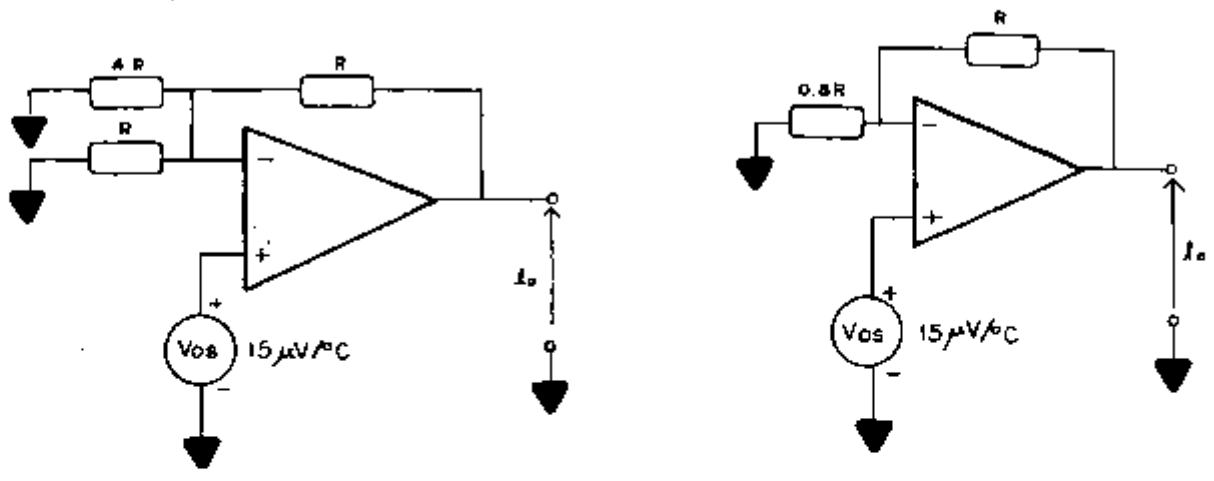


Fig 5.6 - Deriva da tensão de "off set" no estágio somador

Para uma variação de temperatura de 5°C o "drift máximo será $5 \times 48,75 = 243,75 \mu V$

Podemos então agora, somar os "drifts" máximos da seção analógica, conversor D/A e conversor A/D.

Então:

$$250 \mu V + 125 \mu V + 243,75 \mu V = 618,75 \mu V \text{ (no pior caso, os erros se somam com o mesmo sinal).}$$

Este valor representa cerca de 6% da largura do canal para um conversor de 10 bits e fundo de escala 10V e pode ser desprezado.

Por outro lado, outros fatores como o "lay out" do circuito impresso, resistores do circuito, etc, podem afetar a estabilidade térmica do circuito.

Os resistores escolhidos, com exceção dos trimpots de ajuste, são de filme metálico e

de boa estabilidade com a temperatura (50ppm/°C). Os trimpots de ajuste são de cermet (100 a 200ppm).

Os resistores R_1 e R_2 foram selecionados com ohmímetro digital de precisão para casar os seus valores e obter um estágio de ganho unitário. O valor $R_1 = R_2$ define a impedância de entrada do conversor A/D corrigido.

Como a saída do conversor digital analógico deve ser atenuada por um fator igual a 4, o valor $(R_6 + R_7)$ deve ser 4 vezes maior que o valor de R_5 ($R_4 = R_5$). Para ajustar convenientemente o ganho colocou-se o trimpot R_7 em série com R_6 . Como R_7 possui um coeficiente de temperatura maior que R_6 , o seu valor foi calculado de forma a não influir significativamente na variação do ganho. Como o coeficiente de temperatura dos trimpots de cermet pode chegar a ser 4 vezes maior que o dos resistores de filme metálico, o valor ajustado no trimpot R_7 deve ser pelo menos 4 vezes menor que o menor dos resistores da rede de ganho do somador.

Com $R_5 = 1k\Omega$ então $R_7 \leq 250\Omega$ e
 $3750\Omega \leq R_6 \leq 4000\Omega$

Adotou-se $R_6 = 3920\Omega$ e um trimpot de cermet de valor total igual a 200 Ω .

O ajuste da tensão de "off set" foi implementado de acordo com a indicação do fabricante(1). O amplificador operacional AD518K exige, por outro lado, que as resistências de fonte sejam casadas nas entradas (compensação de polariza

ção) para cancelar os efeitos das correntes de entrada e minimizar a corrente de "off set". O valor do resistor de compensação (ligado à entrada não inversora) é igual à associação paralela do resistor de realimentação com o resistor (ou resistores no caso do estágio somador) de entrada. Como resultado, as correntes nas entradas do amplificador operacional fluem em resistências iguais e seus efeitos tendem a se cancelar.

5.2.2.2. Efeito Termopar

Além da escolha cuidadosa dos componentes do circuito analógico, outros cuidados devem ser tomados para preservar as boas características quanto a "drift" da tensão de "off set", do AD518K. A blindagem térmica do circuito (por exemplo, colocando o circuito em uma caixa) evita o aparecimento de pontos com temperatura diferente, os quais geram o chamado efeito termopar, resultante de junções de metais diferente a temperaturas diferentes. A tensão gerada pelo termopar é proporcional à diferença de temperatura entre a junção e o ponto onde se faz a medida. Esta tensão pode variar desde zero até centenas de microvolts por grau, dependendo dos metais utilizados. Em qualquer sistema que utiliza circuitos integrados encontramos um mínimo de três metais: cobre, solda e o material dos terminais dos circuitos integrados. Nominalmente, muitas partes do circuito estão à mesma temperatura. Contudo, um pequeno gradiente de temperatura pode existir ao longo de al

guns centímetros e isto pode representar um grave problema para o circuito em questão. A prática demonstra(4) que este tipo de problema ocorre normalmente na conexão do circuito integrado com a placa de circuito impresso, e, devido a gradientes de temperatura em resistores. Portanto, a solução consiste em (além da escolha cuidadosa dos resistores, já vista) encurtar os terminais dos circuitos integrados e manter os 2 terminais de entrada o mais próximo possível um do outro, e blindar o circuito termicamente conforme já foi mencionado.

5.2.2.3. Ajuste de "Off Set" dos Amplificadores Operacionais

O ajuste de "off set" pode influir grandemente sobre o "drift". Teoricamente, o "drift" de um amplificador diferencial a transistor depende da tensão de "off set". Para cada milivolt da tensão de "off set", o "drift" é cerca de $3,6\mu V/^\circ C$ (4). Por esta razão, se a tensão de "off set" é zerada, o "drift" deve ser igual a zero. Por outro lado, quando se trabalha com amplificadores operacionais a circuitos integrados, o exposto acima não ocorre devido a outros efeitos como "drift" no 2º estágio e coeficiente de temperatura dos resistores internos. Neste caso, a rede de ajuste de "off set" auxilia na redução do "drift", de modo que o balanceamento do amplificador o mais próximo possível do zero, minimiza o "drift".

5.3. "LAY OUT" DO CIRCUITO IMPRESSO DO CONVERSOR A/D COM CIRCUITO CORRETOR

Os conversores analógico digitais, especialmente aqueles de alta resolução, necessitam de um bom "lay out" do circuito impresso para que possam operar satisfatoriamente, com a resolução desejada.

Os circuitos integrados lineares (como é o caso dos amplificadores operacionais) devido a suas características de alta impedância de entrada e alto produto ganho largura de faixa, são mais sensíveis a um "lay out" impróprio que circuitos equivalentes construídos com componentes discretos.

Neste projeto, foram adotadas as seguintes regras na execução do "lay out" do circuito impresso:

1. Separação física dos circuitos analógicos em relação aos circuitos digitais.
2. Implementação de um terra analógico independente do terra digital.

Os circuitos analógicos (especialmente se a resolução necessária é maior ou igual a 10 bits) são mais sensíveis a ruídos que os circuitos digitais. Os circuitos digitais operam em geral em chaveamento, de forma que nas vizinhanças dos circuitos integrados digitais (linhas de terra e de alimentação) podem fluir correntes instantâneas elevadas as quais levam a quedas de tensão consideráveis nas linhas do circuito impresso. Estas quedas de tensão podem afetar a resolução dos circuitos analógicos (a separação dos circuitos e dos terras analógicos e digitais evita este problema).

3. Foram evitadas as malhas de terra.

O termo malha de terra é utilizado para descre

ver aquelas situações que ocorrem em sistemas de terra quando existe uma diferença de potencial entre dois pontos de terra.

Idealmente, todos os condutores ligados ao terra devem ter resistência igual a zero. Na realidade, isto não ocorre, de forma que qualquer corrente que flua numa resistência de terra finita provoca também uma queda de tensão finita. Caso duas linhas de retorno ao terra sejam ligadas a um dado condutor, em pontos diferentes do mesmo, haverá uma queda de tensão entre estes pontos. A Fig. 5.7 mostra um exemplo onde o terra da entrada positiva do amplificador operacional e o terra da carga aplicada à saída do amplificador são ligados ao ponto de terra da alimentação (ponto 3) através do mesmo fio e em pontos diferentes do mesmo (pontos 1 e 2).

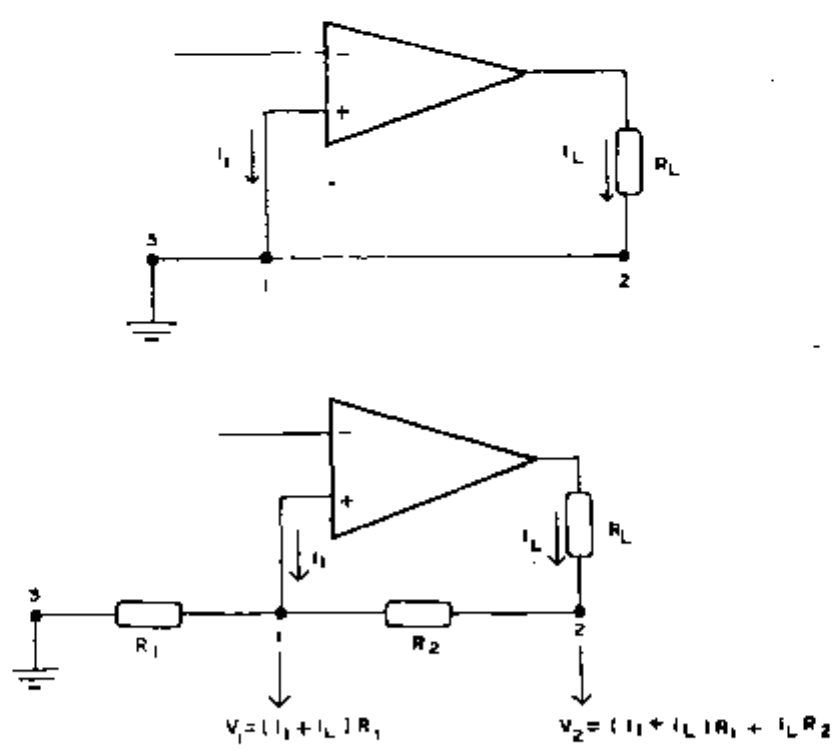


Fig 5.7 - Ligações em pontos de terra diferentes

A corrente da carga I_L será muito maior que a corrente de polarização I_1 na entrada do amplificador operacional, e, desta forma, V_1 segue a tensão de saída diretamente, isto é, em fase. Por esta razão, a tensão que aparece na entrada não inversora é efetivamente uma tensão realimentada positivamente e o circuito pode oscilar. Malhas de terra fora de fase ocasionam também erros de fase e de ganho.

Para solucionar os problemas de malha de terra, o "lay out" da seção analógica do circuito corretor possui um sistema de terra de um único ponto (Figs. 5.8 e 5.9).

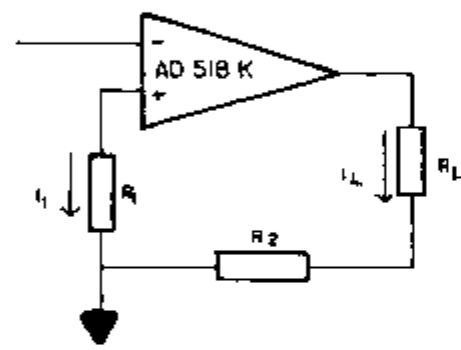


Fig 5.8_ Ligações ao ponto de terra único

Conforme está mostrado acima, e na Fig. 5.9 a corrente de carga aplicada à saída flui diretamente ao terra da fonte de alimentação sem induzir uma tensão de realimentação no terminal positivo do amplificador operacional. Neste "lay out" procurou-se também reduzir a resistência das ligações de terra utilizando-se trilhas largas no circuito impresso.

4. Filtragem das fontes de alimentação junto aos circuitos integrados.

Os capacitores de filtro evitam o acoplamento entre estágios através da impedância interna da fonte de alimentação. Os capacitores (Figs. 5.4 e 5.5) foram colocados junto aos terminais dos circuitos integrados e seus terminais encurtados ao máximo.

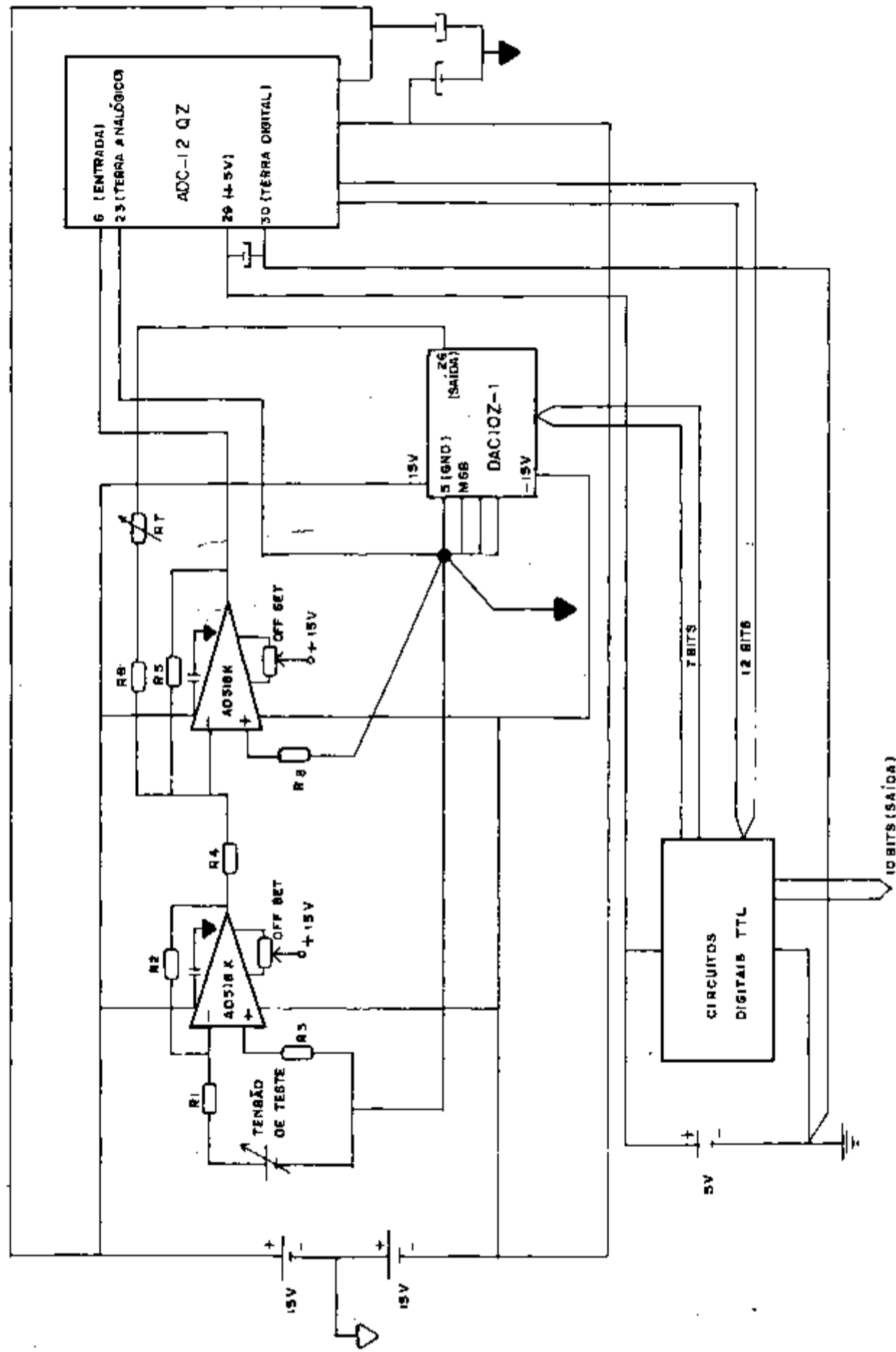
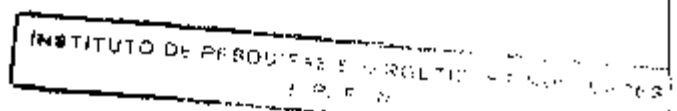


Fig 5.9 - Interconexão dos circuitos analógicos e digitais e ligação dos terras e das fontes de alimentação

Para o caso dos circuitos analógicos, uma filtração inadequada das fontes de alimentação conduz a oscilações de baixa frequência ou leva a instabilidades em alta frequência. Nos circuitos integrados digitais uma filtração inadequada das fontes de alimentação leva à propagação de impulsos de corrente ("spikes") entre estágios devido ao chaveamento dos circuitos digitais TTL (5).

A forma como são interligados os componentes principais do conversor A/D com circuito corretor é de suma importância para evitar a formação de malhas de terra, as quais levam a instabilidades nas tensões analógicas que estão sendo processadas. Conforme pode ser visto na Fig. 5.9, foi construído um "lay out" com um ponto de terra único para o sinal que está sendo processado. A este ponto de terra único estão ligados o terra do sinal, as conexões com as entradas positivas dos amplificadores operacionais, o terra do conversor digital analógico, o terra analógico do conversor A/D modular, os terminais de retorno dos capacitores de filtração das fontes de alimentação dos amplificadores operacionais e dos conversores A/D e D/A. Como o circuito foi colocado em caixa modular de alumínio norma NIM (17) o ponto de terra único foi ligado ao terra de alta qualidade ("high quality ground PIN") do conector do módulo, enquanto que os demais terras (das fontes de + 15V, - 15V e fonte + 5V) são conectados por fios independentes ao terra comum das fontes de alimentação do bastidor NIM (carcaça do módulo). Adotando-se o procedimento acima, obtém-se um ponto de terra (para o sinal) bastante estável.

Os circuitos integrados TTL estão conectados a



uma linha de terra independente daquela necessária ao conversor ADC-12QZ, conforme pode ser visto na Fig. 5.9. A conexão das duas linhas acima ao terra do + 5V (neste caso, a carcaça do módulo metálico no qual os circuitos foram inseridos) é realizada por meio de um fio grosso.

Os terras analógico e digital do conversor A/modular ADC-12QZ são independentes um do outro e não são conectados internamente. A conexão é feita externamente de acordo com a Fig. 5.9 de forma a evitar que um terra influencie o outro.

5.4. FONTES DE ALIMENTAÇÃO

A estabilidade das tensões de alimentação é fundamental em circuitos de alta resolução. No circuito do conversor A/D com circuito corretor são utilizadas 3 tensões diferentes: + 15V, - 15V e + 5V as quais são geradas facilmente a partir de reguladores a circuitos integrados respectivamente, 7815, 7915 e 7805⁽¹¹⁾. As tensões de saída destes reguladores são bastante estáveis porque suas entradas são alimentadas pelas fontes de tensão estabilizadas do bastidor NIM⁽¹⁷⁾ onde os módulos NIM são inseridos (+ 24V, - 24V, + 12V).

CAPÍTULO 6

RESULTADOS EXPERIMENTAIS

6.1. INTRODUÇÃO

O desempenho do circuito corretor foi determinado através do levantamento dos perfis dos canais do conversor A/D modular, isoladamente, e com o circuito de correção. Com os dados obtidos foi calculado o erro de linearidade diferencial nas duas situações acima.

De acordo com as conclusões dos Capítulos 3 e 4, não é necessário conhecer os perfis de todos os canais do conversor (cujo número pode chegar aos milhares dependendo do número de bits do conversor), mas apenas aqueles onde certamente o erro de linearidade diferencial pode atingir valores apreciáveis. Assim, foram escolhidos os canais 512 (correspondente ao código digital 0111111111) e 256 (correspondente ao código digital 0011111111). Os canais do conversor A/D são numerados de 1 a 1024.

6.2. MÉTODO DE MEDIDA

Devido à incerteza de quantização de $1/2$ LSB associada à conversão analógica digital, o teste de um conversor A/D é mais difícil que o teste de um conversor D/A. Enquanto que no conversor D/A basta medir a resposta da saída a um código pré-determinado aplicado à entrada, num conversor A/D é preciso detetar o código digital de saída e a transição de um código a outro referida à entrada (tensão de transição). A presença de ruído (no sinal de entrada, no conversor propriamente dito ou captado pela fiação) introduz uma incerteza na determinação dos

valores analógicos de entrada nos quais ocorrem as transições dos códigos digitais de saída (Fig. 1.9). A incerteza pode aumentar caso a temperatura ambiente varie durante o intervalo de medida. Neste caso, as fronteiras dos canais sofrem alteração como resultado de desvios nos ajustes de zero e ganho e devido à variação do erro de linearidade diferencial conforme abordado no Capítulo anterior.

Para obter as tensões de transição na entrada do conversor A/D bem como as demais tensões, necessárias ao levantamento dos perfis dos canais do conversor A/D, utilizou-se o sistema de medição esquematizado nas Figs. 6.1 e 6.2, cujo funcionamento é descrito a seguir.

Para levantar o perfil de um canal qualquer, aplicam-se degraus sucessivos de tensão na entrada do conversor A/D de forma a varrer o interior do canal de uma fronteira a outra. Os códigos digitais gerados na saída do conversor são aplicados a três decodificadores (Fig. 6.2), os quais detetam os códigos correspondentes aos canais $K-1$, K e $K+1$. A saída de cada um dos decodificadores é acoplada a um contador cuja finalidade é contar o número de vezes que um dado código é detetado.

Como desejamos testar apenas os canais onde ocorre maior alteração nos bits do código digital de saída, o projeto do decodificador pode ser simplificado conforme mostra a Fig. 6.2. Por esta razão, o decodificador possui apenas quatro entradas (A,B,C,D,). Às entradas A,B e C são ligadas respectivamente os bits 0 (LSB), 1 e 2 do conversor A/D e à entrada D o bit mais significativo (bit X na Fig.6.2) a sofrer alteração na transição do canal K ao canal $K+1$ (bit 9 no caso da transição do ca

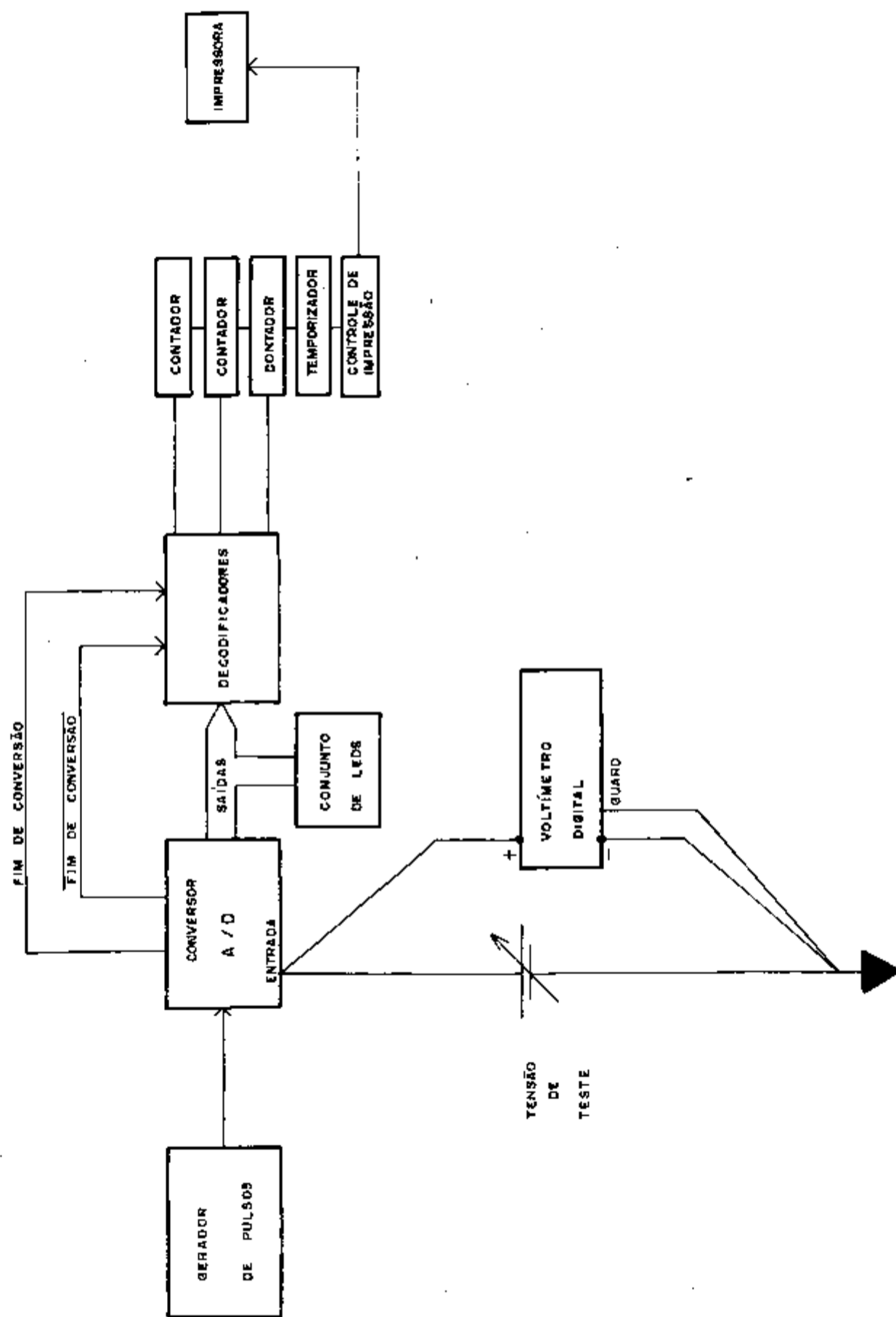


Fig 6.1 - Sistema de medição

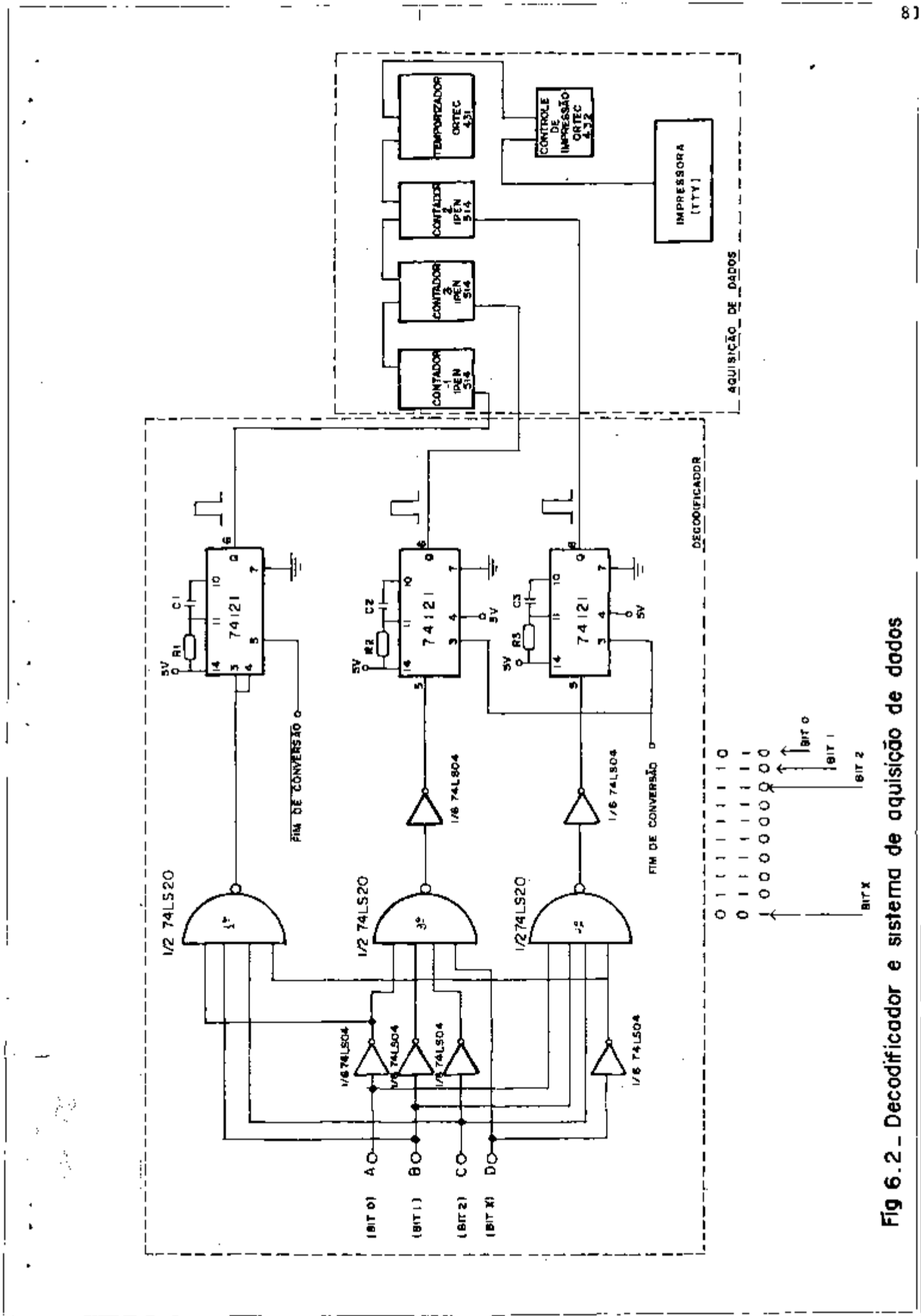


Fig 6.2 - Decodificador e sistema de aquisição de dados

nal 512 ao 513 e bit 8 no caso da transição do canal 256 ao 257).

Os contadores são excitados por monoestáveis colocados na saída dos decodificadores. Estes monoestáveis são gatilhados pelo pulso "FIM DE CONVERSÃO" ou "FIM DE CONVERSÃO" (Figs. 5.4 e 6.2). O gatilho é dado com atraso determinado pela largura dos pulsos citados acima para permitir a decodificação dos códigos pelos decodificadores.

Num conversor ideal com perfis retangulares (Fig. 1.7), a contagem correspondente ao canal K permanece a mesma para todos os valores de tensão, de V_K a V_{K+1} . Fora desta faixa de tensão, ou seja fora do canal em questão, a indicação do contador correspondente será igual a zero.

Para um conversor real (Fig. 1.8), a medida que a tensão de entrada se altera, varia também a contagem do contador segundo a forma do perfil do canal.

Inicialmente, ajusta-se a tensão de entrada de forma a começar a varredura a partir do canal $K-1$ (antes da fronteira dos canais $K-1$ e K). Para facilitar a localização visual do canal colocou-se um conjunto de diodos emissores de luz (LEDS) nas saídas do conversor em teste (Fig. 5.4). A seguir, a tensão é incrementada (em degraus) gradualmente. Para cada novo valor de tensão (ajustado e monitorado com o auxílio de um voltímetro digital de precisão) aplicado à entrada do conversor A/D, são realizadas n conversões (um gerador de pulsos aplica os pulsos de "início de conversão" e um temporizador marca o tempo de contagem do contador). Decorrido o tempo de contagem ajustado no temporizador, o controlador de impressão faz a aquisição dos dados dos contadores e do temporizador e os encaminha para a impressora onde os mesmos são impressos. O ajuste da tensão de entrada é manual e o experimento é realizado à temperatura constante.

As tensões de transição (nas duas fronteiras do canal K) são determinadas facilmente ajustando-se a tensão de entrada de forma a obter contagens iguais ou aproximadamente iguais nos contadores 1 e 2 (na fronteira dos canais K-1 e K) (Fig.6.2), e nos contadores 2 e 3 (na fronteira dos canais K e K+1). Uma vez obtidos os valores das tensões de transição nas duas fronteiras dos canais, pode-se calcular a largura do canal por diferença das duas tensões e a seguir calcular o erro de linearidade diferencial utilizando-se a fórmula $\left[\frac{V_{CX} - V_S}{V_S} \right] \cdot 100\%$ (vide Capítulo 1).

V_{CX} = diferença entre as tensões de transição medidas nas fronteiras do canal

$$V_S = \frac{10V}{1024} = 9,76 \text{ mV (largura nominal do canal)}$$

Comparando-se os resultados obtidos para o conversor A/D modular isoladamente e para o conversor A/D com circuito de correção pode-se avaliar o desempenho do circuito corretor com relação à redução do erro de linearidade diferencial, assim como detetar qualquer alteração na forma dos perfis dos canais.

6.3. PRECISÃO DAS MEDIDAS

O método de medida descrito na seção anterior pode ser aplicado em princípio a um conversor A/D com qualquer número de bits, porém quanto maior a resolução do conversor, maior deve ser a precisão e estabilidade dos instrumentos ligados a sua entrada ou seja o gerador de tensão (para gerar as tensões de entrada) e o voltímetro digital (para ajuste e monitoração das tensões).

Conforme já visto, para um conversor de 10 bits

e fundo de escala igual a 10V, o erro de linearidade diferencial deve ser inferior a $97,6 \mu\text{V}$ (1% do LSB) ou seja para realizarmos uma medida razoável deste erro a fonte de tensão deve permitir ajustes no valor de saída da ordem de $10 \mu\text{V}$ (aproximadamente $1/10$ de $97,6 \mu\text{V}$) e se manter estável durante o intervalo de tempo necessário para realizar a determinação das tensões de transição. Da mesma forma, o voltímetro digital deve ter precisão e estabilidade suficientes para medidas da ordem de dezenas de microvolts e apresentar suficiente linearidade na faixa de medidas em que é utilizado (0 a 10V).

Durante o ensaio, foi utilizado um voltímetro digital (modelo 3462 A da "Hewlett Packard") de alta precisão (6 1/2 dígitos) e estabilidade da leitura com a temperatura [$\pm(0,0002\%$ da leitura/ $^{\circ}\text{C} + 0,00002\%$ do fundo de escala/ $^{\circ}\text{C}$) na faixa de 0 a 50°C], e excelente linearidade (± 1 dígito ou $\pm 10 \mu\text{V}$ na escala de 10 V). As medidas foram realizadas na escala de 10 V (fundo de escala igual a 10,00000V), obtendo-se, portanto, uma resolução máxima de 0,1% da largura do canal ou cerca de $10 \mu\text{V}$.

Como gerador de tensão utilizou-se a fonte de alimentação 6111A da "Hewlett Packard", a qual possui boa estabilidade com a temperatura, baixo nível de ruído e permite ajustes de tensão da ordem de dezenas de microvolts. Estes ajustes, no entanto, não podem ser feitos com precisão, em degraus de 10 em 10 microvolts. A variação mínima da tensão de saída, neste caso, pode ser igual a 10,20 ou até mesmo 30 microvolts (dependendo da posição do ajuste fino de tensão da fonte de alimentação). Esta limitação da fonte de alimentação prejudicou um pouco a determinação precisa das fronteiras dos canais do conversor, porém, conforme será exposto na seção seguinte, o erro cometido foi pequeno e pode ser corrigido, obtendo-se então as fronteiras reais do canal.

Para evitar que a variação de temperatura afetasse a precisão das medidas, tanto o conversor A/D como os demais circuitos e equipamentos utilizados no ensaio foram colocados em ambiente adequado com temperatura controlada.

As especificações dos componentes mais importantes dos circuitos em teste (ADC-12QZ, DAC10Z-1 e ADS18K), foram obtidas a 25°C (1). Por esta razão, os ensaios do conversor A/D com e sem circuito corretor foram realizados à temperatura ambiente de 25°C (monitorada com auxílio de termômetro digital, cuja ponta de prova foi colocada junto aos circuitos em teste).

Admitiu-se uma tolerância de $\pm 0,5^\circ\text{C}$ durante o levantamento dos dados. Caso houvesse uma variação de temperatura maior, o levantamento era refeito. Da mesma forma, se os valores de tensão aplicados à entrada do conversor acusassem variação $\geq 10 \mu\text{V}$ durante a medida, esta era refeita.

Antes de iniciar as experiências, o conversor ADC-12QZ foi calibrado (a 25°C) de acordo com as recomendações do fabricante (1). Foi ajustado o ganho e o zero do conversor (Fig. 5.4). Em seguida foi ajustado o atenuador da seção analógica do circuito corretor (Fig. 5.5).

Os degraus sucessivos de tensão aplicados na entrada do conversor A/D eram incrementados de cerca de 1/20 da largura do canal ou aproximadamente 500 μV . Apenas junto às fronteiras dos canais foi necessário realizar medidas mais finas para facilitar a determinação daquelas fronteiras. Cada valor de tensão foi aplicado durante cerca de 15 segundos, durante os quais um pulsador (com frequência aproximada de 1,2 KHz) fornecia os pulsos de "início de conversão". Desta forma, o conversor A/D realizava aproximadamente 18000 conversões durante o intervalo

de medida. Para o conversor A/D corrigido, nas condições acima, o número de sequências de "pesos" analógicos envolvidos chegou a 140 ($18000 \div 128$) durante cada medida, o que resultou numa boa estatística para a correção através do método da escala móvel.

6.4. RESULTADOS

6.4.1. Introdução

Os resultados experimentais obtidos com o método já descrito estão listados na apêndice. Para cada valor de tensão V aplicado à entrada do conversor A/D (com ou sem correção) estão indicadas as leituras do temporizador (15,0 segundos) e as contagens dos contadores 1, 2 e 3 (Fig. 6.2), respectivamente da esquerda para a direita.

Com estes dados, foram construídos os perfis dos canais 256 e 512 do conversor A/D com e sem circuito corretor (Fig. 6.3, 6.4, 6.5 e 6.6) os quais serão analisados a seguir.

6.4.2. Análise Qualitativa dos Perfis dos Canais

Os perfis dos canais 512 e 256 do conversor A/D não corrigido (Figs. 6.3 e 6.5 respectivamente) foram aproximados a um trapézio com os cantos arredondados, para efeitos de visualização e de análise qualitativa.

Verifica-se que para os perfis não corrigidos existem distorções, que afetam principalmente o flanco direito. No canal 512 onde as distorções são maiores, o flanco esquerdo também é afetado. Estas distorções são também causa de não linearidade diferencial se forem diferentes de um canal para outro.

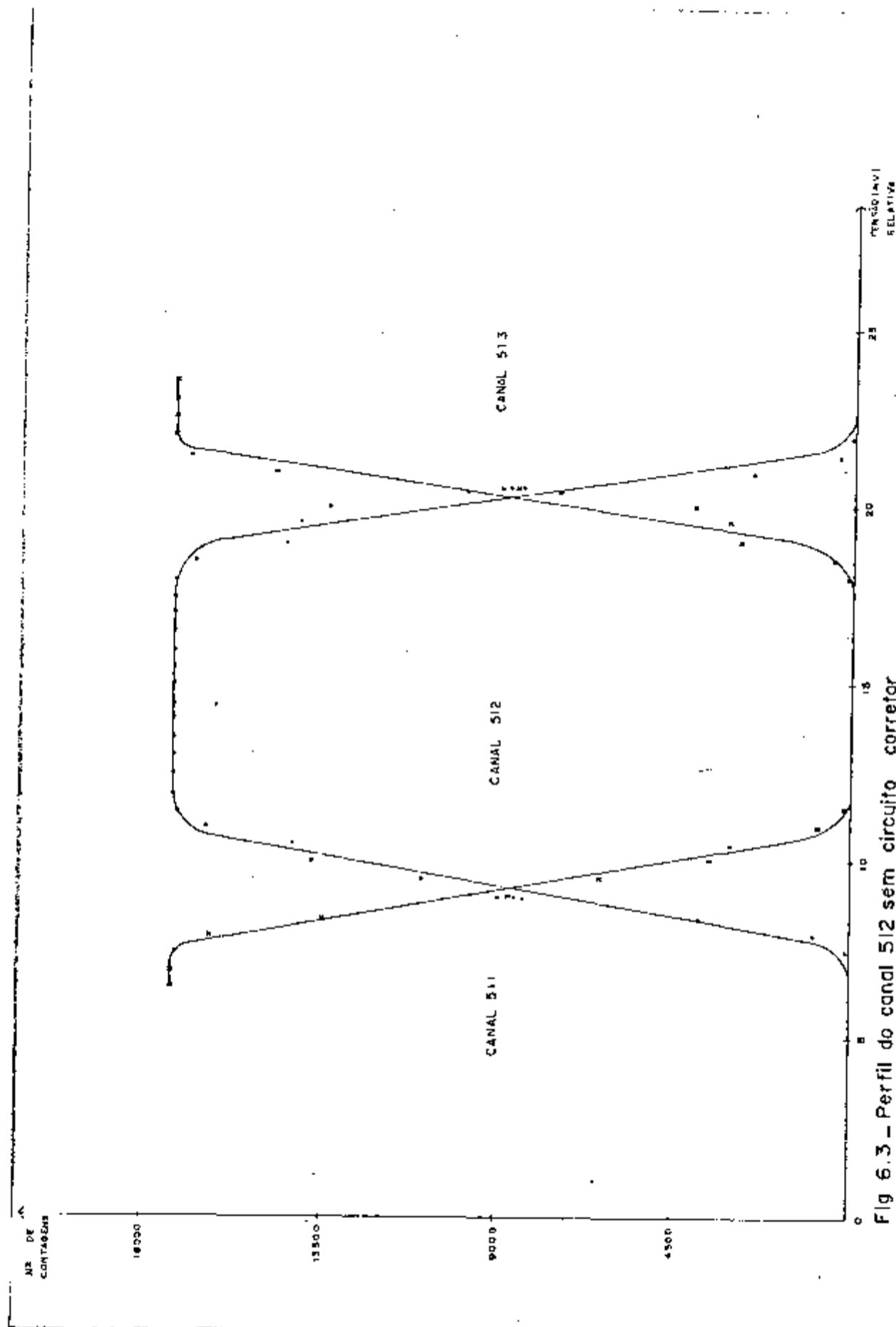


Fig 6.3 - Perfil do canal 512 sem circuito corretor

INSTITUTO DE FÍSICA

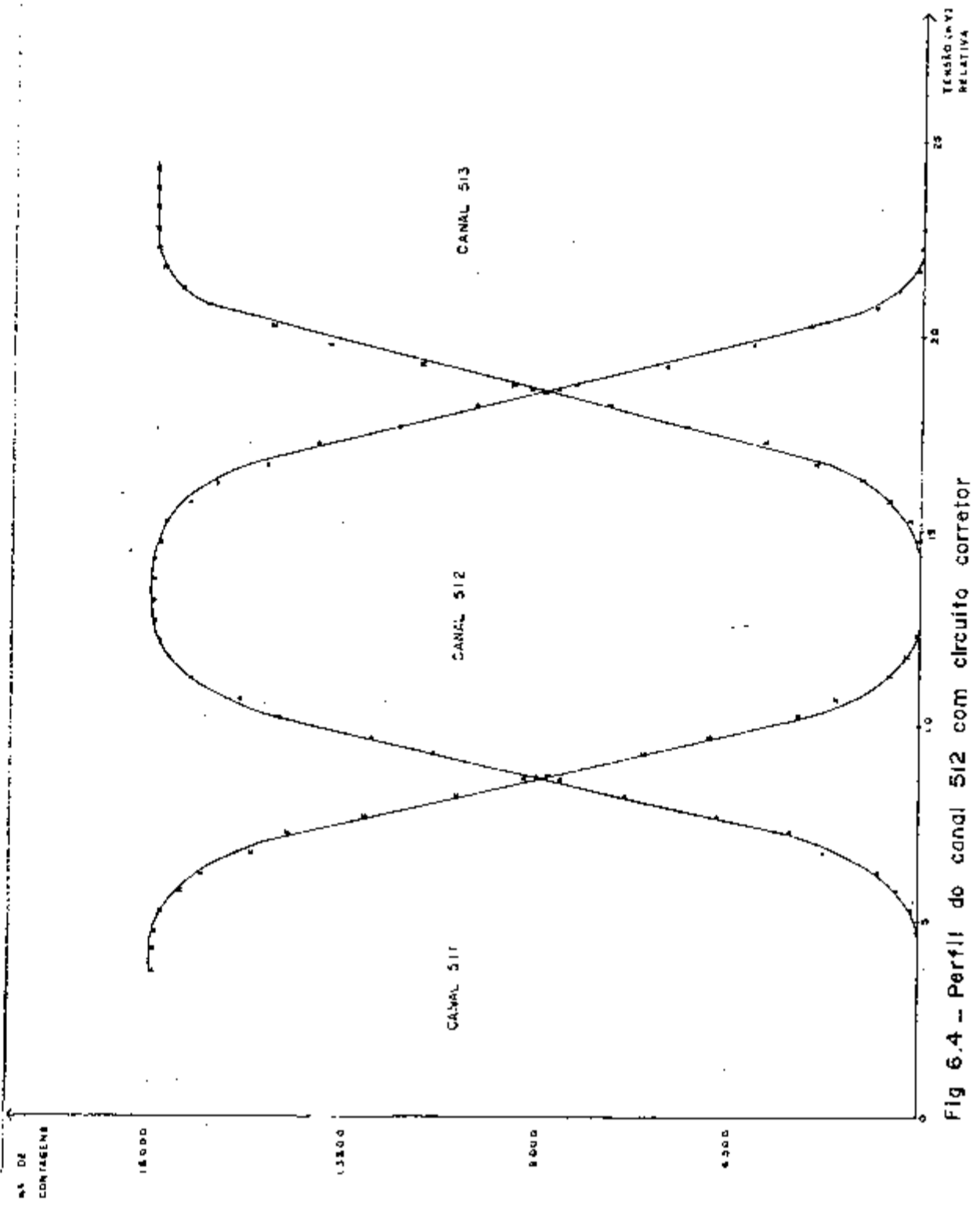


Fig 6.4 - Perfil do canal 512 com circuito corretor

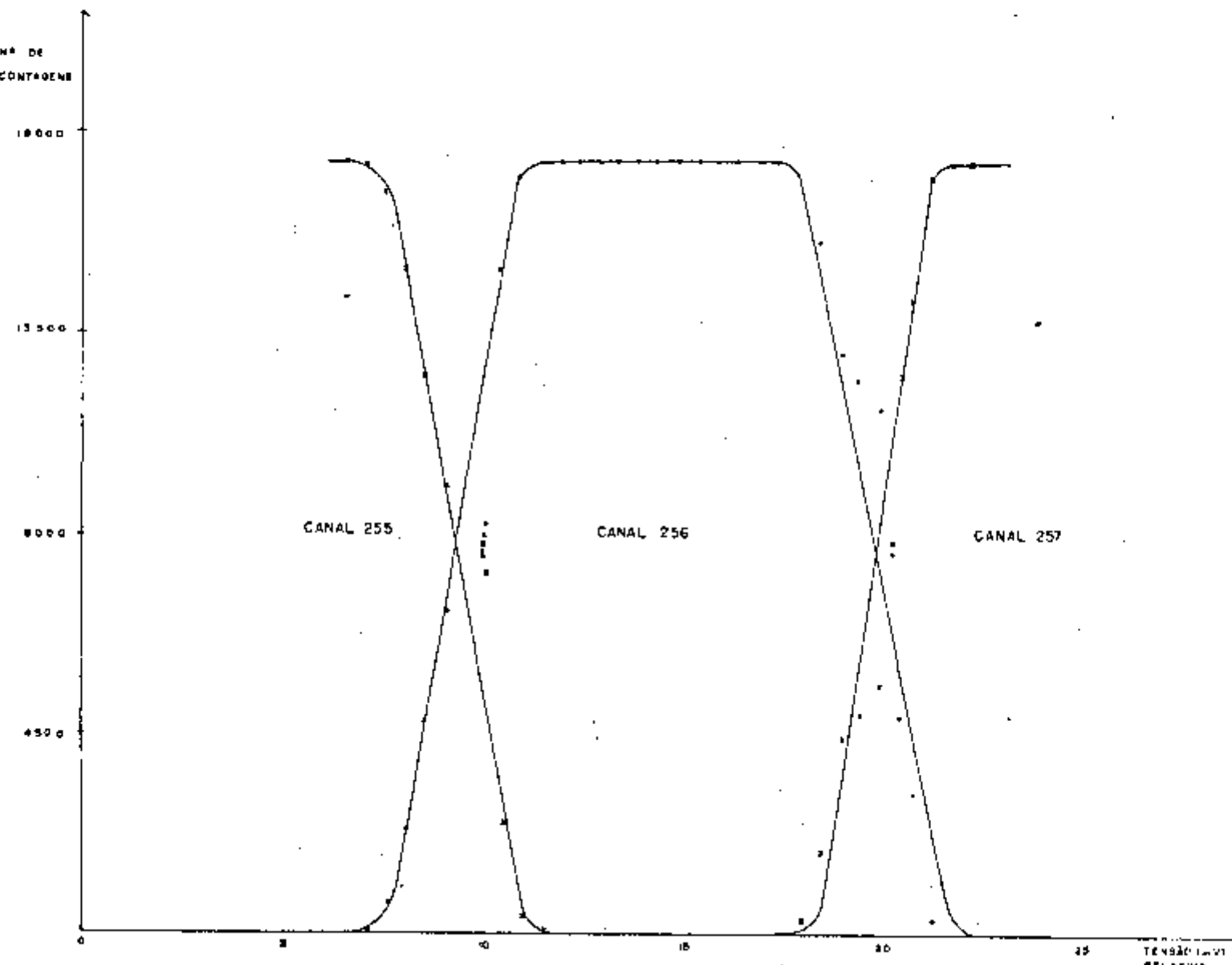


Fig 6.5 - Perfil do canal 256 sem circuito corretor

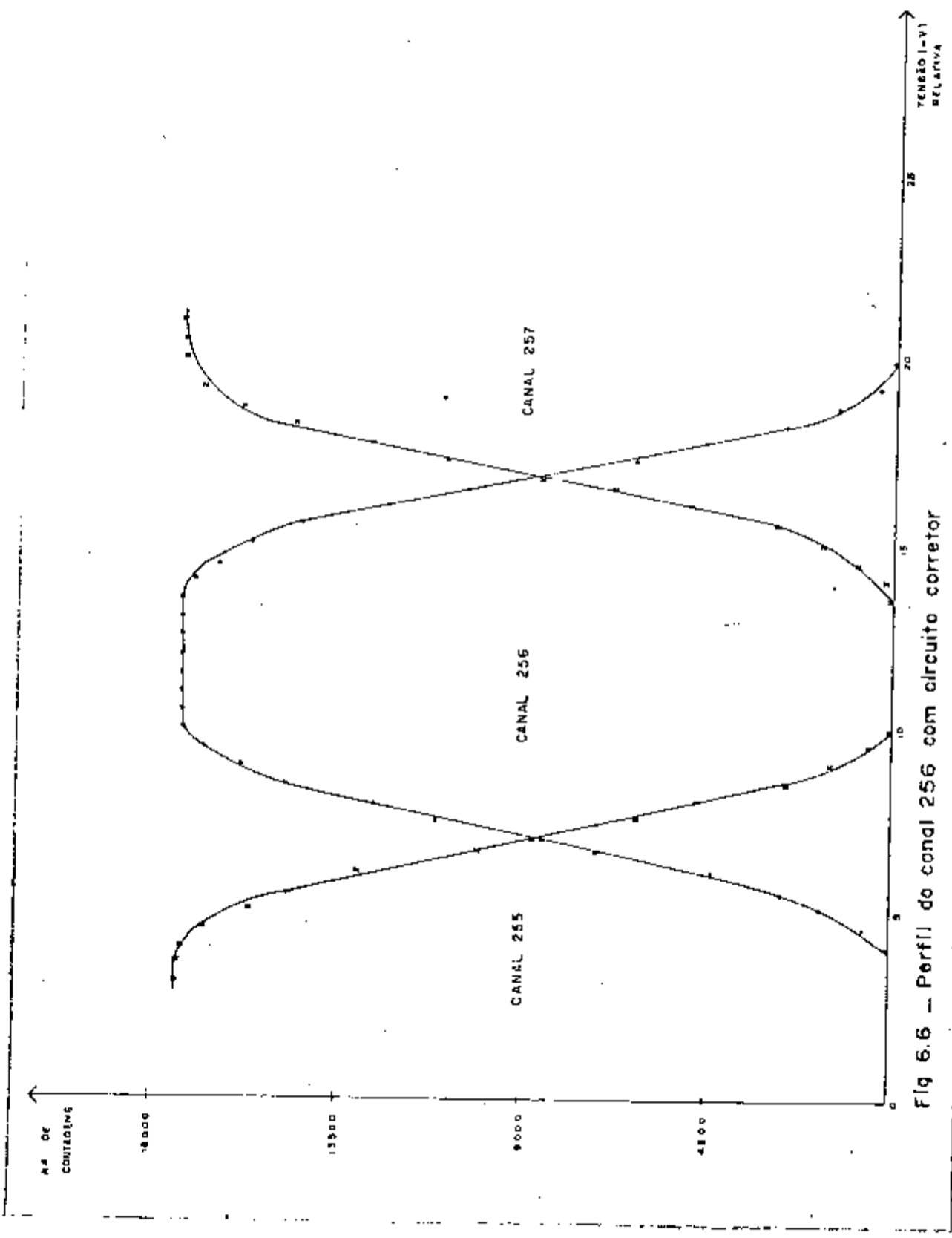


Fig 6.6 - Perfil do canal 256 com circuito corretor

Os perfis dos canais 512 e 256 do conversor A/D corrigido (Figs. 6.4 e 6.6 respectivamente), por outro lado, apresentam contornos muito mais regulares e com fronteiras (ponto de cruzamento dos perfis de dois canais adjacentes) bem definidas, ao contrário dos perfis não corrigidos onde as distorções aumentam justamente nas fronteiras dos canais.

Os perfis do conversor A/D não corrigido apresentam, no entanto, um maior arredondamento junto ao topo (a extensão do topo chato diminui) e um alargamento na base. Ocorre também uma ligeira inclinação dos flancos esquerdo e direito destes perfis em relação aos perfis não corrigidos. Estes efeitos são mais pronunciados para o canal 512 que para o canal 256.

Em outras palavras, o método de correção da escala móvel, regulariza o perfil do canal mas aumenta a sobreposição entre canais adjacentes. Quanto maior o erro de linearidade diferencial do canal que se deseja corrigir e dos canais adjacentes, maior é o alargamento na base e o estreitamento no topo do perfil (devido a uma inclinação maior dos flancos esquerdo e direito). Este espalhamento do perfil do canal corrigido aparece em razão da incerteza introduzida na alocação dos códigos digitais de saída para a mesma entrada. Para compreender melhor este efeito, podemos imaginar aplicado na entrada do conversor A/D corrigido um sinal com amplitude igual ao valor da posição da fronteira (tensão de transição) dos canais $K - 1$ e K . Então, devido ao método de correção, será somado um "peso" com amplitude igual a m vezes o valor de tensão correspondente ao LSB, com m podendo assumir valores de 0 a

127 (Nesta análise supomos os "pesos" sem erros). O sinal so ma tal como se apresenta ao conversor A/D não corrigido, não estará posicionado na fronteira dos canais $K + m - 1$ e $K + m$ como seria de se esperar, mas devido aos erros de linearidade diferencial dos canais será classificado no canal $K + m$ ou no canal $K + m - 1$, desde que os erros acumulados não ultrapassem 1 LSB (a localização exata vai de pender das amplitudes e dos sinais do erros de linearida de diferencial dos canais intermediários e também da in clinação dos flancos dos perfis).

A seguir, este código é corrigido pelo sub trator digital de forma que na saída do conversor A/D cor rigido o sinal original de entrada será classificado não na fronteira dos canais $K - 1$ e K , mas próxima a ela (po de ser no canal K ou canal $K - 1$). À medida que a correção pela escala móvel progride com a soma de outros "pesos", o código final corrigido se distribui em torno da fronteira dos canais K e $K-1$ produzindo uma incerteza no código di gital corrigido a qual leva as alterações já citadas no perfil.

O erro nos "pesos" analógicos pode produzir efeito semelhante. Neste caso, pode aparecer um efeito adi cional de deslocamento no centro do canal, caso a média dos erros dos "pesos" não seja igual a zero (vide seção 5.2.1). Uma variação de temperatura durante o experimento pode afetar também a amplitude de todos os "pesos" igualmente (er ro de zero) ou de forma diferente (erro de ganho). No ca so do erro de ganho, além do deslocamento do centro do ca nal o perfil também é afetado.

Em nossas medidas constatamos um deslocamen

to no centro do canal corrigido, o qual pode ser atribuído aos erros dos "pesos" analógicos, a pequenas variações de temperatura durante as medidas e ao "drift" de "off set" na seção analógica do circuito corretor.

6.4.3. Cálculo dos Erros de Linearidade Diferencial

A partir dos resultados experimentais obtidos (apêndice) e de acordo com a seção 6.2 podemos calcular os erros de linearidade diferencial dos canais 256 e 512. Antes, porém, faremos uma avaliação prévia dos erros nestas medidas.

Devido ao ruído presente no sinal de entrada e no conversor A/D com e sem correção e considerando as limitações do gerador de tensão utilizado nos testes, torna-se muito difícil obter contagens iguais nos contadores associado a 2 canais adjacentes. No entanto, esta diferença de contagens deve ser analisada para termos uma idéia da precisão das medidas. Esta análise será feita inicialmente para o conversor A/D corrigido e, posteriormente, para o conversor A/D sem correção.

6.4.3.1. Conversor A/D com circuito corretor

Como os perfis dos canais 256 e 512 junto às suas fronteiras são aproximadamente lineares (vide dados do apêndice), podemos calcular a posição real destas fronteiras, a partir das posições medidas, por semelhança de triângulos, desde que utilizemos (para cada fronteira de cada um dos canais) um outro ponto próximo ao medido, conforme mostra as Figs. 6.7 e 6.8.

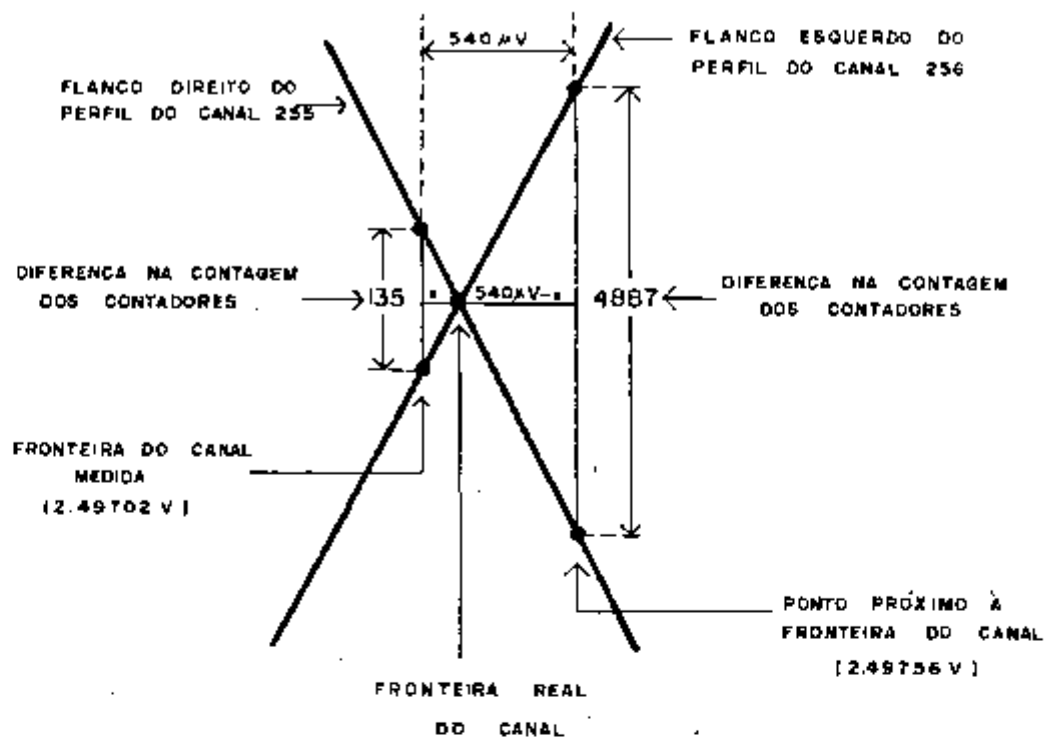


Fig 6.7_ Erro na medida da fronteira inferior do canal 256

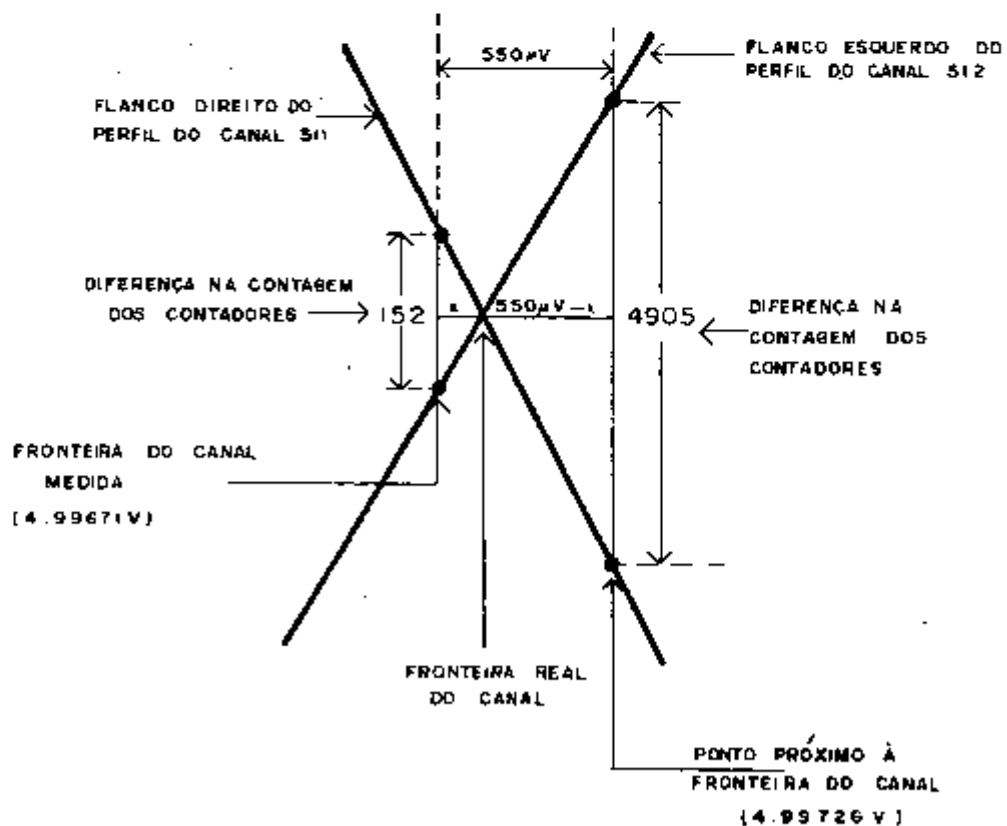


Fig 6.8 _ Erro na medida da fronteira inferior do canal 512

Para o canal 256 (vide dados do apêndice), podemos escrever:

Fronteira Inferior (medida) do canal 256 → 2,49702V
Diferença na contagem dos contadores nesta posição → 135

Ponto próximo a fronteira acima → 2,49756V
Diferença na contagem dos contadores nesta posição → 4887

Diferença de amplitude entre as posições acima → 540 μ V

Então, por semelhança de triângulos (Fig. 6.7), obtemos:

$$\frac{4887}{135} = \frac{540 \mu\text{V} - x}{x}$$

$$\text{ou } 4887x = 135(540 \cdot 10^{-6}) - 135x$$

$$\text{e } 5022x = 0,0729$$

$$\text{Logo: } x = 14,5 \mu\text{V}$$

Este valor representa cerca de 0,15% da largura do canal, ou seja a medida foi efetuada com um erro de 0,15% da largura do canal.

$$\text{De fato: } \frac{14,5 \mu\text{V}}{9,76\text{mV}} \cdot 100\% = 0,15\%$$

Corrigindo o valor da fronteira inferior (medida) do canal 256, obtemos:

$$\text{Fronteira Inferior (corrigida) do canal 256} = 2,49702 + 14,5 \mu\text{V} = 2,49703 \text{ V}$$

Para a fronteira superior do canal 256 (vide dados do apêndice), temos:

Fronteira Superior (medida) do canal
256 → 2,50678V

Diferença de contagem dos contadores nes-
ta posição → 25

Como a diferença de contagem, neste caso, foi muito pequena (aproximadamente 1/5 da anterior), achamos desnecessário o cálculo do erro na posição da fronteira superior do canal 256 (cerca de 5 vezes menor que a anterior) e aceitamos o valor medido como representativo da fronteira do canal.

Podemos então calcular o erro de linearidade diferencial no canal 256 (com o novo valor da fronteira inferior do canal) utilizando a fórmula apresentada na seção 6.2

$$E.L.D = \left[\frac{(2,50678 - 2,49703) - 9,76 \cdot 10^{-3}}{9,76 \cdot 10^{-3}} \right] \cdot 100\% = 0,16\%$$

Como a precisão da medida é de 0,1% da largura do canal, podemos aceitar o erro de linearidade diferencial como 0,2%.

Logo: E.L.D = 0,2%

Para o canal 512 (vide dados do apêndice) podemos escrever:

Fronteira inferior (medida) do canal 512 → 4,99671V

Diferença na contagem dos contadores → 152

Ponto próximo à fronteira acima → 4,99726V

Diferença na contagem dos contadores nesta posição → 4905

Diferença de amplitude entre as posições acima $\rightarrow 550\mu\text{V}$

Então, por semelhança de triângulos (Fig. 6.8), obtemos:

$$\frac{4905}{152} = \frac{550\mu\text{V} - x}{x} \quad \therefore 4905x = 152 \cdot 550\mu\text{V} - 152x$$

$$\text{ou } 4905x = 152 (550 \cdot 10^{-6}) - 152x$$

$$\text{e } 5057x = 0,0836$$

$$\text{Logo: } x = 16,5 \mu\text{V}$$

Este valor representa cerca de 0,17% da largura do canal, ou seja a medida foi efetuada com um erro de 0,17% da largura do canal.

$$\text{De fato: } \frac{16,5 \mu\text{V}}{9,76 \text{ mV}} 100\% = 0,17\%$$

Corrigindo o valor da fronteira inferior (medida) do canal 512, obtemos:

$$\begin{aligned} \text{Fronteira inferior (corrigida) do canal 512} &= \\ &= 4,99671 + 16,5 \mu\text{V} = 4,99672 \text{ V} \end{aligned}$$

Para a fronteira superior do canal 512 (vide dados do apêndice), temos:

$$\text{Fronteira superior (medida) do canal 512} \rightarrow 5,00655$$

Diferença na contagem dos contadores nesta posição $\rightarrow 36$

Como a diferença de contagem, neste caso, foi também muito pequena (aproximadamente 1/4 da anterior), achamos desnecessário o cálculo do erro na posição da fronteira superior do canal 512 e aceitamos o valor medido como representativo da fronteira do canal.

Podemos então calcular o erro de linearidade diferencial no canal 512 (com o novo valor da fronteira inferior do canal) utilizando a fórmula já citada.

$$E.L.D. = \left[\frac{(5,00655 - 4,99672) - 9,76 \cdot 10^{-3}}{9,76 \cdot 10^{-3}} \right] \cdot 100\% = 0,66\%$$

Como a precisão da medida é de 0,1% da largura do canal, podemos aceitar o erro de linearidade diferencial como 0,7%.

Logo: E.L.D. = 0,7%

6.4.3.2. Conversor A/D sem circuito corretor

Para o conversor A/D sem circuito corretor, os perfis dos canais junto a suas fronteiras sofre grandes distorções (vide Figs. 6.3 e 6.5) de forma que não existe possibilidade de se utilizar o processo de semelhança de triângulos para verificar o erro cometido nas medidas e encontrar a posição correta daquelas fronteiras.

Os dados obtidos para o canal 256 (apêndice), foram os seguintes:

Fronteira inferior do canal → 2,49999V

Fronteira superior do canal → 2,51031V

Logo:

$$E.L.D. = \left[\frac{(2,51031 - 2,49999) - 9,76 \cdot 10^{-3}}{9,76 \cdot 10^{-3}} \right] 100\% = 5,6\%$$

Para o canal 512 obteve-se (apêndice) :

Fronteira inferior do canal \rightarrow 4,99904V

Fronteira superior do canal \rightarrow 5,01051V

Logo:

$$E.L.D. = \left[\frac{(5,01051 - 4,99904) - 9,76 \cdot 10^{-3}}{9,76 \cdot 10^{-3}} \right] 100\% = 17,4\%$$

O cálculo do erro de linearidade diferencial de um canal qualquer do conversor A/D exposto nesta seção tem sido utilizado pelos fabricantes de conversores A/D comerciais^(2,12) empregados em aplicações não nucleares. Para conversores A/D utilizados em medidas nucleares, a não linearidade diferencial é normalmente testada pela aplicação na entrada do conversor de um espectro de pulsos que, numa certa faixa de amplitudes, possui uma distribuição de intensidade uniforme ou "branca". A saída do conversor é por sua vez interfaceada com um computador digital⁽²⁰⁾ ou com um analisador multicanal, onde o espectro é acumulado. O erro de linearidade diferencial é medido pela variação máxima na contagem dos canais em teste. Para estes conversores A/D esta variação deve ser inferior a 1%.

Como não dispunhamos de computador ou analisador multicanal, o erro de linearidade diferencial foi determinado a partir do cálculo das larguras como já exposto.

Este método, entretanto, não é totalmente adequado para aplicações nucleares, por não levar em conta as distorções do perfil. O que é importante na realidade, em espectrometria nuclear é o número total de contagens acumuladas em cada canal. Dessa forma, introduziremos a seguir um outro processo de cálculo do erro de linearidade diferencial, que utiliza a área total sob o perfil do canal.

6.4.4. Cálculo dos Erros de Linearidade Diferencial Utilizando a Área Abaixo dos Perfis dos Canais

Neste caso, o valor da área total sob o perfil do canal é dividido pelo valor da altura máxima desse perfil, obtendo-se a largura do perfil retangular equivalente.

A altura de cada um dos perfis (utilizados nos cálculos) foi obtida a partir da média aritmética dos valores no topo do perfil. A variação de contagem no topo do perfil (inferior a 0,1%) pode ser atribuída a imprecisões do pulsador e do temporizador utilizados no sistema de medição. A variação na altura média dos perfis ocorreu devido a pequenas diferenças na frequência do pulsador de um experimento (levantamento do perfil do canal) para outro. Esta variação não influi no cálculo do erro.

As áreas foram calculadas por computador através do método da "regra trapezoidal". Os gráficos dos perfis para efeito de ilustração, estão apresentados no apêndice.

Um resumo dos valores encontrados está apresentado na Tabela 6.1.

Utilizando este método de cálculo do erro através das áreas dos perfis dos canais chegamos a resultados semelhantes aos da seção 6.4.3. Entretanto, pelas razões indicadas, acreditamos que os últimos resultados obtidos são mais significativos para os nossos propósitos.

Verificamos que o conversor ADC-120Z não corrigido apresenta erros de linearidade diferencial bem

Canal	Conversor A/D	Área (Contagem - Volts)	Altura (Contagem)	Largura Equivalente (Volts)	Erro de L.D. (%)
512	Sem Correção	196,81	17,329	0,01135	16,3
	Com Correção	175,42	17,854	0,00982V	0,6
256	Sem Correção	181,93	17,352	0,01048	7,3
	Com Correção	169,87	17,382	0,00977	0,1

TABELA 6.1 - Resultados Obtidos no Cálculo do Erro de Linearidade Diferencial.

superiores a 1% e que após a correção, estes erros são reduzidos a valores abaixo de 1%, o que os torna aplicável em espectrometria nuclear.

Observa-se ainda que a redução do erro pelo método da escala móvel é diferente nos dois canais observados, e em ambos os casos é inferior ao resultado teórico esperado (redução de 128 vezes) embora, no caso do canal 256 a precisão das medidas impeça esta verificação.

Uma provável explicação para este efeito seria que parte da eficiência do método de correção da escala móvel é utilizada para corrigir a não linearidade resultante de distorções dos perfis dos canais, as quais no caso do canal 512 são maiores que para o canal 256.

CONCLUSÕES

Com este trabalho pudemos verificar a aplicabilidade do método de correção da escala móvel na redução do erro de linearidade diferencial dos conversores analógico digitais de aproximações sucessivas, tornando-os aplicáveis em medidas nucleares.

A construção do circuito corretor nos forneceu subsídios valiosos para futuras implementações de conversores analógico digitais para espectrometria nuclear.

O circuito corretor pode ser grandemente melhorado utilizando-se um conversor digital analógico de maior resolução. Desta forma reduziremos os erros dos "pesos" analógicos e eliminamos o atenuador, melhorando também o desempenho do circuito somador quanto a "drift" da tensão de "off set".

Na escolha de um conversor A/D de aproximações sucessivas comercial para aplicações nucleares seria interessante fazer o levantamento prévio dos perfis dos canais mais críticos, e escolher um tipo que apresentasse perfis mais regulares.

Concluimos também que para a verificação dos resultados da correção, quando não se dispõe de computador ou analisador multicanal, é mais adequado utilizar a área sob os perfis do que simplesmente a largura dos canais.

APÊNDICE

LEVANTAMENTO DO PERFIL DO CANAL 512

1-SEN. CIRCUITO CORRETO.

V=4.99644
000150 017335 00000000000000

V=4.99692
000150 017324 000000 000000-

V=4.99744
000150 017245 000000 000000

V=4.99792
000150 016361 000964 000000

V=4.99840
000150 013501 003835 000000

V=4.99895
000150 009000 006325 000000

V=4.99924
000150 008721 006604 000000

V=4.99951
000150 006417 010908 000000

V=5.00000
000150 003583 013751 000000

V=5.00042
000150 003008 014257 000000

V=5.00096
000150 000854 016471 000000

V=5.00143
000150 000135 017198 000000

V=5.00190
000150 000009 017316 000000

V=
V=5.00249
000150 000000 017333 000000

V=5.00300
000150 000000 017324 000000

V=5.00347
000150 000000 017334 000000

V=5.00398
000150 000000 017326 000000

V=5.00442
000150 000000 017334 000000

V=5.00500
000150 000000 017326 000000

V=5.00544
000150 000000 017326 000000

V=5.00596
000150 000000 017334 000000

V=5.00647
000150 000000 017326 000000

V=5.00700
000150 000000 017334 000000

V=5.00744
000150 000000 017325 000000

V=5.00797
000150 000000 017289 000045

V=5.00849
000150 000000 016847 000496

V=5.00902
000150 000000 014473 002872

V=5.00955
000150 000000 014148 003195

V=5.00998
000150 000000 013481 004078

V=5.01043
000150 000000 009845 007498

V=5.01090
000150 000000 008407 008928

V=5.01051
000150 000000 008766 008568

V=5.01097
000150 000000 002548 014786

V=5.01142
000150 000000 000388 016946

V=5.01196
000150 000000 000017 017324

V=5.01249
000150 000000 000000 017335

V=5.01303
000150 000000 000000 017333

V=5.01353
000150 000000 000000 017343

Z-COM CIRCUITO CORRETOR

V=4.99166
 000150 017838 000000 000000

V=4.99226
 000150 017839 000000 000000

V=4.99271
 000150 017785 000050 000000

V=4.99325
 000150 017648 000109 000000

V=4.99375
 000150 017263 000575 000000

V=4.99419
 000150 016757 001081 000000

V=4.99472
 000150 015587 002251 000000

V=4.99526
 000150 014752 003086 000000

V=4.99569
 000150 013022 004816 000000

V=4.99621
 000150 010872 006966 000000

V=4.99664
 000150 009351 008486 000000

V=4.99671
 000150 008843 008995 000000

V=4.99673
 000150 008738 009098 000000

V=4.99726
 000150 006516 011421 000000

V=4.99770
 000150 005005 012644 000000

V=4.99822
 000150 002871 014985 000000

V=4.99866
 000150 001973 015875 000000

V=4.99922
 000150 002619 017028 000000

V=4.99975
 000150 000360 017497 000000

V=5.00023
 000150 000098 017758 000000

V=5.00069
 000150 000008 017848 000000

V=5.00122
 000150 000000 017857 000000

V=5.00225
000150 000000 017855 000000

V=5.00271
000150 000000 017756 000098

V=5.00303
000150 000000 017585 000271

V=5.00373
000150 000000 017036 000818

V=5.00427
000150 000000 016424 001432

V=5.00468
000150 000000 015319 002537

V=5.00525
000150 000000 014102 003752

V=5.00568
000150 000000 012266 005581

V=5.00620
000150 000000 010475 007381

V=5.00655
000150 000000 008946 008910

V=5.00663
000150 000000 008648 009207

V=5.00672
000150 000000 008182 009674

V=5.00723
000150 000000 006058 011799

V=5.00776
000150 000000 003995 013860

V=5.00822
000150 000000 002672 015183

V=5.00876
000150 000000 001188 016669

V=5.00919
000150 000000 000639 017227

V=5.00972
000150 000000 000145 017712

V=5.01020
000150 000000 000035 017821

V=5.01073
000150 000000 000008 017846

V=5.01127
000150 000000 000009 017847

V=5.01175
000150 000000 000000 017828

V=5.01226

LEVANTAMIENTO DO PERFIL DO CANAL 256

1-SEM CIRCUITO COFFETON

V=2.49666
000150 017335 000000 000000

V=2.49717
000150 017272 000000 000000

V=2.49763
000150 016667 000000 000000

V=2.49813
000150 014975 002357 000000

V=2.49862
000150 012527 004805 000000

V=2.49916
000150 010081 007255 000000

V=2.49999
000150 008730 008622 000000

V=2.50002
000150 008864 008488 000000

V=2.50008
000150 008291 009261 000000

V=2.50053
000150 002474 014878 000000

V=2.50100
000150 000361 016993 000000

V=2.50155
000150 000037 017324 000000

V=2.50207
000150 000000 017352 000000

V=2.50249
000150 000000 017352 000000

V=2.50304
000150 000000 017362 000000

V=2.50350
000150 000000 017351 000000

V=2.50394
000150 000000 017362 000000

V=2.50446
000150 000000 017362 000000

V=2.50501
000150 000000 017362 000000

V=2.50555
000150 000000 017361 000000

V=2.50599
000150 000000 017362 000000

V=2.50647
000150 000000 017361 000000

V=2.50700
000150 000000 017352 000000

V=2.50750
000150 000000 017343 000019

V=2.50800
000150 000000 017091 000260

V=2.50851
000150 000000 015542 001818

V=2.50906
000150 000000 012995 004373

V=2.50949
000150 000000 012421 004922

V=2.50999
000150 000000 011808 005535

V=2.51031
000150 000000 008323 008720

V=2.51053
000150 000000 004825 012518

V=2.51080
000150 000000 003105 014238

V=2.51132
000150 000000 002305 017036

V=2.51184
000150 000000 000000 017335

V=2.51228
000150 000000 000000 017335

2-COM CIRCUITO COMPLETO

V=2.49314
 000150 017378 000000 000000

V=2.49367
 000150 017388 000000 000000

V=2.49412
 000150 017281 000107 000000

V=2.49464
 000150 016766 000622 000000

V=2.49518
 000150 015678 001701 000000

V=2.49561
 000150 014687 002692 000000

V=2.49615
 000150 012978 004401 000000

V=2.49669
 000150 010089 007298 000000

V=2.49702
 000150 008757 008622 000000

V=2.49756
 000150 006246 011133 000000

V=2.49800
 000150 004744 012646 000000

V=2.49853
 000150 002574 014806 000000

V=2.49905
 000150 001486 015902 000000

V=2.49950
 000150 000548 016831 000000

V=2.50001
 000150 000054 017325 000000

V=2.50053
 000150 000008 017370 000000

V=2.50100
 000150 000000 017388 000000

V=2.50149
 000150 000000 017378 000000

V=2.50256

000150 000000 017378 000000

000150 000000 017388 000000

V=2.50300

000150 000000 017388 000000

V=2.50352

000150 000000 017342 000037

V=2.50406

000150 000000 017155 000225

V=2.50449

000150 000000 016543 000536

V=2.50502

000150 000000 015643 001736

V=2.50554

000150 000000 014463 002916

V=2.50607

000150 000000 012392 004985

V=2.50651

000150 000000 010458 006921

V=2.50678

000150 000000 008702 008677

V=2.50731

000150 000000 006487 010972

V=2.50775

000150 000000 004609 012772

V=2.50827

000150 000000 002691 014687

V=2.50871

000150 000000 001403 015976

V=2.50924

000150 000000 000433 016948

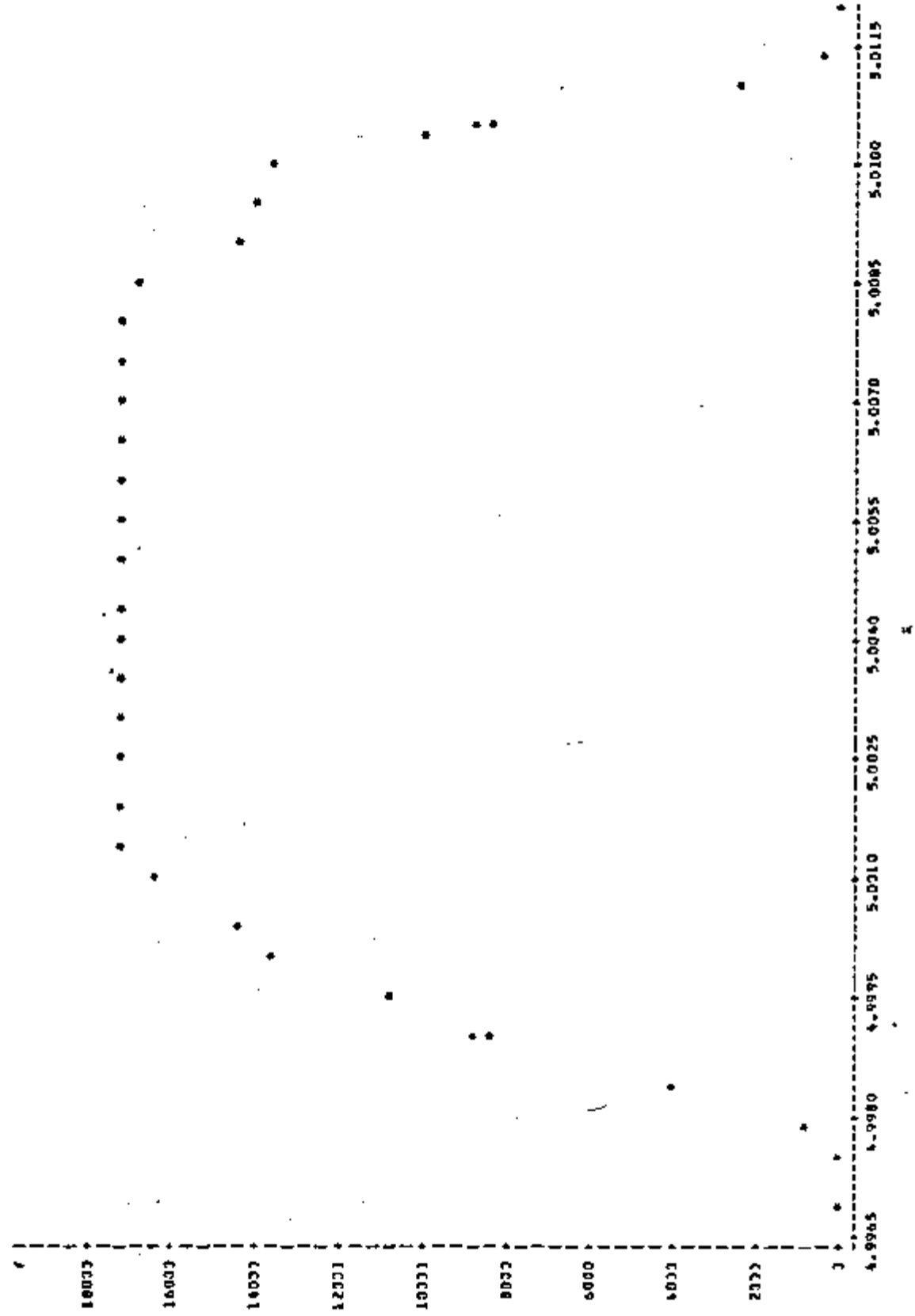
V=2.51000

000150 000000 000009 017371

V=2.51049

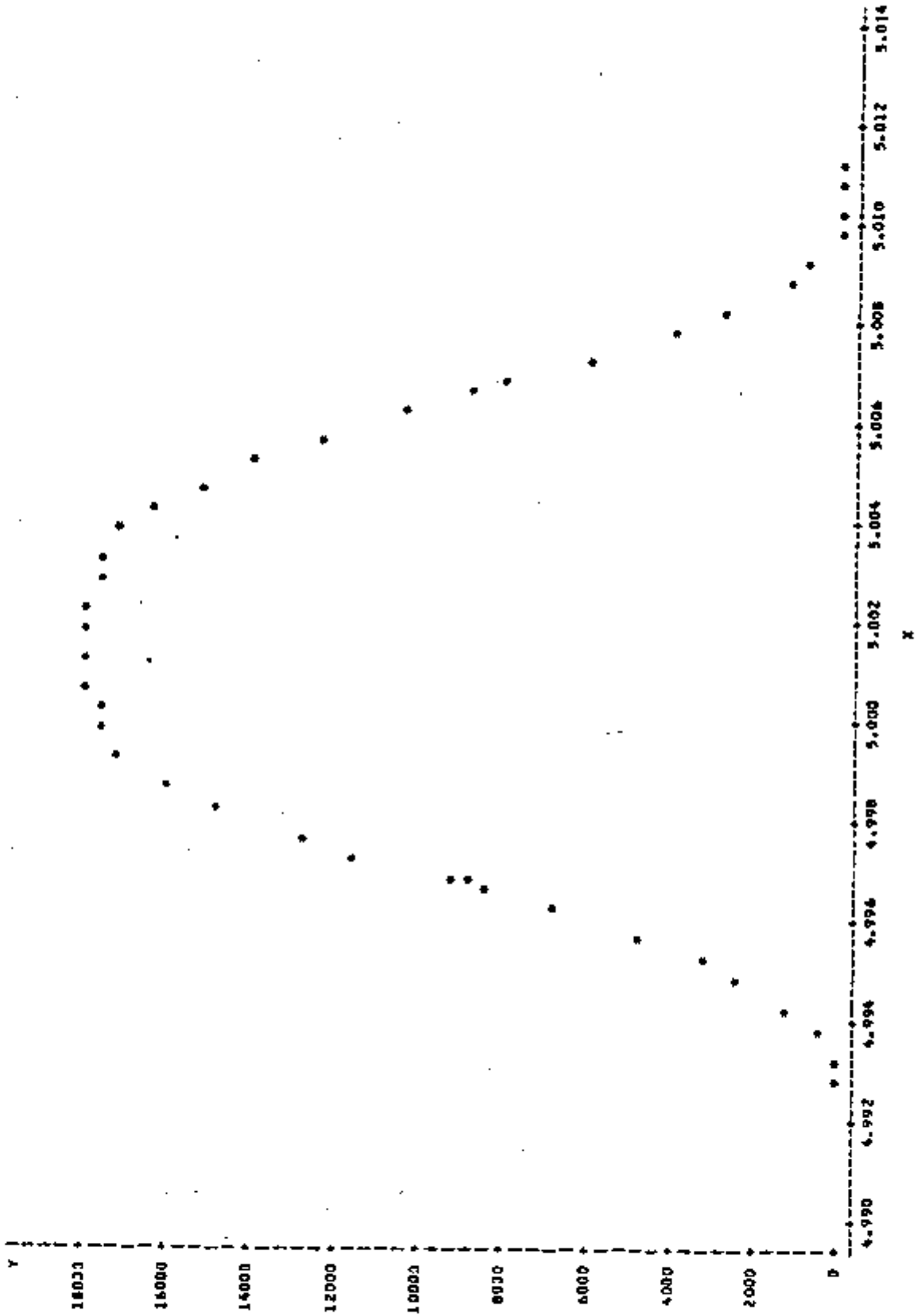
000150 000000 000000 017379

PERFIL DO CANAL S12 SEM CIRCUITO CORRRETOR
 PLOT DE YOX SYMBOL USED IS *



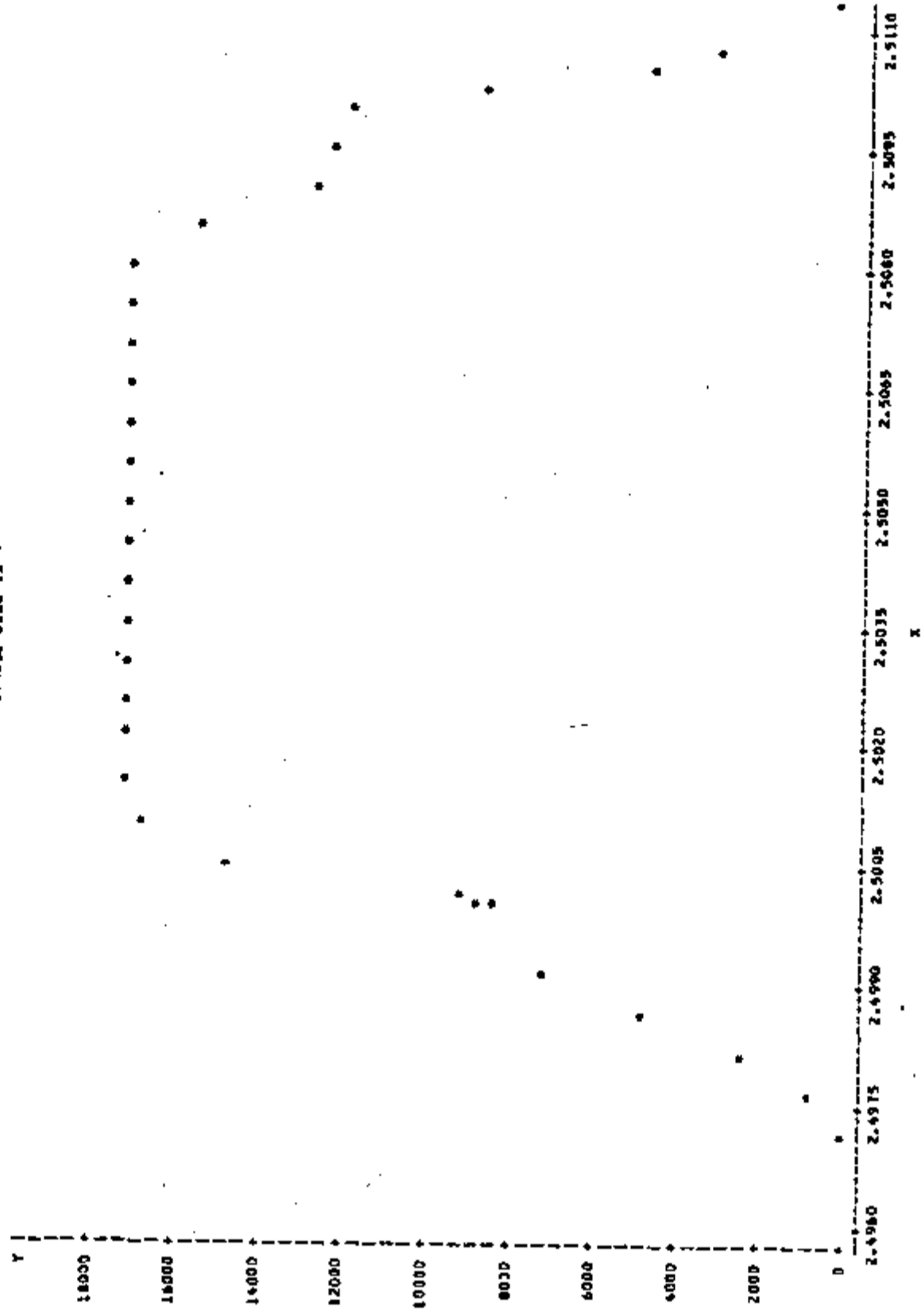
PERFIL DO CANAL 512 COM CIRCUITO CORRETOR

PLOT 'R' Y*X SYMBOL USED IS *



NOTES: 1 OBS. RUIDOEN

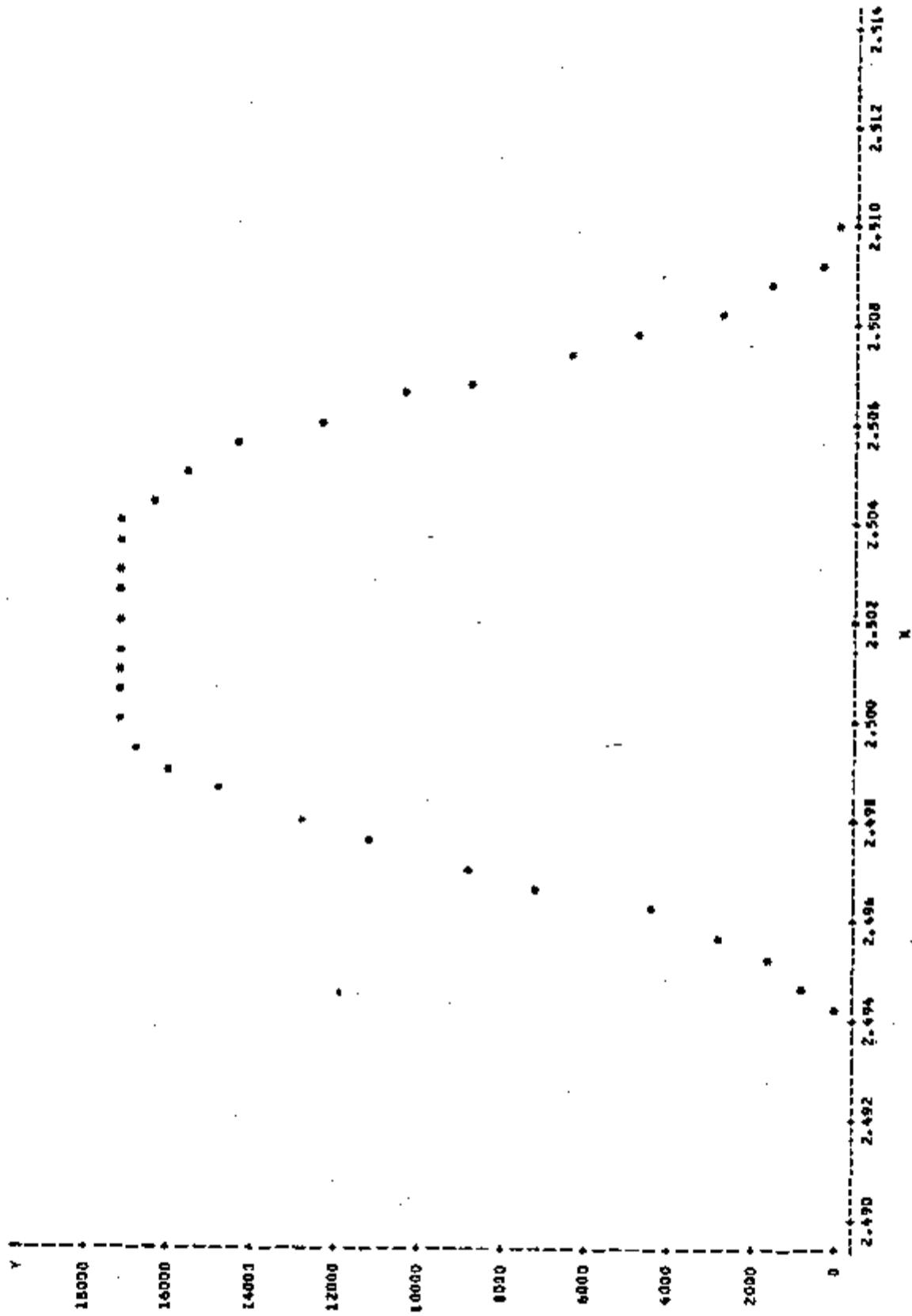
PERFIL DO CANAL 256 SEM CIRCUITO CONCRETOR
PLOT DE YOX SYMBOL USED IS *



INSTITUTO DE PESQUISA

PERFIL DO CANAL 256 COM CIRCUITO CORRETOR

PLOT DE Y=X SYMBOL USED IS *



REFERÊNCIAS BIBLIOGRÁFICAS

1. ANALOG DEVICES. Data acquisition products catalog. 1978. (Catálogo comercial).
2. BERG JR., A. A/D and D/A converter testing. Electron Des. 7:64-9, 1974.
3. COTTINI, C.; GATTI, E.; SVELTO, V. A new method for analog to digital conversion. Nucl. Instrum. Methods, 24:214-2, 1963.
4. DOBKIN, R.C. Low drift amplifiers. In: NATIONAL SEMI-CONDUCTOR. Linear applications handbook. Santa Clara, Calif., 1977. v.2 p.LB22-1.
5. EFFECTS of cables. In: DIGITAL EQUIPMENT CORPORATION. Logic system design handbook. Maynard, Mass., 1972. Chap. 4, p. 71-88.
6. FOWLER, I.L. & TOONE, R.J. Large hollow Core coaxial Ge(Li) detectors. Nucl. Instrum. Methods, 98:193-8, 1972.
7. GORDON, B.M. Linear electronic analog/digital conversion architectures, their origins, parameters, limitations and applications. IEEE Trans. Circuit Syst., CAS25(7):391-418, 1978.
8. GUILLON, H. Review of multichannel and multiparameter analyser systems. Nucl. Instrum. Methods, 43:240-4, 1966.
9. HNATEK, E.R. A user's handbook of D/A and A/D converters. New York, Wiley, 1976.
10. KURZ, R. Fast ADC for pulse height analysis. In: NUCLEAR electronics: international symposium held in Stresa, Ispra, in 6-9 may, 1969. EURATOM, 1969. p. 179-91.

11. NATIONAL SEMICONDUCTOR, Linear databook. Santa Clara, Calif., 1980.
12. NAYLOR, J.R. Testing digital/analog and analog/digital converters. IEEE. Trans. Circuit Syst., CAS25(7):526-38, 1978.
13. NICHOLSON, P.W. Nuclear electronics. New York, Wiley, 1974
14. ROBINSON, L.B.; GIN, F.; GOULDING, F.S. A high speed 4096 channel analogue digital converter for pulse height analysis. Nucl. Instrum. Methods, 62:237-46, 1968.
15. SHEINGOLD, D.H. ed. Analog digital conversion handbook. Norwood, Mass., Analog Devices, 1972.
16. SHEINGOLD, D.H. ed. Analog digital conversion notes. Norwood, Mass., Analog Devices, 1977.
17. STANDARD Nuclear instrument modules. Washington, D.C., USAEC, 1974. (TID-20893, Rev. 4).
18. TAUB, H.; SCHILLING, D. Digital integrated electronics. New York, McGraw Hill, 1977.
19. TEWKSBURY, S.K.; MEYER, F.C.; ROLLENHAGEN, D.C.; SCHOENWETTER, H.K.; SOUDERS, T.M. Terminology related to the performance of S/H, A/D and D/A circuits. IEEE Trans. Circuits Syst., CAS25(7):419-26, 1978.
20. WESTPHAL, G.P. A 12 bit analog to digital converter for pulse height analysis. Nucl. Instrum. Methods, 113:77-80, 1973.
21. WILKINSON, D.H. A stable ninety-nine channel pulse amplitude analyser for slow counting. Proc.Camb. Philos. Soc. 46:508-18, 1950.